



# **UNIVERSIDAD TECNOLÓGICA DE LA MIXTECA**

**DIVISIÓN DE ESTUDIOS DE POSGRADO**

## **“IMPLEMENTACIÓN EN FPGA DE UN CONTROLADOR ROBUSTO DE VELOCIDAD DEL MOTOR DE CD ACCIONADO MEDIANTE CONVERTIDORES EN PARALELO: CON ENFOQUE AL RECHAZO ACTIVO DE PERTURBACIONES”**

**TESIS**

**PARA OBTENER EL GRADO DE  
DOCTOR EN ELECTRÓNICA:  
OPCIÓN SISTEMAS INTELIGENTES APLICADOS**

**PRESENTA:**

**M. C. ESTEBAN OSVALDO GUERRERO RAMÍREZ**

**DIRECTOR DE TESIS:**

**DR. ENRIQUE GUZMÁN RAMÍREZ**

**CO-DIRECTOR DE TESIS:**

**DR. JESÚS LINARES FLORES**

**HUAJUAPAN DE LEÓN, OAXACA; ENERO DE 2018**



Tesis presentada en enero de 2018 ante los sinodales:

Dr. Felipe de Jesús Trujillo Romero

Dr. Carlos García Rodríguez

Dr. Marco Antonio Contreras Ordaz

Dr. Manuel Arias Montiel

Dr. José Aníbal Arias Aguilar

Director de tesis:

Dr. Enrique Guzmán Ramírez

Co-director de tesis:

Dr. Jesús Linares Flores



## **Agradecimientos**

Expreso mi más profundo agradecimiento a las siguientes personas que de alguna manera u otra contribuyeron a la realización de este trabajo de tesis:

A mis directores de tesis, los Doctores Enrique Guzmán Ramírez y Jesús Linares Flores por sus sabios consejos, su ayuda continua, por su paciencia y su aliento durante el desarrollo de este trabajo, pero por sobre todo por su amistad.

Al Dr. Gerardo Vicente Guerrero Ramírez subdirector y profesor del CENIDET por los consejos y revisión del documento que sin duda ayudaron a mejorarlo, pero por sobre todo por ser parte de mi familia, gracias hermano.

A Alberto Martínez Barbosa, magnifico estudiante de maestría de la Universidad Tecnológica de la Mixteca, por su dedicación, paciencia, por el tiempo invertido y por su invaluable ayuda en la realización práctica de este trabajo de investigación. Al mismo tiempo, le doy las gracias al Maestro en Educación Heriberto Hernández Martínez por su valiosa contribución en la redacción del mismo.

Quiero agradecer también a mis compañeros de doctorado, Dr. Jorge Luis Barahona Ávalos, al M. C. y futuro doctor Pablo Arturo Sandoval García y al M. C. Enrique Espinosa Justo por la amistad que me brindaron y el magnífico ambiente creado durante los estudios doctorales que hicieron menos pesado el recorrido de este arduo proceso.

Sin duda alguna, los acertados comentarios, oportunas sugerencias y consejos de los siguientes revisores de tesis y miembros del jurado: Dr. Carlos García Rodríguez, Dr. Marco Antonio Contreras Ordaz, Dr. Manuel Arias Montiel y el Dr. José Aníbal Arias Aguilar que le dieron el toque final y ayudaron a enriquecer este documento.

Al PRODEP por el apoyo económico proporcionado con el cual pude concluir mis estudios de doctorado.

A la Universidad Tecnológica de la Mixteca por haberme permitido desarrollar mis estudios doctorales. A mis profesores de doctorado, por su enseñanza y sabiduría.



## **Dedicatoria**

Dedico esta tesis a mis abuelitos, mi madre, mi hermana y mi tía que ya no están físicamente conmigo, pero su recuerdo siempre estará en mi mente, nunca los olvidaré; a mi padre y mis hermanos a quienes admiro, respeto y quiero mucho; a mi esposa y mis adorables hijos Toñito, Danielita y mi pequeña Lupita, motivo de inspiración y superación; a mi familia y a todos mis amigos.



# Índice General

Agradecimientos .....	v
Dedicatoria.....	vii
Índice General.....	ix
Acrónimos.....	xiii
Simbología.....	xv
Índice de Figuras.....	xvii
Índice de Tablas .....	xxi
Resumen.....	xxiii
Abstract .....	xxv
Capítulo 1. Introducción .....	1
1.1. Antecedentes .....	1
1.1.1. Accionador eléctrico de motores .....	2
1.1.2. Tipos de accionadores eléctricos .....	3
1.1.3. Componentes principales de un accionador eléctrico.....	3
1.2. Planteamiento del problema.....	8
1.3. Propuesta de solución .....	9
1.4. Justificación .....	9
1.5. Hipótesis .....	10
1.6. Objetivos de la investigación .....	10
1.6.1. Objetivo general.....	10
1.6.2. Objetivos específicos .....	10
1.7. Metodología de desarrollo .....	11
1.8. Organización del documento de tesis .....	12
Capítulo 2. Marco teórico .....	13
2.1. Motor de corriente directa.....	13
2.1.1. Modelo convencional del motor de CD.....	14
2.1.2. Principio de operación del motor de CD de excitación separada .....	15
2.1.3. Ecuaciones básicas del motor .....	15
2.1.4. Métodos de control de velocidad del motor de CD .....	17

2.2. Convertidor electrónico de potencia .....	18
2.2.1. Arquitectura de convertidores modulares .....	18
2.2.2. Convertidores en paralelo.....	19
2.3. Control mediante rechazo activo de perturbaciones (ADRC).....	24
2.3.1. Desarrollo del ADRC .....	24
2.3.2. ADRC basado en observadores GPI .....	26
2.4. Planitud diferencial .....	28
2.4.1. Planitud y controlabilidad .....	29
2.4.2. Cálculo de las salidas planas en un sistema lineal multi-variable.....	30
2.5. Observadores de estado.....	31
2.5.1. Los primeros estimadores.....	32
2.5.2. Estimadores modernos .....	34
2.5.3. Estimadores de perturbaciones.....	35
Capítulo 3. Diseño del sistema propuesto .....	39
3.1. Metodología de desarrollo.....	39
3.2. Especificaciones de diseño.....	39
3.3. Particiones hardware y software .....	40
3.4. Refinamiento y diseño detallado del hardware y software .....	41
3.4.1. Refinamiento y diseño del subsistema de hardware.....	41
3.4.2. Refinamiento y diseño del subsistema de software.....	51
3.5. Integración hardware y software .....	69
Capítulo 4. Pruebas y resultados .....	73
4.1. Resultados de simulación.....	73
4.2. Pruebas a lazo abierto.....	78
4.2.1. Pruebas con un ciclo de trabajo de 0.5 en vacío.....	78
4.2.2. Prueba a lazo abierto con un ciclo de trabajo de 0.5 con carga.....	80
4.2.3. Pruebas en vacío con un ciclo de trabajo de 0.7.....	81
4.3. Pruebas a lazo cerrado.....	84
4.3.1. Funcionamiento en vacío .....	84
4.3.2. Robustez ante variación de parámetros del convertidor.....	87
4.3.3. Robustez contra cambios en la fuente de alimentación.....	88

4.3.4. Robustez ante perturbaciones externas .....	90
Capítulo 5. Conclusiones y trabajos futuros .....	95
5.1. Conclusiones .....	95
5.2. Aportaciones y publicaciones del trabajo .....	97
5.2.1. Principales aportaciones .....	97
5.2.2. Publicaciones .....	97
5.3. Trabajos futuros .....	98
Apéndice A. Ambiente de desarrollo y herramientas utilizadas.....	101
A.1 Herramientas EDA hardware .....	101
A.1.1 FPGAs.....	101
A.1.2 Convertidor análogo/digital .....	103
A.1.3 Convertidor digital/análogo .....	104
A.1.4 Motor de impulsión/dinamómetro .....	105
A.2 Herramientas EDA software .....	106
A.2.1 Matlab .....	106
A.2.2 Simulink.....	107
A.2.3 ISE Design Suite .....	108
A.2.4 System Generator.....	109
A.2.5 Bloques de Xilinx .....	111
A.3 Aritmética utilizada.....	113
A.3.1 Aritmética en punto fijo.....	114
A.3.2 Aritmética en punto flotante .....	114
Apéndice B. Diseño basado en modelo .....	117
B.1 Introducción .....	117
B.2 Ciclo de desarrollo de un sistema basado en modelo.....	117
B.3 Diseño basado en modelo.....	118
B.3.1 Diseño basado en modelo con System Generator .....	120
B.4 Sistema de prototipado rápido de control.....	120
B.5 Hardware <i>in the Loop</i> .....	121
Apéndice C. Procedimiento para calcular las salidas planas .....	123
Bibliografía .....	131



## Acrónimos

Para facilitar la lectura, a continuación se presenta el significado de las diferentes abreviaturas o acrónimos que aparece en los diferentes capítulos.

AC drives	Accionador de corriente alterna.
ADC	Convertidor analógico digital.
ANN	Redes neuronales artificiales.
ASIC	Circuito integrado de aplicación específica.
CA	Corriente alterna.
CD	Corriente directa.
CD/CD	Corriente directa/corriente directa.
CLB	Bloques lógicos configurables.
CPLD	Dispositivos lógicos complejos programables.
ADRC	Control mediante rechazo activo de perturbaciones.
CTM	Administrador del reloj.
DAC	Convertidor digital analógico.
DBM	Diseño basado en modelos.
DC drives	Accionador de corriente directa.
DOB	Observador discreto.
DSP	Procesador digital de señales.
EPSP	Entradas paralelo salidas paralelo.
EPSS	Entradas paralelo salidas serie.
ESO	Observador extendido de estados.
ESSP	Entrada serie salida paralelo.
ESSS	Entradas serie salidas serie.
FFT	Transformada rápida de Fourier.
FLC	Controlador de lógica difusa.
FPGA	Arreglo de puertas programables en campo.
HDL	Lenguaje de descripción de hardware.

HIL	Hardware en el lazo.
HP	Caballos de potencia.
HPC	Computadoras de alto rendimiento.
IOBO	Observador basado en entradas y salidas.
ISE	Ambiente integrado de software.
KF	Filtro de Kalman.
LUT	Tablas de búsqueda.
MIMO	Múltiples entradas múltiples salidas.
NFC	Controlador <i>neuro fuzzy</i> .
NLO	Observador no lineal.
OPIG	Observador proporcional integral generalizado.
PCI	Interconexión de componentes periféricos.
PID	Proporcional integral derivativo.
PIO	Observador proporcional integral.
PLL	Circuito de amarre de fase.
POB	Observador de perturbaciones.
XSG	System Generator de Xilinx.
SISO	Una sola entrada una sola salida.
SOC	Sistemas mediante chips.
SPC	Carruaje apuntando al sur.
UIO	Observador de entradas desconocidas.
VHDL	Lenguaje de descripción de hardware de alta velocidad.

## Simbología

Variable	Parámetro
$\omega$	Velocidad angular
$B$	Coefficiente de fricción viscosa
$J$	Coefficiente de inercia
$i_a$	Corriente de armadura
$L_a$	Inductancia de armadura
$R_a$	Resistencia de armadura
$i_f$	Corriente de campo
$L_f$	Inductancia de campo
$R_f$	Resistencia de campo
$k_v$	Constante de voltaje
$k_t$	Constante de par
$\tau_m$	Par electromagnético
$\tau_L$	Par de carga
$\omega_n$	Frecuencia natural del sistema
$\zeta$	Coefficiente de amortiguamiento



## Índice de Figuras

Figura 1.1. Accionador eléctrico de motores [3].	2
Figura 1.2. Metodología de desarrollo para sistemas embebidos [38].	12
Figura 2.1. Circuito equivalente del motor de CD de excitación separada.	15
Figura 2.2. Topologías modulares de convertidores CD/CD de potencia.	19
Figura 2.3. Convertidor CD/CD reductor paralelo.	20
Figura 2.4. Circuito equivalente del convertidor con los interruptores cerrados.	21
Figura 2.5. Circuito equivalente del convertidor con los interruptores abiertos.	22
Figura 3.1. Ciclo tradicional de desarrollo de un sistema [76].	39
Figura 3.2. Refinamiento del subsistema de hardware.	42
Figura 3.3. Etapa de potencia del accionador eléctrico.	44
Figura 3.4. Configuración de los devanados del motor de CD.	44
Figura 3.5. Circuito eléctrico equivalente del sistema acoplado.	45
Figura 3.6. Circuito eléctrico equivalente del sistema en el arranque del motor.	46
Figura 3.7. Diseño detallado de la parte hardware del sistema.	50
Figura 3.8. Diagrama de bloques del subsistema de software.	51
Figura 3.9. Diagrama de tiempos del ADC.	52
Figura 3.10. Máquina de estados del controlador del ADC.	52
Figura 3.11. Esquema para obtener el modelado matemático del impulsor del motor.	54
Figura 3.12. Modelado del observador de perturbaciones y de corriente.	63
Figura 3.13. Modelado del observador de perturbaciones y de velocidad.	64
Figura 3.14. Modelado del controlador virtual $V_{1aux}$ .	64
Figura 3.15. Modelado del controlador virtual $V_{2aux}$ .	65
Figura 3.16. Modelado del controlador ADRC.	65
Figura 3.17. Modelado del estimador de par.	66
Figura 3.18. Modelado de los PWM.	66
Figura 3.19. Modelado del controlador ADRC.	67
Figura 3.20. Diagrama de tiempos del DAC.	67
Figura 3.21. Máquina de estados utilizada en el modelado del controlador del DAC.	68

Figura 3.22. Diseño integrado para programar la tarjeta Nexys 4. ....	69
Figura 3.23. Prototipo experimental del impulsor de motores de CD.....	70
Figura 3.24. Prototipo experimental detallado (parte del motor de CD).....	70
Figura 3.25. Prototipo experimental detallado (parte de potencia y control).....	71
Figura 4.1. Modelado del sistema impulsor de motores de CD. ....	73
Figura 4.2. Voltaje de salida del convertidor. ....	74
Figura 4.3. Corrientes de ambos inductores del convertidor.....	75
Figura 4.4. Corrientes promedio en ambos inductores del convertidor. ....	75
Figura 4.5. Corriente medida y estimada de uno de los inductores del convertidor. ....	75
Figura 4.6. Corriente de campo del motor de CD. ....	76
Figura 4.7. Corriente de armadura del motor. ....	76
Figura 4.8. Par externo aplicado al motor. ....	77
Figura 4.9. Par de carga estimado. ....	77
Figura 4.10. Par inducido. ....	77
Figura 4.11. Velocidad angular medida y estimada. ....	78
Figura 4.12. Señales de control del convertidor.....	78
Figura 4.13. Señal de control del interruptor 1 a lazo abierto. ....	79
Figura 4.14. Señal de control del interruptor 2 a lazo abierto. ....	79
Figura 4.15. Velocidad angular del motor a lazo abierto. ....	79
Figura 4.16. Corrientes de armadura del motor y del convertidor. ....	80
Figura 4.17. Par de carga externo aplicado al motor, $\tau_L = 0.75 N \cdot m$ . ....	80
Figura 4.18. Velocidad angular del motor, $\tau_L = 0.75 N \cdot m$ . ....	80
Figura 4.19. Corrientes de armadura y del convertidor.....	81
Figura 4.20. Señal PWM con un ciclo de trabajo del 70%. ....	81
Figura 4.21. Señal PWM del interruptor 2 con un ciclo de trabajo del 70%. ....	82
Figura 4.22. Velocidad angular del motor con ciclo de trabajo del 70%. ....	82
Figura 4.23. Corrientes de armadura del motor y del convertidor. ....	82
Figura 4.24. Par externo aplicado al motor, $\tau_L = 0.9 N \cdot m$ . ....	83
Figura 4.25. Velocidad angular del motor, $\tau_L = 0.9 N \cdot m$ . ....	83
Figura 4.26. Corrientes de armadura del motor y del convertidor. ....	83

Figura 4.27. Velocidad angular en vacío, $\Omega = 100 \text{ Rad/s}$ .	85
Figura 4.28. Error de velocidad angular.	85
Figura 4.29. Señales de control del convertidor.	86
Figura 4.30. Corriente de armadura del motor y corrientes en los convertidores.	86
Figura 4.31. Par de carga estimado del motor.	86
Figura 4.32. Velocidad angular del motor, $\Omega = 100 \text{ Rad/s}$ .	87
Figura 4.33. Velocidad angular del motor con diferentes referencias de velocidad.	87
Figura 4.34. Velocidad angular del motor con diferentes inductores.	88
Figura 4.35. Señales de control del convertidor con diferentes inductores.	88
Figura 4.36. Corriente en el motor y en los convertidores.	88
Figura 4.37. Fuente de alimentación cuando entra en funcionamiento el motor.	89
Figura 4.38. Velocidad angular del motor cuando entra en funcionamiento el motor.	89
Figura 4.39. Perturbaciones en la fuente de alimentación.	89
Figura 4.40. Velocidad angular del motor ante variaciones de voltaje en la fuente.	90
Figura 4.41. Señales de control ante perturbaciones de la fuente de alimentación.	90
Figura 4.42. Par aplicado y estimado con $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .	91
Figura 4.43. Velocidad angular del motor con $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .	91
Figura 4.44. Señales de control con $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .	91
Figura 4.45. Corrientes en el motor y en los convertidores con $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .	92
Figura 4.46. Par aplicado y estimado con $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .	92
Figura 4.47. Velocidad angular del motor con $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .	93
Figura 4.48. Señales de control con $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .	93
Figura 4.49. Corrientes en el motor y en los convertidores con $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .	93
Figura A.1. Arquitectura de un FPGA.	103
Figura A.2. Estructura física del ADC.	104
Figura A.3. Diagrama a bloques del ADC.	104
Figura A.4. Estructura física del DAC.	105
Figura A.5. Diagrama a bloques del DAC.	105
Figura A.6. Entorno Matlab.	107

Figura A.7. Entorno Simulink.....	108
Figura A.8. ISE Design Suit.....	109
Figura A.9. Diagrama de implementación de algoritmos DSP.....	110
Figura A.10. Diagrama de flujo de Matlab/Simulink/System Generator.....	110
Figura A.11. Convertidor de datos de entrada de Simulink a Xilinx.....	111
Figura A.12. Convertidor de datos de salida de Xilinx a Simulink. ....	112
Figura A.13. Bloque System Generator. ....	112
Figura A.14. Bloques de suma y resta.....	113
Figura A.15. Bloque de multiplicación. ....	113
Figura A.16. Bloque BlackBox.....	113
Figura A.17. Representación de punto flotante.....	115
Figura B.1. Ciclo de desarrollo de un sistema de control embebido.....	118
Figura B.2. Diseño basado en modelo (MBD).....	119
Figura B.3. Modelado de un contador con una herramienta de alto nivel. ....	121
Figura B.4. Simulación hardware in the loop.....	122

## Índice de Tablas

Tabla 2.1. Parámetros del motor de CD de excitación independiente. ....	14
Tabla 3.1. Características nominales del motor de CD.....	44
Tabla 3.2. Parámetros del motor de CD.....	45
Tabla 3.3. Características de carga del motor. ....	45
Tabla 3.4. Puntos de equilibrio. ....	55
Tabla 3.5. Recursos utilizados por el FPGA.....	69
Tabla 4.1. Parámetros de sintonización para la simulación. ....	74
Tabla 4.2. Parámetros de sintonización experimentales. ....	84



## Resumen

En la actualidad, el diseño de accionadores de motores de CD mediante convertidores electrónicos de potencia es una práctica común a nivel industrial. En la práctica, la mayoría de estos sistemas funcionan en ambientes no controlados, ruidosos o contaminados, además, en la mayoría de los casos no se cuenta con un modelo matemático preciso de la planta. Asimismo, la naturaleza de muchos, si no es que todos, los problemas de control es el rechazo de perturbaciones, y la pregunta clave en el diseño de este tipo de sistemas es ¿cómo tratar tales perturbaciones? El controlador proporcional-integral-derivativo (PID, *Proportional Integral Derivative*), trata las perturbaciones de forma pasiva, de manera predeterminada, es decir, simplemente reacciona al error de seguimiento causado por las perturbaciones. Además, el enfoque empírico de este controlador es una limitante para su sintonización, ya que requiere de una amplia experiencia y un buen conocimiento de la planta. Una alternativa, y mejor solución, es rechazar las perturbaciones activamente, estimándolas directamente y cancelándolas mediante la ley de control, antes de que afecte significativamente el sistema, este es el corazón del control mediante rechazo activo de perturbaciones (ADRC, *Active Disturbance Rejection Control*) técnica de control que se utiliza en esta investigación.

En esta tesis de doctorado se presenta el análisis, diseño, simulación e implementación de un accionador de motores de CD compuesto principalmente por la conexión en paralelo de convertidores CD/CD reductores, un motor de CD de excitación separada y un controlador lineal multi-variable, funcionando bajo la perspectiva de la planitud diferencial y el rechazo activo de perturbaciones. Las metas principales de la ley de control propuesta son regular la velocidad angular del motor de CD y equilibrar las corrientes de los convertidores. Además, el controlador deberá rechazar activamente perturbaciones internas y externas, las cuales varían con el tiempo pero con la restricción de ser acotadas. En el desarrollo de este trabajo de investigación se utiliza la metodología de diseño basada en modelos (MBD, *Model Based Design*). La implementación física del algoritmo de control se lleva a cabo en un arreglo de puestas programables en campo (FPGA, *Field Programmable Gate Array*) configurado mediante una herramienta de creación rápida de prototipos tal como system generator de xilinx (XSG, *Xilinx System Generator*) que trabaja bajo el ambiente de Matlab/Simulink. Para validar el funcionamiento del sistema propuesto, se presentan resultados de simulación y experimentales bajo diferentes condiciones de operación del motor y cambios de los parámetros del convertidor.

**Palabras clave:** Rechazo activo de perturbaciones, observadores GPI, motor de CD de excitación separada, FPGA, simulink, system generator de xilinx, diseño basado en modelo, prototipado rápidos de sistemas de control, co-simulación hardware



## Abstract

At present, it is common practice at the industrial level to design DC drive Motors using electronic power converters. However, most of these systems operate in a non-controlled, noisy, or contaminated environment, and, in most cases, there is no precise mathematical model of the plant. Likewise, the nature of many, if not all, problems of control is the rejection of disturbances. Therefore the key question in the design of such systems is how to deal with such disturbances? The Proportional-Integral-Derivative (PID) controller treats such perturbations passively, by default, i.e., it simply reacts to the tracking error caused by these perturbations. The empirical approach taken by the controller is a limitation for its tuning, as this requires extensive experience and a good knowledge of the plant on the part of the designer. An alternative, and better solution, is to actively reject these perturbations, estimating them directly and cancelling them by means of the law of control, before they significantly affect the system. This is the heart of the Active Disturbance Rejection Controller (ADRC) technique that is used in this study.

This doctoral thesis presents the design, simulation and implementation of a DC motor driver composed mainly of the parallel connection of DC/DC converters, a separately excited DC motor and a multivariable linear controller, this last operating under the perspective of differential flatness and the active rejection of disturbances. The main goals of the proposed control law are to regulate the angular velocity of the DC motor and to balance the currents of the converters. The controller must also actively reject internal and external disturbances, which vary over time, with the additional restriction of being bounded. The methodology of Model Based Design (MBD) is used in the development of this research. The physical implementation of the control algorithm is carried out in a Field Programmable Gate Array (FPGA), configured by a rapid prototyping tool such as Xilinx System Generator (XSG) that works under the Matlab/Simulink environment. To validate the functioning of the proposed system, simulation and experimental results using different operational conditions of the motor and changes in converter parameters are presented.

**Keywords:** Active disturbance rejection, GPI observers, Separately excited DC motor, FPGA, Matlab/Simulink, Xilinx system generator, Model based design, and Rapid prototyping of control systems.



# Capítulo 1. Introducción

En este capítulo introductorio se explican de forma breve los antecedentes, el planteamiento del problema, la solución propuesta y la justificación del trabajo de tesis desarrollado, además, se presentan los objetivos y la metodología de desarrollo de la misma. Finalmente, se presenta la organización de este trabajo de investigación.

## 1.1. Antecedentes

El desarrollo de la tecnología de accionadores se vincula estrechamente a la industrialización. Con la máquina de vapor de Watt al final del siglo XVIII empezó la era de los accionadores mecánicos. En la tercera parte del siglo XIX se desarrollaron los accionadores eléctricos. Actualmente dichos sistemas controlan la mayoría de la energía eléctrica producida. La conversión de la energía eléctrica en energía mecánica involucra motores en el siguiente rango de potencia: por debajo de 1 kW hasta varias docenas de MW. En los países industrializados, los motores eléctricos controlan alrededor del 65% de la energía eléctrica total disponible, buena parte de este porcentaje es utilizada por los motores de corriente directa [1]. Gracias a los avances de la tecnología y la automatización, las unidades controladas se emplean cada vez más, y son considerablemente más económicas en el uso de la energía. Dependiendo del proceso tecnológico involucrado y el accionador eléctrico de potencia empleado, se espera que los sistemas de accionamiento contemporáneos satisfagan una gran cantidad de necesidades, de las cuales las principales son:

- Máxima eficiencia de conversión de potencia.
- Control continuo sobre un amplio rango de velocidad angular, par, aceleración angular, desplazamiento lineal y angular, y factor de potencia del accionador.
- Minimización de errores y disminución de transitorios ante cambios en el control y presencia de perturbaciones.
- Máximo aprovechamiento de la potencia del motor bajo las siguientes condiciones: voltaje reducido, corriente, temperatura, etc.
- Operación simple y fiable.

En la actualidad, estos requerimientos se satisfacen utilizando accionadores automatizados, donde el motor eléctrico se alimenta a través de un convertidor electrónico. Estos accionadores comúnmente utilizan motores de excitación separada, los cuales son particularmente adecuados para tal propósito debido a su buena capacidad de control. En tales sistemas, se utiliza un convertidor electrónico (con tiristores o transistores de potencia) entre la fuente de alimentación trifásica y el motor. La velocidad angular del motor de CD se puede variar ajustando el voltaje de salida del convertidor. Dependiendo de la potencia y el tipo de tarea involucrada, se emplean diferentes sistemas de accionamiento, y los efectos adversos sobre la fuente de alimentación de los convertidores conmutados de línea se reducen significativamente si se usan interruptores completamente controlados, junto con un algoritmo de control apropiado [1].

### 1.1.1. Accionador eléctrico de motores

Como una rama interdisciplinaria de la ciencia aplicada y la tecnología, actualmente la ingeniería de control de accionamientos eléctricos se basa en gran medida en la teoría de motores eléctricos, teoría de control y la electrónica industrial, pero es la última de estas disciplinas la que juega un papel decisivo en el desarrollo de la teoría y la implementación práctica de los sistemas de accionamiento eléctrico automatizados.

En general, un accionador eléctrico convierte energía eléctrica en energía mecánica tal como se muestra en la Figura 1.1. Hoy en día los sistemas eléctricos modernos utilizan convertidores electrónicos de potencia para controlar digitalmente este proceso de conversión de energía electromecánica. Además, a medida que los accionadores se integran cada vez más en los sistemas, son esenciales los enlaces de comunicación a redes de computadoras de alto nivel para soportar la puesta en marcha, el diagnóstico y el control de procesos de nivel superior. Consecuentemente, los componentes principales de un accionador eléctrico son: el motor eléctrico, el convertidor electrónico de potencia y un sistema de control embebido. La fuente de energía eléctrica suministra la potencia requerida por el sistema. El convertidor electrónico de potencia proporciona la interfaz entre la fuente de potencia y el motor. Esta interfaz es la encargada de permitir que diferentes fuentes de energía se pueden usar para alimentar diferentes tipos de motores. El motor eléctrico es usualmente, pero no necesariamente, un motor de CD o un motor de inducción de CA. La unidad de control digital controla directamente los dispositivos semiconductores de potencia del convertidor electrónico. Para ello, no sólo se necesita hardware de control, sensores, dispositivos lógicos digitales de alta velocidad y procesadores, sino también algoritmos de control adecuados. La carga mecánica es el sistema mecánico que requiere la energía del accionador, ésta puede ser de diferentes tipos: las aspas de un ventilador, el compresor de una unidad de aire acondicionado, los rodillos de una cinta transportadora, o cualquier cosa que pueda ser accionada por el movimiento cíclico del eje rotativo [2].

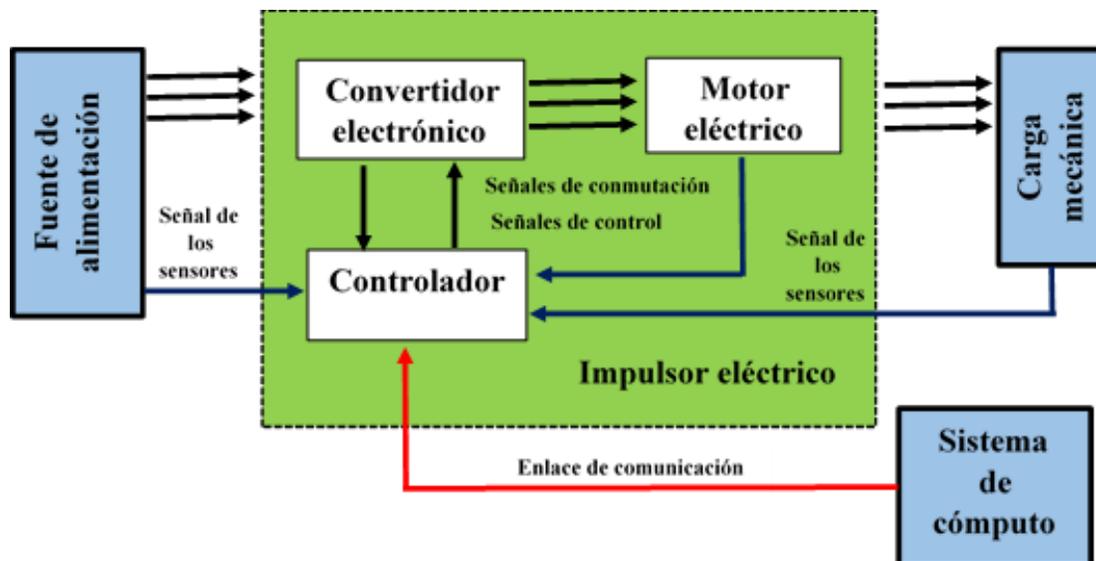


Figura 1.1. Accionador eléctrico de motores [3].

### ***1.1.2. Tipos de accionadores eléctricos***

Los accionadores eléctricos son de dos tipos principalmente: de corriente directa (DC drives) y de corriente alterna (AC drives), la principal diferencia radica en el tipo de motor utilizado. En aplicaciones industriales, el desarrollo de accionadores de CD de alto rendimiento es esencial; además, son ampliamente utilizados en aplicaciones que requieren control de velocidad ajustable, arranque frecuente, regulación de velocidad, frenado e inversión. Algunas aplicaciones importantes son: fábricas de papel, laminadores, bobinadoras de minas, polipastos, prensas de impresión, máquinas herramientas, tracción, molinos textiles, excavadores y grúas. Los motores de potencia fraccional son ampliamente utilizados como servomotores para seguimiento y posicionamiento. Normalmente se han utilizado motores serie y de excitación separada en accionadores de velocidad variable, sin embargo los motores serie son tradicionalmente utilizados en aplicaciones de tracción. Los accionadores de CD son menos costosos y menos complejos que los de CA. Sin embargo, debido a los conmutadores, los motores de corriente directa no son adecuados para aplicaciones de alta velocidad y requieren mayor mantenimiento que los motores de CA. Con los recientes avances en convertidores de energía, técnicas de control y microcomputadoras, los accionadores de motores de CA son cada vez más competitivos. Aunque la tendencia futura es hacia los accionadores de CA, los de CD se utilizan actualmente en muchas industrias. Pueden pasar algunas décadas antes que los accionadores de CD se sustituyan por completo por accionadores de CA [4].

### ***1.1.3. Componentes principales de un accionador eléctrico***

#### ***1.1.3.1. Motor eléctrico***

El motor es sin duda alguna parte fundamental de un accionador eléctrico. Tradicionalmente se han utilizado tres tipos de motores para funcionar en régimen de velocidad variable en diferentes aplicaciones, los cuales son: motor síncrono, motor de inducción y motor de CD. De estos tres tipos, el que habitualmente ha sido más utilizado para funcionar en régimen de velocidad variable es el motor de CD con conmutador, en las categorías de mediana a baja potencia, ya que sus características permiten variar su velocidad de una forma sencilla, manteniendo una buena eficiencia. Los motores de este tipo proporcionan un alto par de arranque y permiten regular su velocidad dentro de márgenes amplios [5]. Los motores de CD han sido ampliamente utilizados en muchas aplicaciones industriales tales como los vehículos eléctricos, trenes de laminación de acero, grúas eléctricas, y manipuladores robóticos debido a sus amplias, simples, y precisas características de control continuo. Durante mucho tiempo han sido el principal medio de tracción eléctrica [6]. Recientemente, los motores de CD sin escobillas (Brushless), motores de inducción y motores síncronos han ganado amplia difusión de uso en tracción eléctrica. Sin embargo, hay un esfuerzo persistente hacia el comportamiento de los motores de CD a través de innovadores diseños y estrategias de control. Por lo que serán siempre un buen campo de prueba para los algoritmos de control avanzado dado que su teoría es extensible a otro tipo de motores [7]. En la actualidad los métodos de control de velocidad se han ido desarrollando considerablemente y los más comunes son el control de velocidad por corriente de campo y el control de velocidad por corriente de armadura [8].

Los motores de CD se utilizan ampliamente en accionadores de velocidad ajustable y sistemas de control de posición. La velocidad de este tipo de motores se puede ajustar por encima o por debajo de la velocidad nominal. La velocidad por encima de la velocidad nominal se controla por el control de flujo de campo y la velocidad por debajo de la velocidad nominal se controla por el voltaje de la armadura. Los motores de CD son ampliamente utilizados en la industria debido a su costo, estructura de control sencilla y amplia gama de velocidad y par. Existen varios métodos para el control de velocidad de un accionador eléctrico de CD: control del voltaje de armadura, control de flujo de campo y control de la resistencia de armadura. Para controlar la velocidad y la corriente del motor se utilizan controladores de velocidad y de corriente. El controlador se encarga de las tareas de regulación (a un valor constante) o de seguimiento de una trayectoria deseada [9].

#### *1.1.3.2. Convertidor electrónico de potencia*

Los convertidores CD/CD son actualmente los dispositivos más empleados para la alimentación de los motores de CD en las aplicaciones industriales que requieren variación de velocidad, debido a su sencillez, bajas pérdidas y como consecuencia alta eficiencia. La facilidad de control de su voltaje de salida ha garantizado su uso extensivo en este tipo de aplicaciones. El convertidor de potencia suministra el voltaje de alimentación requerido por el motor, de acuerdo a la tarea exigida, representada, por ejemplo, por el perfil de velocidad angular o la trayectoria de referencia de posición angular deseada [5]. La selección adecuada del convertidor depende en gran medida de la fuente de alimentación y de la aplicación requerida. Dentro de los convertidores que se han utilizado se encuentran los siguientes: Reductor, Elevador, Reductor-Elevador, Cuk y Sepic, para más detalles ver [10], [11], [12], [13], [14] [15] y [16]. Con el mismo objetivo, y con la finalidad de incrementar la capacidad de potencia del impulsor de motores se hace uso de la conexión de múltiples convertidores CD/CD, usualmente de la misma topología con una configuración especial tal como se muestra en [17], [18] y [19].

#### *1.1.3.3. Controladores*

Diferentes técnicas se han utilizado para controlar el convertidor electrónico de potencia de un accionador de motores de CD. Las técnicas varían entre las técnicas de control convencionales y modernas, además de las técnicas heurísticas que han evolucionado en publicaciones recientes. Varios controladores convencionales utilizan el controlador PID con sus diferentes técnicas de sintonización. Controladores modernos han aplicado la teoría de control moderno con controladores Adaptables/Óptimos y modos deslizantes. Las técnicas más avanzadas que emplean métodos de control heurístico tales como las Redes Neuronales Artificiales (ANN, *Artificial Neural Networks*), controladores lógicos difusos (FLC, *Fuzzy Logic Controller*) y sistemas Neuro-Fuzzy (NFS, *Neuro Fuzzy Systems*) que han evolucionado en los últimos años presentan un mejor rendimiento y mejores características de estado estable y respuesta transitoria. Sin embargo, requieren ya sea entrenamiento en línea o fuera de línea, lo cual es bastante exigente computacionalmente.

Las mejoras introducidas por la gran cantidad de controladores modernos son numerosas, las cuales incluyen: reducción del orden del sistema, control exacto en aplicaciones tanto transitorias como de estado estable, así como también se ha incrementado la robustez con respecto a incertidumbre paramétrica y perturbaciones. Su principal inconveniente, además de la sensibilidad al ruido, es su complejidad computacional y el

incremento de su precio correspondiente. La pregunta podría ser, por supuesto, permanecer en la viabilidad de los complejos procesadores de señales digitales (DSP, *Digital Signal Processors*) exigidos por los algoritmos de control y el incremento de la complejidad computacional en comparación con los sistemas convencionales de sintonización del PID [20].

Las técnicas heurísticas, por otra parte han dado lugar a controladores de sistemas que generan funcionamiento más aceptable dependiendo de su proceso de entrenamiento. Las redes neuronales artificiales, que tiene una abundante participación de la investigación, requieren una cantidad considerable de entrenamiento fuera de línea con el fin de llegar a los pesos óptimos requeridos y, por tanto, un buen rendimiento. El proceso de entrenamiento de los sistemas de redes neuronales artificiales es bastante tedioso y largo. No obstante, posee la capacidad de generar un esfuerzo de control a la salida con respecto a la entrada a pesar de que la entrada no se encuentre entre la secuencia de entrenamiento, lo cual se logra utilizando su capacidad para extrapolar funciones [21].

Aunque existen muchos ejemplos de aplicaciones exitosas de la teoría del control moderno en la industria, el corazón de la tecnología del control industrial que ha permanecido sin cambios por varias décadas es el bien conocido controlador PID, cuyo nacimiento se remonta al año de 1922 [22], justo antes de que naciera la teoría del control clásico y moderno. Hoy en día, el controlador PID es la herramienta de elección en más del 90% de aplicaciones industriales. El controlador PID convencional juega un papel importante en el sistema de control de muchas aplicaciones industriales, se cree que hay un principio poderoso que respalda su efectividad. Sin embargo, cuando existe variación en los parámetros, incluyendo parámetros de control, parámetros del motor, y cuando ocurre variación en las condiciones de la carga, el controlador falla y pierde efectividad e incluso no se alcanza el equilibrio. Para lograr una buena respuesta dinámica ante la presencia de perturbaciones externas, se han abordado algunas estrategias de control. Los tres parámetros del controlador PID se pueden especificar y para reducir los esfuerzos de sintonización de los mismos, se proponen el control difuso, los algoritmos genéticos y las redes neuronales artificiales. La lógica difusa se adopta para mejorar el rendimiento del controlador debido a su función de optimización automática. Las capacidades de aprendizaje de las redes neuronales artificiales se utilizan para hacer al controlador PID autoajutable. Además, también se ha propuesto la red neuronal difusa. Estas técnicas de optimización inteligentes parecen ser eficaces en algunas situaciones prácticas, pero necesitan entrenamiento sofisticado.

El principal inconveniente del control clásico y moderno es la alta dependencia del modelo de la planta. Actualmente, se desarrolla la teoría del ADRC, la cual fusiona la técnica del controlador PID convencional, la teoría del control moderno y mecanismos de control no lineal. Este controlador ofrece un nuevo bloque constructivo de un controlador inherentemente robusto que requiere poca información de la planta. Este algoritmo de control estima activamente y compensa los efectos de las perturbaciones y la dinámica desconocida de la planta. Dicha estrategia ofrece una alternativa a los métodos vigentes. Es decir, en lugar de depender del modelo de la planta, el controlador adquiere la información necesaria del observador para controlarla [23].

El ADRC fue propuesto por primera vez por Jingqing Han en 1998, como una estrategia de diseño no convencional. Se ha demostrado que es una estrategia de control efectiva en ausencia de modelos adecuados y en presencia de incertidumbre del modelo. Su

poder fue originalmente demostrado por simulaciones numéricas, y luego por muchas prácticas de ingeniería [24]. Desde que se propuso esta técnica de control se ha vuelto bastante atractiva dentro de la investigación aplicada, incluso aunque su justificación teórica se rezagó por bastante tiempo. La singularidad de sus conceptos, simplicidad en aplicaciones de ingeniería, y rendimiento superior se tradujeron fácilmente en una práctica de ingeniería valiosa: la capacidad para hacer frente a una amplia gama de perturbaciones, gran respuesta transitoria, implementación sencilla y ahorro de energía, por nombrar algunos. La gama de aplicaciones es amplia, cubriendo casi todos los dominios de la ingeniería de control, tales como el control de movimiento, convertidores CD/CD de potencia, procesos químicos, control de velocidad del motor de inducción, y el motor síncrono de imanes permanentes, seguimiento de altitud de naves espaciales rígidas, sistemas robóticos, estabilización de compresores de flujo axial, control de vuelo, compensación de baja velocidad del servo motor de CD sin escobillas [25].

Una de las aplicaciones actuales dentro de la robótica, es el control de un exoesqueleto para rehabilitación de los miembros inferiores del cuerpo humano, donde el grado de libertad de la articulación de la cadera y la articulación de la rodilla en el plano sagital se activan por motores eléctricos embebidos en la estructura y transfieren el movimiento de rotación a través de engranes cónicos, en esta aplicación se emplea el ADRC para seguir la trayectoria de pasos de los humanos [26]. El accionamiento eléctrico de motores de CA es otra de las aplicaciones importantes, principalmente los que emplean motores de imanes permanentes y de inducción, en donde la validación y robustez de estos esquemas se verifica por medio de simulaciones realistas por computadora, usando el paquete Matlab/Simulink-PSIM, para más detalles referirse a [27] y [28]. Dentro del área de los accionadores eléctricos de CD, recientemente se han hecho trabajos relacionados utilizando la propiedad de planitud diferencial y la técnica del ADRC basada en observadores GPI tal como se muestra en [29], [30] y [31]. Finalmente, en [32] se muestra el control de un servo sistema de velocidad en donde se utiliza la técnica del ADRC y se presenta un análisis comparativo de dos observadores discretos: un predictivo y uno de estados extendido ESO. La implementación de dicho controlador se hace en un FPGA y se configura mediante la herramienta del XSG.

#### *1.1.3.4. Implementación de controladores*

Respecto a la implementación de técnicas de control, tradicionalmente los convertidores electrónicos de potencia e impulsores de motores han sido controlados por circuitos analógicos y técnicas de control lineal. Las técnicas de control analógico han predominado debido a su simplicidad y bajo costo de implementación. Sin embargo, son sensibles a perturbaciones ambientales tales como el ruido, temperatura y envejecimiento, son limitados a estructuras particulares, tienen comúnmente modelos limitados y solo trabajan bien en un rango pequeño de condiciones. Además la implementación de técnicas de control sofisticado empleando circuitos analógicos es inherentemente difícil, y lamentablemente, no podrán satisfacer las necesidades cada vez más estrictas de los accionadores eléctricos actuales [33].

Los métodos de control digital ya ofrecen buenas alternativas a los métodos analógicos. Con el desarrollo de la tecnología de semiconductores y la creciente demanda en el nivel de sistemas de gestión de energía, el control digital juega un papel importante en el mundo de la electrónica de potencia. Durante las dos últimas décadas, métodos de control digital y

controladores digitales basados en microprocesadores de propósito específico, procesadores digitales de señales DSP, o dispositivos lógicos programables dominaron las aplicaciones referentes al control de motores y convertidores de potencia trifásicos para interfaces de utilidad. Potencialmente, las ventajas que se tienen con las técnicas de control digital se pueden resumir de la siguiente manera: baja sensibilidad a la variación de parámetros, reprogramación y monitoreo, interfaz de usuario gráfica amigable, reducción o eliminación de componentes pasivos externos, implementación de control avanzado, calibración o algoritmos de protección y capacidad de auto sintonización para identificación de sistemas y diseño de compensación [34].

Actualmente, para el diseño de aplicaciones de control basados en el procesamiento digital de señales se pueden adoptar tres tipos de soluciones: el uso de DSP, FPGA y circuitos integrados de propósito específico (ASIC, *Application-Specific Integrated Circuit*). Los DSP son microprocesadores con un conjunto de instrucciones especialmente pensadas para realizar operaciones matemáticas a muy alta velocidad. Ofrecen mayor facilidad de diseño que los FPGA y los ASIC, debido a su programación en lenguaje de alto nivel, y flexibilidad, motivada por la posibilidad de volver a programar el circuito. No obstante, debido a su procesamiento secuencial provoca también un mayor consumo de tiempo de cómputo, motivado por los constantes accesos a memoria externa que se deben hacer [35].

Se podría decir que los ASIC son el caso opuesto de los DSP ya que ofrecen la solución óptima en cuanto a velocidad, consumo y área de silicio empleada, todo ello a cambio de un mayor tiempo de diseño y menor flexibilidad. Sin embargo, este tipo de circuitos sólo es rentable para grandes tiradas de producción, pues en caso contrario el precio por unidad sería muy elevado, debido a los elevados gastos de fabricación iniciales. Una alternativa intermedia a los dos casos anteriores, en cuanto a rendimiento, prestaciones y consumo se refiere es representada por el FPGA. Dicha tecnología es la más exitosa para los sistemas que requieren operación en tiempo real. Un FPGA es un circuito integrado de propósito general que a diferencia de los circuitos ASIC, su configuración puede ser modificada por el diseñador, brindándole una gran ventaja con respecto a sus competidores, la flexibilidad. Otra ventaja de esta tecnología es la capacidad de poder ejecutar diversas funciones en forma concurrente, permitiéndole generar altas velocidades de procesamiento de información. Estas ventajas, unidas a las continuas mejoras que introducen los fabricantes en los FPGA, hacen que cada vez sean más usados [36]. Dentro de la literatura consultada, controladores clásicos y heurísticos utilizan este enfoque para su implementación [37], [38] y [39].

Tradicionalmente, para el modelado de un sistema basado en FPGA, se recurre a lenguajes de descripción de hardware (HDL, *Hardware Description Language*), tales como el lenguaje de descripción de hardware de alta velocidad VHDL (*VHSIC, Hardware Description Language*), y Verilog (*Verifying Logic*). No obstante, en los últimos años han aparecido herramientas de alto nivel como una poderosa alternativa al uso del código HDL. Las herramientas de alto nivel permiten un mayor nivel de abstracción y una mayor interacción con el diseñador. Generalmente son fáciles de aprender pues se separan más del nivel hardware para ser más claro y sencillo al usuario. Este acercamiento al usuario no es gratuito, sino que se traduce en un mayor costo del hardware, no obstante hay disponible en las librerías algunos bloques optimizados para determinados FPGA.

System Generator de Xilinx (XSG) es una herramienta de alto nivel basada en Matlab/Simulink para el diseño, simulación e implementación de circuitos en FPGA. Al día

de hoy no se puede considerar como un sustituto a los lenguajes HDL, pero sí un potente complemento. Esta herramienta proporciona un conjunto de bloques de Simulink (modelos) para diversas operaciones hardware que se pueden implementar en varios FPGA de Xilinx. Estos bloques se usan para simular la funcionalidad de los sistemas hardware usando el ambiente de Simulink. La naturaleza de la mayoría de las aplicaciones de procesamiento digital de señales requiere un formato de punto flotante para la representación de datos. Mientras esto es fácil de implementar en diferentes sistemas computacionales sobre software de modelado de alto nivel, tal como Simulink, esto es más complicado en el mundo del hardware debido a la complejidad de implementación de la aritmética en punto flotante. Esta complejidad se incrementa con sistemas DSP portátiles donde se aplican más restricciones al diseño de sistemas. Por estas razones XSG utiliza un formato en punto fijo para representar todos los valores numéricos y proporciona algunos bloques para transformar datos proporcionados por el lado del software del ambiente de simulación (en este caso Simulink) y el lado del hardware (bloques del XSG) [40].

## 1.2. Planteamiento del problema

En un accionador de motores de corriente directa, el convertidor electrónico de potencia y el controlador son de gran importancia para el buen desempeño del motor. Sin embargo, el rendimiento del controlador es fuertemente influenciado por incertidumbres, las cuales son usualmente compuestas por la variación impredecible de los parámetros del sistema, la dinámica no lineal del mismo y las perturbaciones externas de la carga. En la década pasada, muchas teorías de control moderno, tales como el control no lineal, control de sistemas de estructura variable, control adaptativo, control óptimo y control robusto han sido desarrollados para el accionamiento de motores que tratan con incertidumbre; desafortunadamente, la obtención del modelo de la planta es tedioso y requiere de personal altamente calificado, cuando la dinámica de la planta cambia con el tiempo. Por lo tanto, los investigadores han optado por una nueva técnica de control basado en el modelo parcial de la planta. En este método, se utiliza muy poca información o sólo se utiliza información conocida de la misma y la información desconocida se trata como incertidumbre.

Por otro lado, tradicionalmente se han utilizado convertidores electrónicos de potencia convencionales de una sola etapa para el accionamiento del motor. Sin embargo, actualmente en el ámbito industrial se requieren aplicaciones con alta capacidad de potencia. Por lo que los investigadores se han dado a la tarea de buscar nuevas topologías de convertidores para satisfacer la demanda requerida. Una solución planteada para tal fin es el uso de multi-convertidores o convertidores modulares los cuales se pueden conectar en serie o en paralelo.

Al mismo tiempo, con la constante evolución y complejidad de los sistemas electrónicos de potencia e impulsores de motores, y con el aumento de la presión para reducir los costos y el tiempo de salida al mercado, la necesidad de una extensa simulación es inevitable; la simulación en tiempo real de los sistemas eléctricos y drives se convierte en un requisito importante para la rápida creación de prototipos y pruebas de nuevas topologías de circuitos y estrategias de control. El diseño basado en modelos (MBD) es un método en el que se utilizan modelos en todas las fases del desarrollo. Los diseñadores de sistemas realizan modelos en herramientas de modelado basados en el análisis de requisitos. Sobre la base de los modelos, se lleva a cabo la creación de los prototipos, la visualización y la prueba de los

mismos. Al final, se genera código ejecutable de forma automática a partir de estos modelos. La ventaja del MBD es que todo el ciclo de desarrollo se centra en el modelo, reduciendo de esta manera el tiempo de desarrollo.

### 1.3. Propuesta de solución

Con base en lo anterior, en este trabajo de investigación se plantea el estudio del desempeño de un accionador de motores de CD, integrado por la conexión en cascada de un motor de CD de excitación separada y la conexión en paralelo de convertidores CD/CD electrónicos reductores. Con la conexión en paralelo de los convertidores se planea obtener sistemas con mayor capacidad de potencia, así como la reducción de los elementos de almacenamiento de energía y la utilización de dispositivos semiconductores de potencia con menores esfuerzos de corriente. El sistema descrito representa un sistema multi-variable con una dinámica interna complicada, por lo que resulta interesante utilizar la técnica de control mediante rechazo activo de perturbaciones basado en observadores GPI (*Generalized Proportional Integral Observer*). Dicha técnica de control no requiere del conocimiento preciso de la planta ya que el controlador adquiere la información del observador para controlarla. Dada la complejidad del sistema que se propone y con la finalidad de disminuir el tiempo de desarrollo del mismo se propone el uso de una herramienta de creación rápida de prototipos de control tal como System Generator de Xilinx, herramienta de diseño basada en modelos que trabaja sobre el ambiente de Matlab/Simulink. Para la implementación del algoritmo de control se propone el uso de la tarjeta de desarrollo Nexys 4 de Xilinx.

### 1.4. Justificación

Con la configuración de convertidores en paralelo se incrementa la capacidad de potencia del accionador eléctrico de motores, dando solución a la demanda de potencia que se requiere a nivel industrial. Sin embargo, como consecuencia se incrementa la dinámica interna de la planta. Además del fenómeno anterior, las perturbaciones no estructuradas que se presentan por el ambiente de funcionamiento de tales sistemas, la incertidumbre paramétrica del motor y el desconocimiento preciso del modelo matemático de la planta, son factores a considerar para la selección de un controlador adecuado. La conexión en paralelo de convertidores sugiere técnicas de control multi-variable que hagan frente a esta problemática.

La mayoría de los métodos de control existentes, se basan en la descripción matemática de la dinámica de la planta. Sin embargo, muchas plantas físicas del mundo real, no sólo son no-lineales y variantes en el tiempo, sino que también presentan incertidumbre paramétrica. Usualmente, en el control industrial no se dispone de plantas físicas con descripciones matemáticas precisas. Esto crea un problema para los profesionales del control: el requisito del modelo matemático de la planta desde el punto de vista teórico y la incertidumbre de la dinámica de la planta en la práctica. Tal dilema llamó la atención de algunos investigadores. Una solución es el control robusto, donde se tolera una pequeña cantidad de incertidumbre de las plantas físicas.

En este trabajo de investigación se utiliza una técnica de control basada en observadores de estado, sencilla de implementar, y con gran habilidad al rechazo de

perturbaciones. Esta técnica de control se basa en el error de seguimiento, cualidad que hereda del controlador PID lo cual lo hace todo un suceso; toma de la teoría del control moderno su mejor oferta: el observador de estados; más que una ley de control basada en modelos; utiliza la potencia de la realimentación no lineal; es una tecnología útil de control digital que desarrolla una plataforma experimental basada en simulaciones por ordenador.

La principal motivación que origina este trabajo de tesis, es la exploración de técnicas de control lineal y no lineal aplicadas a los accionadores eléctricos de motores, en este caso basadas en la propiedad de planitud diferencial y observadores GPI, que permitan hacer frente al rechazo de perturbaciones e incertidumbre paramétrica. El trabajo de tesis desarrollado, se encuentra enmarcado dentro de las líneas de investigación del Doctorado en Ciencias en Ingeniería Electrónica (Sistemas Inteligentes Aplicados) dentro de la Universidad Tecnológica de la Mixteca.

## **1.5. Hipótesis**

La hipótesis de este trabajo de investigación es la siguiente:

Con la propiedad de planitud diferencial, el control mediante rechazo activo de perturbaciones basado en observadores GPI y la utilización de una técnica de prototipado rápido de sistemas de control basados en FPGA, es posible regular la velocidad del motor de CD y equilibrar las corrientes de los convertidores. Mediante esta técnica de control se obtienen sistemas robustos ante perturbaciones internas y externas e incertidumbre de la planta.

## **1.6. Objetivos de la investigación**

### ***1.6.1. Objetivo general***

Desarrollar una estrategia de control robusta multi-variable para controlar la velocidad angular de un motor de CD de excitación separada utilizando convertidores en paralelo, en el marco de la propiedad de planitud diferencial y control mediante rechazo activo de perturbaciones basado en observadores GPI. Se plantea implementar este controlador en un FPGA configurado mediante la plataforma Matlab/Simulink y una herramienta de programación de alto nivel como el System Generator de Xilinx.

### ***1.6.2. Objetivos específicos***

Los objetivos específicos de este trabajo de investigación son los siguientes:

- Estudiar la propiedad de planitud diferencial del modelo propuesto.
- Estudiar la técnica ADRC del modelo propuesto.
- Analizar y modelar el sistema propuesto.
- Simular en Matlab/Simulink el sistema propuesto.
- Evaluar la ley de control mediante la herramienta del System Generator.
- Simular la planta completa en el entorno Matlab/Simulink y System Generator.

- Implementar en FPGA los controladores y observadores GPI.

## 1.7. Metodología de desarrollo

En el presente trabajo de tesis se utiliza la metodología de desarrollo para sistemas embebidos propuesta por Arnold S. Berger en [41], la cual consta de siete fases (véase Figura 1.2):

- Fase 1. Especificaciones de diseño: en esta primera fase se delimitan las especificaciones, herramientas y requerimientos necesarios para diseñar e implementar el sistema propuesto, con el objetivo de cumplir con las tareas planteadas en la propuesta de solución (véase Subcapítulo 1.3), así como de asegurar un correcto funcionamiento.
- Fase 2. Partición hardware y software: esta fase es una vista rápida de cómo resolver el problema, comenzar a diferenciar qué parte del sistema se puede implementar con hardware y cuál con software a partir de ver al sistema como una ‘caja negra’.
- Fase 3. Iteraciones para refinar la partición: en esta fase, cada parte de hardware y software de la fase anterior también es vista como una ‘caja negra’ en la que se realizan iteraciones para detallar y subdividir las tareas hasta conseguir los elementos base hardware y software con los que se habrá de trabajar (estrategia *top-down*). Aquí se espera identificar subsistemas que sean conocidos para su diseño.
- Fase 4. Diseño detallado del hardware y software: en esta fase se realizan las tareas de cada parte hardware y software en las que se dividió el sistema en las fases previas. Se realizarán pruebas de funcionamiento de la parte hardware y simulaciones de los controladores en la parte software. Ambas partes son independientes, por lo que se trabajan en paralelo.
- Fase 5. Integración hardware y software: durante esta fase se integran todas las partes en un sólo sistema; se espera tener el sistema completo listo para realizar pruebas de funcionamiento.
- Fase 6. Pruebas: en esta fase se realizan todas las pruebas al sistema para validar el cumplimiento de las especificaciones iniciales. La culminación de esta investigación se lleva a cabo al obtener todos los resultados. Con ellos, se acepta o rechaza la hipótesis propuesta y se describen las conclusiones para abrir la discusión de la investigación realizada.
- Fase 7. Mantenimiento y actualización: esta fase define un seguimiento de mejora continua del producto obtenido. Dado que el objetivo de esta investigación se cumple al finalizar la fase 6, se propone esta fase como línea futura de investigación.

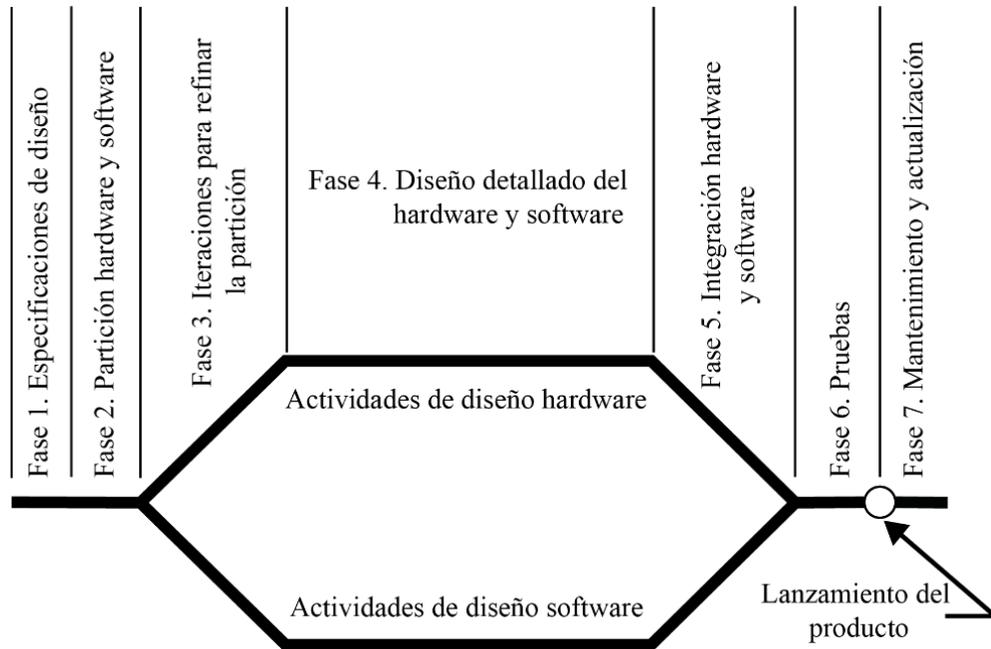


Figura 1.2. Metodología de desarrollo para sistemas embebidos [41].

## 1.8. Organización del documento de tesis

El resto de esta tesis se organiza de la siguiente forma: en el Capítulo 2 se presenta el marco teórico de los fundamentos de diseño del accionador eléctrico de motores tales como: el motor de CD de excitación separada, los convertidores en paralelo y el control mediante rechazo activo de perturbaciones basado en observadores GPI. El Capítulo 3 presenta el desarrollo de diseño del accionador eléctrico de motores, que incluye la parte de software y la parte de hardware basado en la metodología propuesta por Arnold S. Berger de sistemas embebidos. Las pruebas y los resultados tanto de simulación como experimentales se muestran mediante graficas en el Capítulo 4. Finalmente, en el Capítulo 5 se muestran las conclusiones, las contribuciones más importantes, los artículos científicos y algunos trabajos futuros derivados de este trabajo de investigación.

## Capítulo 2. Marco teórico

En este capítulo, se estudian los fundamentos y bases teóricas para el desarrollo de este trabajo de investigación en base a los principales componentes del accionador eléctrico de motores de CD, tales como: el controlador basado en rechazo activo de perturbaciones y las herramientas que implica como planitud diferencial y los observadores de estado, además de los convertidores electrónicos de potencia y finalmente el motor de corriente directa de excitación separada.

### 2.1. Motor de corriente directa

Los motores de corriente directa se presentan como máquinas ampliamente usadas en sistemas de control de posición y propulsores de velocidad variable. Esto a pesar de ser máquinas costosas respecto a los motores de corriente alterna, así como de mayor mantenimiento y mala adecuación a lugares polvorientos y ambientes explosivos.

Se define a un motor de CD como un transductor de energía eléctrica a energía mecánica. Las aplicaciones de los motores de CD son en baja potencia, utilizándose en manipuladores robóticos, impresoras, máquinas de herramientas, en industrias dedicadas al procesamiento de alimentos y bebidas, de fotografías, en las dedicadas al procesamiento de maquinaria, aplicaciones específicas en transportadoras, líneas de ensamble, equipos de empaque, cribado de seda e hilado.

Los motores de CD se clasifican por la forma en que se excita el devanado de campo o inductor y el devanado de armadura o inducido, a su vez se clasifican según la manera en cómo se conecta este devanado de campo para excitar a la armadura y la estructura de generación. A continuación se muestra la clasificación de los motores de CD [42].

Clasificación de los Motores de CD:

- Excitación separada:
  - ◆ Electroimanes.
  - ◆ Imanes permanentes.
- Auto excitados:
  - ◆ Serie.
  - ◆ Paralelo.
  - ◆ Compuestos:
    - Paralelo corto (acumulativo-diferencial).
    - Paralelo largo (acumulativo-diferencial).

Las aplicaciones de los motores de CD mencionadas anteriormente se refieren en su mayoría a motores que tienen una configuración en serie o excitación independiente, estos últimos debido a que permiten proporcionar un alto par motor de arranque y obtener un control de velocidad en intervalos amplios, debido a su buena dinámica de respuesta y desempeño en estado estacionario. Los límites de operación de un motor de CD están definidos por el conmutador, llegando hasta una máxima aplicación de voltaje de 1500 V, con capacidades de potencia hasta cientos de kilowatts. El uso de imanes permanentes o un

campo excitador de voltaje constante, para mantener un flujo magnético constante son primordiales para obtener las características de operación mencionadas.

### 2.1.1. Modelo convencional del motor de CD

El motor de CD de excitación separada, equivalente al de imanes permanentes y al autoexcitado paralelo (siempre y cuando el voltaje de campo sea constante para mantener un flujo magnético fijo), se presenta como un motor de amplia aplicación industrial y de estudio por sus características lineales y simplicidad en manejos matemáticos y operación. Este modelo permite un análisis general independientemente de si tiene escobillas o no y de que se trate de uno con conmutadores mecánico o electrónicos.

Las características de operación lineal en que se diseñan los motores de CD permiten obtener una controlabilidad aceptable, ya que los controladores obedecen a este comportamiento lineal, y como se verá en las ecuaciones deducidas enseguida, el control se obtiene y aplica directamente sobre las variables de entrada del sistema. Dicho control es debido a la incorporación del conmutador dentro del motor, que permite desarrollar un par proporcional a la corriente de armadura, siempre y cuando la corriente de campo se mantenga constante.

Este motor de CD se representa esquemáticamente mediante un circuito equivalente ilustrado en la Figura 2.1, en donde se utiliza una corriente de campo  $i_f$  para excitar al devanado de campo, el cual produce un campo magnético constante. En el devanado de armadura ha de circular una corriente  $i_a$ , que es mayor que  $i_f$ . Para describir el sistema se definen los parámetros del motor.

Tabla 2.1. Parámetros del motor de CD de excitación independiente.

Variable	Parámetro	Unidades
$\omega$	Velocidad angular del motor	Rad/s
$B$	Coefficiente de fricción viscosa	N·m/rad/seg
$J$	Coefficiente de inercia	Kg·m <sup>2</sup>
$i_a$	Corriente de armadura	A
$L_a$	Inductancia de armadura	H
$R_a$	Resistencia de armadura	$\Omega$
$i_f$	Corriente de campo	A
$L_f$	Inductancia de campo	H
$R_f$	Resistencia de campo	$\Omega$
$k_v$	Constante de voltaje del motor	V/A-rad/s
$k_t$	Constante de par	V/A-rad/s
$\tau_m$	Par electromagnético	N·m
$\tau_L$	Par de carga	N·m

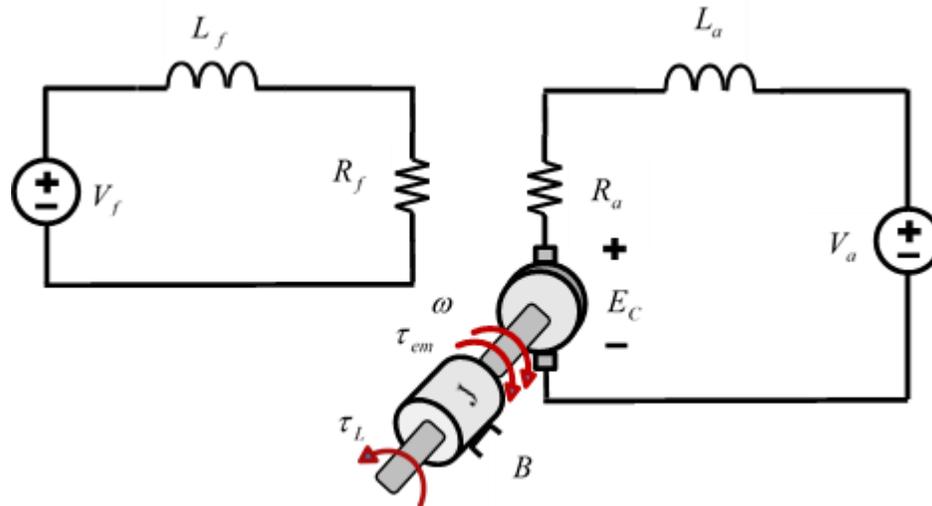


Figura 2.1. Circuito equivalente del motor de CD de excitación separada.

En un motor de excitación separada los devanados de campo y armadura son alimentados mediante fuentes diferentes. Los devanados de campo del motor de CD se utilizan para producir el flujo de campo. La corriente de armadura del circuito se suministra al rotor vía escobillas y segmentos del conmutador para el trabajo mecánico. El par del rotor se produce por la interacción del flujo de campo y la corriente de armadura [43].

### 2.1.2. Principio de operación del motor de CD de excitación separada

Cuando un motor de excitación separada es excitado por la corriente de campo  $i_f$  y la corriente de armadura fluye en el circuito, el motor desarrolla una fuerza contra electromotriz y un par para balancear el par de carga a una velocidad particular. La corriente de campo es independiente de la corriente de armadura. Cada devanado es suministrado independientemente. Cualquier cambio en la corriente de armadura no tiene efecto sobre la corriente de campo. La corriente de campo es generalmente menor que la corriente de armadura [44].

### 2.1.3. Ecuaciones básicas del motor

#### Devanados de campo y de armadura

La corriente instantánea del devanado de campo se representa mediante la siguiente ecuación:

$$V_f = R_f I_f + L_f \frac{dI_f}{dt} \quad (2.1)$$

La ecuación dinámica que modela al devanado de armadura es la siguiente:

$$V_a = R_a I_a + L_a \frac{dI_a}{dt} + e_g \quad (2.2)$$

donde la fuerza contra electromotriz, la cual es conocida como el voltaje generado debido al movimiento entre el devanado de campo y el de armadura, se representa mediante la ecuación siguiente:

$$e_g = k_v I_f \omega \quad (2.3)$$

### Ecuaciones básicas del par

El par electromagnético desarrollado por el motor es:

$$T_m = k_t I_f I_a \quad (2.4)$$

algunas veces el par se describe mediante la siguiente ecuación:

$$T_m = k_t \Phi I_a \quad (2.5)$$

Un motor que acciona una carga mecánica alcanza su velocidad de equilibrio cuando el par del motor es igual al par de carga. La ecuación básica que gobierna la dinámica del sistema motor carga con acoplo rígido mecánico entre el motor y la carga está dado por:

$$J \frac{d\omega}{dt} = T_m - T_L - T_f \quad (2.6)$$

donde  $T_f$  es el par de fricción. El par de fricción es una combinación del par de fricción estática, el par de fricción de Coulomb, el par de fricción viscosa y el par por fricción por efecto del viento. Dicho par, puede ser considerado de manera aproximada proporcional a la velocidad del motor, tal como se muestra en la siguiente ecuación:

$$J \frac{d\omega}{dt} = T_m - T_L - B\omega \quad (2.7)$$

### Velocidad y par en estado estable

Considerando la ecuación (2.61), la velocidad angular del motor en estado estable puede ser fácilmente obtenida:

$$\omega = \frac{V_a - R_a I_a}{k_v I_f} \quad (2.8)$$

Si la corriente de campo permanece constante, y el valor de  $R_a$  es pequeño (como sucede usualmente) la velocidad del motor depende únicamente del voltaje de alimentación.

$$\omega = \frac{V_a}{k_v I_f} \quad (2.9)$$

Bajo la misma condición de funcionamiento y tomando como base la ecuación (2.65), el par desarrollado por el motor en estado estable es el siguiente:

$$T_m = k_t I_f I_a = B\omega + T_L \quad (2.10)$$

La potencia desarrollada por el motor en estado estable es:

$$P_m = T_m \omega \quad (2.11)$$

#### **2.1.4. Métodos de control de velocidad del motor de CD**

Una de las características importantes del motor de CD es que su velocidad puede ser controlada con relativa facilidad. La ecuación para el cálculo de la velocidad en estado estable se muestra en (2.8), de donde se deduce que la velocidad depende de la resistencia de armadura, el voltaje de armadura y la corriente de campo. Los primeros dos casos involucran cambios que afectan el circuito de armadura y el tercero implica un cambio en la corriente de campo. Considerando lo anterior, se concluye que existen varios métodos para el control de velocidad de un motor de CD: control del voltaje de armadura, control de corriente de campo y control de la resistencia de armadura.

##### *2.1.4.1. Control del voltaje de armadura*

puesto que la velocidad angular del motor es directamente proporcional al voltaje de armadura del mismo, empleando esta técnica se consigue regular la velocidad angular variando de alguna manera el voltaje en terminales de armadura del motor y manteniendo constante la corriente del devanado de campo en su valor nominal a partir de una fuente CD fija. El par desarrollado por el motor es proporcional al producto del flujo magnético, la corriente de armadura y una constante que depende de la máquina. Dado que el campo se asume constante, el par desarrollado por el motor es proporcional a la corriente de armadura. Esta técnica de control es la más utilizada por los investigadores, quienes han utilizado diferentes enfoques y controladores. Mediante esta técnica, la velocidad del motor se ajusta por debajo de la velocidad nominal del mismo [45].

##### *2.1.4.2. Control de la corriente de campo*

Este método requiere un suministro de voltaje variable para el circuito de campo con el cual se varía la corriente del mismo, que puede ser obtenido de un rectificador electrónico. El devanado de armadura utiliza una fuente de alimentación independiente del devanado de campo. El par desarrollado por el motor es proporcional al flujo magnético creado por la corriente de armadura, la corriente de campo y una constante que depende de la máquina. Este método evita las desventajas de una regulación pobre de velocidad y baja eficiencia tal como el método de control de armadura, sin embargo, es bastante caro. Además, generalmente se usa cuando el motor tiene que ser operado por encima de su velo-

cidad nominal. Por lo tanto, este método de control de velocidad se emplea para motores de gran tamaño donde la eficiencia es de gran importancia [46].

## 2.2. Convertidor electrónico de potencia

La electrónica de potencia juega un papel muy importante en el desarrollo de los accionadores de motores de CD. La eficiencia, fiabilidad y regulación de la potencia de los motores de CD se incrementa mediante el uso de diferentes convertidores de potencia CD/CD. Debido al rápido desarrollo y un mejor control de la conmutación de los interruptores estáticos, estas unidades son utilizadas en diferentes aplicaciones.

Un accionador de motores de corriente directa requiere de un convertidor electrónico de potencia el cual es usado como interface entre la línea de potencia y el motor. Una de las topologías más utilizadas es el convertidor electrónico CD/CD reductor. Debido al hecho de que el convertidor reductor contiene dos elementos que almacenan energía (inductor y capacitor), se generan voltajes de salida de CD casi constantes y corrientes con un rizo muy pequeño. Con el fin de obtener en cualquier momento una alta tasa de conversión de energía, cuando se requiere un control de velocidad angular, el diseño del convertidor es muy importante.

### 2.2.1. Arquitectura de convertidores modulares

Con la finalidad de incrementar la capacidad de potencia de los sistemas electromecánicos, actualmente se hace uso de los convertidores modulares. Los convertidores modulares se forman mediante la conexión de múltiples convertidores electrónicos de potencia usualmente de la misma topología. Las entradas y salidas de los módulos se conectan en serie y paralelo dando lugar a las siguientes configuraciones: Entrada-Paralelo-Salida-Paralelo (EPSP), Entrada-Serie-Salida-Serie (ESSS), Entrada-Serie-Salida-Paralelo (ESSP) y Entrada-Paralelo-Salida-Serie (EPSS) [47]. La Figura 2.2 muestra ejemplos de la configuración de esas arquitecturas con dos módulos únicamente, sin embargo, se pueden generalizar para la conexión de  $n$  módulos. Además, las conexiones son posibles con las configuraciones básicas de convertidores sin aislamiento galvánico: Reductor, Elevador, Reductor-Elevador, Cuk y Sepic. Siendo posible la utilización de convertidores electrónicos con aislamiento galvánico si se requiere incrementar aún más la capacidad de potencia de los módulos.

Otra combinación importante de convertidores es la conexión en cascada, en donde se conecta la salida del primer convertidor con la entrada del segundo. Con esta configuración se regula simultáneamente el voltaje de cada uno de los convertidores conectados en cascada y ofrece la posibilidad de obtener altas ganancias de voltaje debido al efecto multiplicativo; sin embargo, la eficiencia disminuye por la misma razón, esto debido a que la potencia de entrada se procesa dos veces, y las pérdidas llegan a ser rápidamente un factor limitante debido a las altas resistencias parásitas [48].

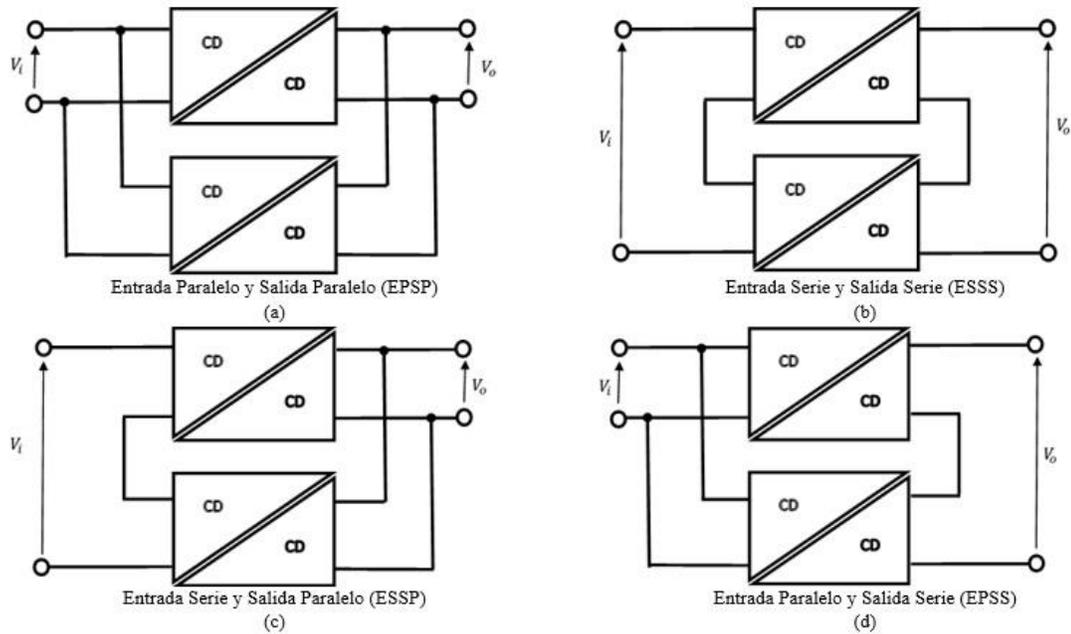


Figura 2.2. Topologías modulares de convertidores CD/CD de potencia.

### 2.2.2. Convertidores en paralelo

La conexión en paralelo de convertidores corresponde a la primera configuración de convertidores modulares, es decir las entradas y salidas se conectan en paralelo. La conexión en paralelo de convertidores electrónicos de potencia ha tenido gran auge debido a la creciente demanda de potencias, confiabilidad, alta eficiencia, reducción en los rizados de voltaje y corriente. Un convertidor en paralelo consiste en colocar varios convertidores del mismo tipo compartiendo la misma fuente de alimentación y la misma carga. Por el hecho de poner varios convertidores en paralelo se consigue distribuir las pérdidas y la gestión térmica entre más componentes, permitiéndole manejar mayor potencia con respecto a las soluciones que nos brindaría un convertidor de una sola fase [49].

Una característica deseable de este tipo de conexiones es que los convertidores individuales compartan la corriente de carga de forma equitativa y estable. Sin embargo, si los parámetros de los dispositivos que conforman cada convertidor no son idénticos o si el mismo uso modifica sus características, la distribución de corriente es deficiente. Una técnica común de funcionamiento de este tipo de convertidores es en modo entrelazado (*interleaved*). Sin embargo, para lograr una exacta distribución de la corriente se requiere que ambos inductores tengan iguales características; solo así se garantiza la distribución equitativa de corriente, pero si los inductores no son exactamente idénticos o si el mismo uso modifica ligeramente alguna característica de los inductores, la distribución de corriente no se logra.

#### 2.2.2.1. Análisis en estado estable del convertidor

En la Figura 2.3 se muestra el convertidor CD/CD reductor paralelo. Esta topología se basa en un circuito con dos interruptores de un polo dos tiros. El análisis en estado estable del circuito se basa en las siguientes propiedades:

- La corriente en la bobina es periódica.
- El voltaje promedio en la bobina es cero.
- La corriente promedio en el capacitor es cero.
- La potencia de entrada es igual a la potencia de salida.

Además, para el análisis de este circuito se supone que la corriente en la bobina es permanente (siempre positiva). Es decir el circuito trabaja en modo de conducción continuo (MCC).

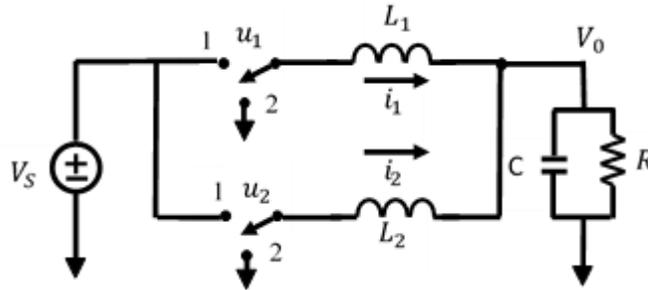


Figura 2.3. Convertidor CD/CD reductor paralelo.

**Análisis con los interruptores cerrados.** Cuando los interruptores se encuentran en la “posición 1” como se muestra en la Figura 2.4, la energía se transfiere directamente de la fuente a los inductores y la corriente a través de los mismos se incrementa progresivamente, dando lugar a las siguientes ecuaciones:

$$L_1 \frac{di_{L1}}{dt} = V_s - V_0 \tag{2.12}$$

$$L_2 \frac{di_{L2}}{dt} = V_s - V_0$$

reorganizando términos se tiene que:

$$\frac{di_{L1}}{dt} = \frac{(V_s - V_0)}{L_1} \tag{2.13}$$

$$\frac{di_{L2}}{dt} = \frac{(V_s - V_0)}{L_2}$$

Como la derivada de las corrientes es una constante positiva, la corriente aumenta linealmente. La variación de la corriente cuando los interruptores están cerrados se calcula modificando las ecuaciones anteriores:

$$\frac{di_{L1}}{dt} = \frac{\Delta i_{L1}}{DT} = \frac{(V_s - V_0)}{L_1} \tag{2.14}$$

$$\frac{di_{L2}}{dt} = \frac{\Delta i_{L2}}{DT} = \frac{(V_s - V_0)}{L_2}$$

$$(\Delta i_{L1})_{\text{cerrado}} = \frac{(V_s - V_0)DT}{L_1}$$

$$(\Delta i_{L2})_{\text{cerrado}} = \frac{(V_s - V_0)DT}{L_2}$$

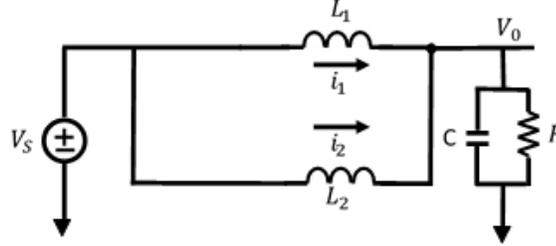


Figura 2.4. Circuito equivalente del convertidor con los interruptores cerrados.

**Análisis con los interruptores abiertos.** Cuando se cambia de posición de los interruptores a la “posición 2” tal como se muestra en la Figura 2.5, los inductores actúan como fuentes suministrando la energía a la carga. En este caso, los inductores se descargan y la corriente en ellos disminuye. Bajo estas condiciones, los voltajes en las bobinas son:

$$L_1 \frac{di_{L1}}{dt} = -V_0$$

$$L_2 \frac{di_{L2}}{dt} = -V_0$$
(2.15)

reorganizando términos se obtiene:

$$\frac{di_{L1}}{dt} = -\frac{V_0}{L_1}$$

$$\frac{di_{L2}}{dt} = -\frac{V_0}{L_2}$$
(2.16)

La derivada de la corriente en la bobina es una constante negativa, y la corriente disminuye linealmente. La variación de la corriente en las bobinas cuando el interruptor está abierto es:

$$\frac{di_{L1}}{dt} = \frac{\Delta i_{L1}}{(1-D)T} = -\frac{V_0}{L_1}$$

$$\frac{di_{L2}}{dt} = \frac{\Delta i_{L2}}{(1-D)T} = -\frac{V_0}{L_2}$$

$$(\Delta i_{L1})_{\text{abierto}} = -\frac{V_0(1-D)T}{L_1}$$

$$(\Delta i_{L2})_{\text{abierto}} = -\frac{V_0(1-D)T}{L_2}$$
(2.17)

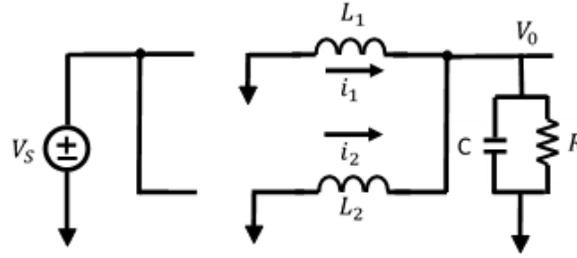


Figura 2.5. Circuito equivalente del convertidor con los interruptores abiertos.

En la operación en régimen permanente es necesario que las corrientes en las bobinas sean las mismas al final y al principio de cada ciclo de conmutación, por lo que la variación neta de las corrientes en cada bobina en un periodo es cero. Para ello se debe cumplir que:

$$(\Delta i_{L1})_{\text{cerrado}} + (\Delta i_{L1})_{\text{abierto}} = 0$$

$$(\Delta i_{L2})_{\text{cerrado}} + (\Delta i_{L2})_{\text{abierto}} = 0$$

$$\frac{(V_s - V_0)DT}{L_1} - \frac{V_0(1 - D)T}{L_1} = 0 \quad (2.18)$$

$$\frac{(V_s - V_0)DT}{L_2} - \frac{V_0(1 - D)T}{L_2} = 0$$

despejando  $V_0$  de cualquiera de las ecuaciones:

$$V_0 = DV_s \quad (2.19)$$

Observe que el voltaje de salida solo depende de la entrada y del ciclo de trabajo  $D$ . Si el voltaje de entrada fluctúa, el voltaje de salida puede regularse ajustando el ciclo de trabajo adecuadamente. Se precisa un bucle de realimentación para muestrear el voltaje de salida, compararla con una referencia y configurar correctamente el ciclo de trabajo del conmutador.

La suma de las corrientes medias en las bobinas debe ser igual a la corriente media de la resistencia de carga, porque la corriente media en el condensador debe ser nula cuando opera en régimen permanente:

$$I_{L1} + I_{L2} = \frac{V_0}{R} \quad (2.20)$$

considerando inductores iguales  $L_1 = L_2$  para equilibrar las corrientes en los convertidores:

$$I_{L1} = I_{L2} = \frac{V_0}{2R} \quad (2.21)$$

Como la variación de las corrientes en las bobinas se puede calcular utilizando las ecuaciones, los valores mínimos y máximos de ambas corrientes se calculan de la siguiente manera:

$$(I_L)_{max} = I_L + \frac{\Delta i_L}{2}$$

$$(I_L)_{max} = \frac{V_0}{2R} + \frac{1}{2} \left( \frac{V_0(1-D)T}{L} \right) = \frac{V_0}{2} \left( \frac{1}{R} + \frac{(1-D)T}{L} \right) \quad (2.22)$$

$$(I_L)_{min} = I_L - \frac{\Delta i_L}{2}$$

$$(I_L)_{min} = \frac{V_0}{2R} - \frac{1}{2} \left( \frac{V_0(1-D)T}{L} \right) = \frac{V_0}{2} \left( \frac{1}{R} - \frac{(1-D)T}{L} \right) \quad (2.23)$$

Se puede utilizar la ecuación anterior para determinar la combinación de  $L$  y  $f$  que producirá corriente continua. Cuando  $I_{min} = 0$  es el límite entre la corriente continua y corriente discontinua:

$$(I_L)_{min} = 0$$

$$\frac{V_0}{2} \left( \frac{1}{R} - \frac{(1-D)T}{L} \right) = 0$$

$$\frac{(1-D)T}{L_{min}} = \frac{1}{R} \quad (2.24)$$

$$L_{min} = \frac{(1-D)R}{f}$$

#### 2.2.2.2. Modelado matemático del convertidor paralelo

El modelo matemático en variables de estado del convertidor se representa por el siguiente conjunto de ecuaciones diferenciales lineales tal como se muestran en (2.25).

$$\frac{di_1}{dt} = -\frac{v}{L_1} + \frac{Eu_1}{L_1}$$

$$\frac{di_2}{dt} = -\frac{v}{L_2} + \frac{Eu_2}{L_2} \quad (2.25)$$

$$\frac{dv}{dt} = \frac{i_1 + i_2}{C} - \frac{v}{RC}$$

donde  $L$ ,  $C$  y  $R$  son la inductancia, capacitancia y resistencia y  $u_j \in [0,1]$ ,  $j = 1,2$  son las entradas de control a los interruptores que controlan el flujo de corriente de cada rama respectivamente, con el fin de regular el voltaje de salida del convertidor. Denotaremos a  $i_1$ ,  $i_2$  como las corrientes en las inductancias  $L_1$  y  $L_2$  y  $v$  como el voltaje de salida en el capacitor. Puesto que el conjunto de ecuaciones representa un sistema lineal de tercer orden se puede expresar mediante (2.26).

$$\begin{aligned} \dot{x} &= Ax + Bu \\ y &= Cx \end{aligned} \tag{2.26}$$

Se denota por facilidad como  $(A, B, C)$ , donde  $x \in \mathfrak{R}^n$ ,  $y \in \mathfrak{R}^p$  y  $u \in \mathfrak{R}^m$  son, los vectores de estado, salida y entrada del sistema.  $A$ ,  $B$  y  $C$  son matrices constantes.

En forma matricial:

$$\begin{pmatrix} \dot{x}_1 \\ \dot{x}_2 \\ \dot{x}_3 \end{pmatrix} = \begin{pmatrix} 0 & 0 & -\frac{1}{L} \\ 0 & 0 & -\frac{1}{L} \\ \frac{1}{C} & \frac{1}{C} & -\frac{1}{RC} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ x_3 \end{pmatrix} + \begin{pmatrix} \frac{E}{L} & 0 \\ 0 & \frac{E}{L} \\ 0 & 0 \end{pmatrix} \begin{pmatrix} u_1 \\ u_2 \end{pmatrix} \tag{2.27}$$

### 2.3. Control mediante rechazo activo de perturbaciones (ADRC)

Hoy en día, los sistemas de control se encuentran en todas partes y al parecer no se escatiman esfuerzos en busca de mejores diseños. Sin embargo, hay una clase de soluciones, conocida como cancelación de perturbaciones, que ha sido ignorada de alguna manera en los libros de texto, pero que ha florecido de diferentes maneras en la práctica. A continuación, se describe la historia de este desarrollo.

#### 2.3.1. Desarrollo del ADRC

El primer dispositivo de cancelación de perturbaciones se remonta al año 2634 a.c., con el famoso invento chino de la carreta apuntando al sur (*SPC, Shout-Pointing Carriage*), que según la leyenda, fue utilizado por el Emperador Amarillo Huang Di para derrotar a Chi You en una guerra que duró años. El funcionamiento del *SPC* se basa en un sistema mecánico con un engranaje de compensación diferencial entre la rueda izquierda y la derecha. El objetivo de este sistema de control es hacer que el inmortal en la parte superior del carro apunte siempre en una dirección determinada (siempre al sur), el cual se considera como el punto de ajuste set point. Sin embargo, el objetivo se logra sin la retroalimentación de la dirección real que señala el inmortal. En su lugar, se mide una perturbación y esta información se utiliza para hacer que el dispositivo señalador gire, anulando el efecto de la misma [50]. Un concepto similar apareció en la literatura occidental 1000 años más tarde, cuando Jean Victor Poncelet, un oficial del ejército francés y físico, propuso en 1829 una nueva forma de regular el motor de vapor basado en el uso de la cancelación de perturbaciones [51]. En 1877 Chikolev Vladimir Nikolaevich desarrolló la primera lámpara de arco diferencial, cuyo regulador utiliza un amplificador retroalimentado y la idea de la cancelación de perturbaciones, este pudo haber sido el primer intento de la combinación de la retroalimentación y la cancelación de las perturbaciones. Más tarde en 1939, se desarrolla la teoría de la invariancia por G. B. Shipanov, en la cual los ingenieros soviéticos mostraron gran interés. Esta teoría trata de resolver el problema de rechazo de perturbaciones de un sistema de control. Con esta teoría Shipanov establece que para lograr invariancia absoluta de una variable controlada se debe

aplicar prealimentación (feedforward) y retroalimentación (feedback). Con la prealimentación, se cancela la entrada de perturbación antes de entrar al sistema [52].

Cuando los sistemas de control combinado estaban avanzando en la Unión Soviética, el problema de la cancelación de perturbaciones también fue considerado por ingenieros en los Estados Unidos. La primera aplicación del rechazo de perturbaciones en los estados unidos se atribuye a Elmer Sperry, quien utiliza un giroscopio para medir el ángulo de balanceo de un barco. Más tarde en 1923, Harold S. Black a quien se atribuye el invento del amplificador con retroalimentación negativa, intenta utilizar pre-alimentación para cancelar la distorsión y el ruido durante la transmisión de señales con amplificadores [53].

C. D. Johnson presentó un método de control utilizando un observador de entrada desconocida (UIO) en su artículo en 1971. Utilizó un algoritmo de control novedoso para estimar las perturbaciones de entrada desconocidas y restarlas de la señal de control. En muchos de los problemas de control realista, la planta a ser controlada es sometida a perturbaciones externas desconocidas de antemano, actuando persistentemente, y no son accesibles para su medición, pero que tienen un conjunto conocido de posibles formas de onda. En ese trabajo se demostró que si tales perturbaciones se modelan por algunas soluciones de la ecuación diferencial lineal, es posible construir un controlador de retroalimentación dinámica que, midiendo únicamente la salida disponible de la planta, puede mantener una regulación precisa de la consigna ante cualquier perturbación. Este observador tiene el espíritu de la cancelación de perturbaciones, sin embargo presenta ciertos inconvenientes. Específicamente, son necesarios tanto el modelo del sistema y el modelo de la perturbación y solo se ocupa de perturbaciones externas [54]. Mientras tanto en 1987, un investigador Japonés desarrolla el observador de perturbación de entrada (DOB) cuyo principio de funcionamiento es similar al observador de Johnson, tal vez más sencillo [55]. Han propone el observador de estados extendido (ESO) en 1995, que considera incertidumbres de la dinámica interna y perturbaciones externas como la perturbación total, cuya estimación se trata como un estado más, de ahí el nombre de estado extendido [56]. Finalmente, Kwong y Chung en su artículo del 2002 discuten el diseño del observador discreto de perturbaciones (POB) [57]. El observador de perturbaciones no solo estima y cancela la perturbación, sino que también funciona como un regulador de modelo, lo que hace al lazo interior una planta nominal. El ESO de Han fue aún más simplificado y parametrizado por Gao en el 2003, quien demuestra que para una planta de segundo orden, cuya perturbación total (incluyendo entradas, salidas, perturbaciones e incertidumbre del modelo) se estima mediante ESO y luego se cancela desde la entrada, reduciendo una planta compleja, desconocida y no lineal a una simple doble integral, que puede ser fácilmente controlada por un controlador PD (para un sistema de segundo orden). Dado que la perturbación se estima y cancela activamente, el sistema de control resultante se denota como ADRC. La principal ventaja de este método es que no es necesario el modelo exacto del sistema y de la perturbación [58].

Además, se han utilizado estrategias de control libres de modelado, las cuales se basan en técnicas de estimación e identificación rápida que han demostrado ser eficientes. Controladores PID Inteligentes (*i-PID controllers*), son controladores PID donde las partes desconocidas de la planta, las cuales pueden ser altamente no lineales y/o variantes en el tiempo, se toman en cuenta sin ningún procedimiento de modelado. La principal herramienta

es un diferenciador numérico en línea, el cual es basado en técnicas de estimación e identificación de fácil implementación [59].

Recientemente se ha utilizado un método de diseño de controladores lineales robustos para sistemas no-lineales perturbados que hacen uso de estimaciones suficientemente precisas en términos aditivos, tanto internos como externos, de la dinámica existente entre la entrada del sistema y la salida plana del mismo. Estas estimaciones se llevan a cabo mediante observadores lineales llamados: Observadores Integrales Generalizados (llamados de ahora en adelante: Observadores GPI). El método se aplica, en forma natural, a sistemas no-lineales diferencialmente planos, los cuales constituyen una clase prominente y frecuente de los sistemas no-lineales [60]. Los observadores GPI incluyen, de manera natural y embebida, un modelo polinomial en el tiempo, de actualización automática, de las perturbaciones no-lineales dependientes del estado y de aquellas perturbaciones externas sin estructura especial alguna. Las estimaciones provistas por el observador se usan en el controlador para facilitar su cancelación aproximada, en línea, mientras, de manera simultánea, se estiman las variables de fase relacionadas con las salidas planas medidas. Sin embargo, el esquema constituye un método aproximado, ya que está sujeto a la evolución lineal y perturbada del error de reconstrucción de las variables de fase y de la perturbación. Esta técnica de control también es aplicable a los sistemas de múltiples entradas múltiples salidas (MIMO, *Multiple Input Multiple Output*). Los sistemas MIMO, también conocidos como sistemas multi-variables, abundan en la industria. La interacción o acoplamiento cruzado entre las entradas y salidas de tales sistemas hacen que la tecnología de diseño de control de los sistemas multi-variables sea fundamentalmente diferente a los sistemas de control SISO. Puesto que la comprensión física de los sistemas MIMO generalmente ayuda a identificar los pares de entrada salida dominantes, una estrategia de diseño es desacoplar la interacción entre varios pares entrada-salida y reducir el sistema multi-variable en cierto número de sistemas SISO independientes.

### 2.3.2. ADRC basado en observadores GPI

El ADRC es una tecnología de control avanzado que se está haciendo cada vez más popular en los últimos años. El Observador (GPI), parte importante del ADRC, se utiliza para estimar la perturbación total del sistema y cancelarla en la señal de control antes de que afecte al sistema. Con la finalidad de entender el funcionamiento de este tipo de controladores, se considera un sistema no lineal tal como se muestra en la ecuación (2.1), perturbado y suave de una sola entrada [61].

$$y^{(n)} = \psi(t, y, \dot{y}, \dots, y^{(n-1)}) + \phi(t, y)u + \zeta(t) \quad (2.28)$$

El sistema no perturbado ( $\zeta(t) \equiv 0$ ) es *diferencialmente plano*, o simplemente *plano*, ya que todas las variables del sistema, incluyendo la  $u$ , se pueden expresar en términos de funciones diferenciales de la salida plana  $y$ , y de un número finito de sus derivadas con respecto del tiempo. Se supone que la perturbación externa  $\zeta(t)$  es uniforme y absolutamente acotada, es decir, es una función escalar  $L_\infty$ . Similarmente, se supone que para todas las soluciones acotadas de  $y$  de (2.1), obtenidas a partir de las entradas de control  $u$ , son uniformemente acotadas y suficientemente suaves. La perturbación aditiva interna  $\psi(t, y, \dot{y}, \dots, y^{(n-1)})$  se puede ver como una señal uniforme y absolutamente acotada variante en el tiempo. Además, se supone que la función de ganancia no lineal  $\phi(t, y(t))$  es  $L_\infty$  y

suficientemente alejada de cero, esto significa que existe una constante estrictamente positiva  $\mu$  tal que cumple (2.2) para todas las soluciones acotadas y suaves  $y(t)$  de (2.1), obtenidas mediante una entrada suave y acotada de la señal de control  $u$ . Esta suposición es natural para evadir las singularidades de la ganancia de entrada y la falta de controlabilidad temporal del sistema.

$$\inf_t |\phi(t, y(t))| \geq \mu > 0 \quad (2.29)$$

Por lo que se formula el siguiente problema: Dada una trayectoria de referencia  $y^*(t)$ , para la salida plana  $y(t)$  tal que (2.2) es válida, se propone una ley de control lineal para (2.1) de tal forma que se tenga una convergencia suficientemente cercana de la salida  $y(t)$  hacia la señal de referencia  $y^*(t)$ , a pesar de los efectos de la perturbación interna desconocida  $\psi(t, y, \dot{y}, \dots, y^{(n-1)})$  y de la perturbación externa  $\zeta(t)$ . La convergencia aproximada a que se refiere implica que el error de seguimiento  $e(t) = y(t) - y^*(t)$  y sus primeras  $n$  derivadas con respecto al tiempo, convergen asintóticamente en forma predominantemente exponencial a una vecindad, tan pequeña como se requiera, del origen en el espacio de fases del error de seguimiento.

Lo anterior se puede llevar a cabo en un contexto totalmente lineal si se considera el modelo no lineal (2.1) como un *sistema lineal perturbado* como en (2.3). Donde  $v = \phi(t, y)u$  es perfectamente conocida y  $\xi(t) = \psi(t, y, \dot{y}, \dots, y^{(n-1)}) + \zeta(t)$  es una función del tiempo completamente desconocida pero uniforme y absolutamente acotada.

$$y^{(n)} = v + \xi(t) \quad (2.30)$$

Se considera el siguiente resultado preliminar:

*Proposición 1.* La función de perturbaciones desconocidas  $\xi(t)$  en la dinámica simplificada del sistema (2.3) es *algebraicamente observable* en el sentido de Diop y Fliess [62].

La prueba de este hecho es inmediata después de escribir (2.3) como en (2.4), es decir,  $\xi(t)$  puede expresarse en términos de la entrada de control  $u$ , de la salida  $y$ , y de un número finito de sus derivadas. Por lo tanto,  $\xi(t)$  es algebraicamente observable.

$$\xi(t) = y^{(n)} - v = y^{(n)} - \phi(t, y)u \quad (2.31)$$

Esto significa que si  $\xi(t)$  se puede expresar mediante un modelo polinomial aproximado, formalmente válido tan solo localmente, pero sobre el cual puede imponerse una actualización automática, pudiéndose lograr entonces una estimación uniformemente aproximada de  $\xi(t)$  mediante un observador lineal. El modelo polinomial de la perturbación  $\xi(t)$  está descrita por una ecuación diferencial lineal homogénea cuyo orden excede, al menos en una unidad al grado del polinomio que por hipótesis aproxima dicha perturbación.

Se supone que la entrada de perturbación  $\xi(t)$  puede modelarse localmente como un polinomio en el tiempo, o un polinomio de Taylor  $z_1$ , de grado  $p - 1$  más un término residual  $r(t)$  como en (2.5). Decimos que  $z_1$  define una familia de polinomios de Taylor de grado  $p - 1$  a coeficientes reales arbitrarios. Se considera a  $z_1$  como el *modelo interno* de la perturbación aditiva desconocida representado localmente por  $z_1^{(p)} = 0$  [54].

$$\xi(t) = z_1 + r(t) = a_0 + a_1 t + \dots + a_{p-1} t^{p-1} + r(t), \forall t \quad (2.32)$$

El modelo de la perturbación adquiere la característica de ser de actualización automática cuando se incorpora como parte de un observador lineal asintótico, cuyo error de estimación es forzado a converger de manera uniforme a una pequeña vecindad de cero. En consecuencia, se puede suponer de manera confiable que la función residual  $r(t)$  y sus derivadas con respecto al tiempo  $r^{(p)}(t)$ , se tornan uniforme y absolutamente acotadas y son de actualización automática. Para precisar esto, se designa mediante  $y_j$  a una estimación de  $y^{(j-1)}$  para  $j = 1, \dots, n$ . Se tiene el siguiente resultado:

*Teorema 2.* El controlador basado en un observador GPI en (2.6) lleva el error de seguimiento de las variables de fase  $e_y^{(k)} = y^{(k)} - [y^*(t)]^{(k)}$ ,  $k = 0, 1, \dots, n-1$ , asintótica y exponencialmente a una vecindad suficientemente pequeña del origen en el espacio de estados del error de seguimiento. La vecindad puede ser tan pequeña como se desee de acuerdo a una selección apropiada de los parámetros de ganancia del controlador  $\{k_0, \dots, k_{n-1}\}$ . Más aún, los errores de estimación de las variables de fase de la perturbación de igual manera convergen asintótica y exponencialmente a una vecindad pequeña del origen del error de reconstrucción del estado, la cual puede ser suficientemente pequeña gracias a la selección adecuada de los parámetros  $\{\lambda_0, \dots, \lambda_{p+n-1}\}$  [63].

$$\begin{aligned} u &= \frac{1}{\phi(t,y)} \left[ [y^*(t)]^{(n)} - \sum_{j=0}^{n-1} \left( k_j [y_{j+1} - (y^*(t))^{(j)}] \right) - \hat{\xi}(t) \right] \\ \dot{\hat{\xi}}(t) &= z_1 \\ \dot{y}_1 &= y_2 + \lambda_{p+n-1}(y - y_1) \\ \dot{y}_2 &= y_3 + \lambda_{p+n-2}(y - y_1) \\ &\vdots \\ \dot{y}_n &= \phi(t,y)u + y_{n-1} + z_1 + \lambda_{p-1}(y - y_1) \\ \dot{z}_1 &= z_2 + \lambda_{p-1}(y - y_1) \\ &\vdots \\ \dot{z}_{(p-1)} &= z_p + \lambda_1(y - y_1) \\ \dot{z}_p &= \lambda_0(y - y_1) \end{aligned} \quad (2.33)$$

## 2.4. Planitud diferencial

El uso típico de la teoría de control en diversos sistemas de control modernos es invertir la dinámica del sistema para calcular las entradas adecuadas para realizar una tarea específica. Esta inversión implica la búsqueda de las entradas apropiadas para llevar a un sistema de control de un estado a otro. También, puede implicar la búsqueda de las entradas para seguir una trayectoria deseada para algunas o todas las variables del estado del sistema.

En general, la solución para un problema de control dado no será única, si es que existe y, por lo tanto, se debe hacer un compromiso en el desempeño del sistema entre estabilidad y el esfuerzo de control. El problema de la dinámica inversa supone que se conoce la dinámica del sistema y que además es fija. En la práctica, el ruido y la incertidumbre siempre están presentes y se deben considerar para lograr un desempeño aceptable del sistema. La formulación de diseño de controladores retroalimentados permite al sistema responder a errores y a condiciones de operación cambiantes en tiempo real y puede afectar sustancialmente la operatividad mediante la estabilización del sistema y la extensión de sus capacidades.

El paradigma básico que se utiliza en muchos sistemas de control, si no es que en todos, son las técnicas de control que explotan la estructura matemática del sistema para obtener soluciones a los problemas de la dinámica inversa y la regulación de retroalimentación. La estructura más común que se explota es la estructura lineal, donde se aproxima el sistema dado mediante su linealización y, entonces se aplican las propiedades de los sistemas de control lineal combinadas con una función de costo apropiada para proporcionar soluciones en forma cerrada. Como los sistemas que se busca controlar son cada vez más complejos, el uso de la estructura lineal a menudo ya no es suficiente para resolver los problemas de control que están surgiendo en las aplicaciones. Esto es especialmente cierto en los problemas de la dinámica inversa, donde la tarea deseada puede generar múltiples regiones de operación y por lo tanto es inadecuado el uso de un solo sistema lineal. Además de la simple estructura lineal, se han buscado diferentes tipos de estructuras para resolver los problemas de la dinámica inversa. Este capítulo, se centra en una clase específica de sistemas, denominados sistemas diferencialmente planos, para la cual la estructura de las trayectorias de la dinámica no lineal se puede caracterizar completamente [64].

Los sistemas planos son una generalización de los sistemas lineales (en el sentido que todos los sistemas lineales controlables son planos), pero las técnicas que se emplean para el control de los sistemas planos son muy diferentes de muchas de las técnicas existentes para los sistemas lineales. Planitud es particularmente útil para solucionar los problemas de la dinámica inversa y de la construcción fuera de línea, de aquellas soluciones deseadas (curva algebraica) en el uso de la estructura de planitud para resolver problemas de control más generales. Además, permite simplificar los problemas de control de planeación de movimiento y seguimiento de trayectoria cuando se trata con los sistemas planos.

En el álgebra diferencial, se considera un sistema como un campo diferencial generado mediante un conjunto de variables (vector de estado y las entradas). Se dice que el sistema es plano si se puede encontrar un conjunto de variables, llamado la salida plana, de manera que el estado y la entrada del sistema se pueden determinar de estas salidas sin resolver las ecuaciones diferenciales [65].

#### ***2.4.1. Planitud y controlabilidad***

La controlabilidad es una propiedad deseable de los sistemas dinámicos controlados (ya sean continuos, discretos, lineales, no lineales, de dimensión finita o no). Entonces, la posibilidad de encontrar la propiedad de planitud en un sistema dinámico, significará tener al sistema controlado satisfaciendo de alguna manera la propiedad omnipresente de controlabilidad. Dado que la controlabilidad se relaciona fuertemente con la posibilidad de

que la trayectoria del estado del sistema haga razonablemente lo que se desee en un intervalo finito de tiempo, entonces, planitud se ligará fuertemente con la capacidad de planear trayectorias del estado factibles fuera de línea y concebir los controladores retroalimentados correspondientes, que hacen que el estado del sistema siga precisamente esas trayectorias deseadas.

A continuación se da una definición de lo que se entiende por un sistema plano.

*Definición 3.* Un sistema no lineal de la forma  $\dot{x} = f(x, u)$  con  $x \in \mathcal{R}^n, u \in \mathcal{R}^m$  y  $n > m$ , es diferencialmente plano, si existe un conjunto de variables  $F = (F \cdots F_m)$  de manera que:

- $F$  y sus derivadas sucesivas en el tiempo  $\dot{F}, \ddot{F} \cdots$ , son independientes.
- $F$  es función de  $x, u$  y posiblemente de un número finito de las derivadas en el tiempo de las componentes de  $u$ , es decir  $F = \varphi_0(x, u, \dot{u}, \dots, u^{(q)})$  para un entero  $q$ .
- $x$  y  $u$  se pueden expresar como funciones de las componentes de  $F$  y de un número finito de sus derivadas temporales:  $x = \varphi_1(F, \dot{F}, \dots, F^{(n-1)})$ ,  $u = \varphi_2(F, \dot{F}, \dots, F^{(n)})$  las componentes de  $F$  son diferencialmente independientes. Al conjunto de variables  $F$  con estas propiedades se les denomina salidas planas.

Como una consecuencia, al especificarse una curva algebraica para la salida plana  $F^*$ , se determinan de manera única las trayectorias del estado y el comportamiento nominal de las entradas de control:

$$\begin{aligned} x &= \varphi_1(F^*, \dot{F}^*, \dots, F^{*(n-1)}) \\ u &= (F^*, \dot{F}^* \dots, F^{*(n)}) \end{aligned} \quad (2.34)$$

Por lo tanto, una ventaja en el reconocimiento de planitud es, que tanto las tareas de planeación de movimiento y la especificación del controlador resultan ser simples. Planitud se relaciona con el hecho de que el conjunto de trayectorias integrales (soluciones) del sistema están en correspondencia uno a uno, de manera suave, con trayectorias (curvas algebraicas que yacen en un espacio de dimensión  $m$ , el espacio de la salida plana) [66].

#### 2.4.2. Cálculo de las salidas planas en un sistema lineal multi-variable.

Considere un sistema multi-variable, lineal y controlable de la forma:

$$\dot{x} = Ax + Bu \quad (2.35)$$

donde  $x \in \mathcal{R}^n, u \in \mathcal{R}^m$  y la matriz  $B$  es de rango completo  $m > 1$  y se compone de los vectores columna  $b_1, \dots, b_m$ . Para que el sistema sea controlable, la matriz de controlabilidad de Kalman  $k_C = (B, AB, \dots, A^{(n-1)}B)$  de  $n \times m$  debe ser de rango completo, es decir, debe tener  $n$  columnas linealmente independientes.

Sea  $b_i$  la  $i$ -ésima columna de  $B$ , de manera que la matriz de controlabilidad se puede escribir de la siguiente forma:

$$k_C = (b_1 \cdots b_m \quad Ab_1 \cdots Ab_m \cdots A^{(n-1)}b_1 \cdots A^{(n-1)}b_m) \quad (2.36)$$

En el caso multi-variable, se establece la lista de todas las columnas linealmente independientes de  $k_C$  comenzando por  $b_1$  y recorriendo la matriz de izquierda hacia la derecha, mediante la eliminación de las columnas linealmente dependientes seleccionadas previamente a la izquierda. Como el rango de la matriz  $B$  es  $m$ , las primeras  $m$  columnas de  $k_C$  deben estar necesariamente en esta lista.

Por lo tanto, de la matriz de controlabilidad de Kalman, es posible extraer una matriz  $C$ , de  $n \times n$ , invertible con  $n$  columnas que se usan como una nueva base para el espacio de estado, dada por:

$$C = (b_1 \quad Ab_1 \cdots A^{(\gamma_1-1)}b_1 \quad b_2 \quad Ab_2 \cdots A^{(\gamma_2-1)}b_2 \quad b_m \quad Ab_m \cdots A^{(\gamma_m-1)}b_m) \quad (2.37)$$

que tiene exactamente  $n$  columnas independientes si el par  $(A, B)$  es controlable. Los enteros  $\gamma_1, \dots, \gamma_m$  se definen como  $1 < \gamma_i < n$  para toda  $i = 1, \dots, m$  de manera que  $\gamma_1 + \dots + \gamma_m = n$ , el índice  $\gamma_i$  indica en donde van a actuar las nuevas entradas del sistema equivalente. A estos índices se les denomina los índices de controlabilidad de Kronecker [67], [68].

Con base en lo anterior, la salida plana se obtiene de la combinación lineal de las variables del estado con la siguiente expresión:

$$F = \psi C^{-1} x \quad (2.38)$$

donde  $\psi = (\psi_1 \cdots \psi_m)$  con  $\psi_i = 1, \dots, m$  son los vectores renglón de  $n$  componentes de la forma:

$$\psi_i = (0 \cdots 0 \cdots 0 \quad \lambda_i \cdots 0) \quad (2.39)$$

con un 1 en la posición  $\sum_{i=1}^j \lambda_i$

## 2.5. Observadores de estado

Sin duda, los observadores, también conocidos como estimadores o filtros, son herramientas indispensables en la ingeniería. Su principal función es extraer información de variables no medibles de alguna forma para un vasto número de aplicaciones, incluyendo control retroalimentado. Durante los últimos 80 años, han surgido dos clases de observadores. Uno se basa en el modelo matemático de la planta para producir estados estimados; el otro utiliza el conocimiento de la planta disponible para estimar la parte del proceso que no se describe en el modelo de la planta, es decir, las perturbaciones. Para la primera clase, la sofisticación del diseño del observador creció gradualmente en los años. En términos generales, se podría obtener una mejor estimación del estado si se incorpora información precisa de la planta en el observador. La información incluye conocimiento del ruido y perturbaciones caracterizadas por descripciones determinísticas, diferenciales, polinomiales, acotadas y estocásticas. En consecuencia, muchas de estas mejoras se pusieron en el costo de la información detallada del modelo. La literatura actual se ha

centrado principalmente en esta clase de observadores. Sin embargo, la presunción subyacente a esta clase de observadores no refleja la realidad de la práctica de la ingeniería. En particular un modelo matemático y preciso de la planta no está disponible a menudo. Este dilema motivó a un grupo de investigadores a abordar el estudio de estimadores de perturbación y reducir la dependencia de los modelos matemáticos.

Como se presentó en el párrafo anterior, han emergido dos métodos de diseño de observadores. Uno se refiere a la estimación del estado basado en el modelo matemático de la planta; el otro se refiere a la estimación de la perturbación sobre la base de los datos de entrada-salida.

En seguida se presenta una caracterización unificada de tales observadores. En el contexto de aplicaciones prácticas, cada observador se caracteriza por:

- (a) Descripción de la planta.
- (b) Entrada  $\Rightarrow$  estimación.
- (c) Implementación.

donde (a) proporciona la descripción matemática del proceso físico, (b) muestra la información requerida por el observador y la estimación que genera y (c) proporciona la ecuación del observador tal como se implementa [69].

Para simplificar la notación, se consideran las siguientes pautas. 1) siempre que sea posible, cada estimador se describe en una forma estándar. Por ejemplo, cuando estén disponibles ambas versiones discreta y continua se utiliza la versión continua para mantener una clara comparación. 2) las variables  $x$ ,  $y$  y  $u$  son los vectores de estado, salida y entrada de la planta, 3) a menos que se indique, las letras minúsculas son vectores de tiempo variable. Por ejemplo,  $y$  representa múltiples salidas que varían con el tiempo  $[y_1(t), y_2(t), \dots, y_n(t)]$ . 4) las letras mayúsculas tales como  $A$  denotan matrices constantes a menos que se indique como una función del tiempo, por ejemplo  $A(t)$ . 5) se asume que  $y$  es medible. 6) en lugar de asumir que el objetivo es estimar  $y$ , el objetivo es  $x$ .

### 2.5.1. Los primeros estimadores

Al principio, los ingenieros descubrieron que los valores internos se pueden extraer de los datos entrada-salida. El mecanismo utilizado para este propósito se conoce como estimador de estado. Los valores internos no medibles se extraen de las señales de entrada y salida y la información de la dinámica de la planta. A continuación se analiza el desarrollo de los primeros observadores.

Estimador basado en la salida de la planta (OBE, *Output Based Estimator* por sus siglas en inglés). Este estimador simplemente extrae información de la señal de salida y de la planta y se representa de la siguiente forma.

$$\begin{aligned} \dot{x} &= Ax \\ y &= Cx \end{aligned} \tag{2.40}$$

$$OBE: \{y, A, C\} \rightarrow \{\hat{x}\} \quad (2.41)$$

$$\dot{\hat{x}} = A\hat{x} + L(y - \hat{x}) \quad (2.42)$$

donde  $L$  se selecciona de tal manera que el error de estimación se aproxime a cero. Este filtro es común en aplicaciones con una salida medible. Aunque simple, la información a menudo se retrasa y se corrompe por perturbaciones y el ruido del sensor [69].

Estimador basado en la entrada de la planta (IBE, *Input Based Estimator* por sus siglas en inglés). Una manera de disminuir el ruido en el sensor y las perturbaciones en la salida es ignorándolas

$$\dot{x} = Ax + Bu \quad (2.43)$$

$$y = Cx$$

$$IBE: \{u, A, B, x_0\} \rightarrow \{\hat{x}\} \quad (2.44)$$

$$\dot{\hat{x}} = A\hat{x} + Bu \quad (2.45)$$

Si el modelo de la planta es preciso, las entradas están disponibles y las condiciones iniciales,  $x_0$ , son conocidas, los estados internos del sistema se pueden determinar únicamente de las entradas. Esencialmente este estimador produce estimaciones mediante la ejecución de una planta simulada en paralelo. El inconveniente es que las condiciones iniciales se deben proporcionar. Por ejemplo, para estimar la velocidad de una salida de posición ruidosa podría diferenciarse mediante el OBE o una entrada de aceleración podría ser integrada con el OIE. Este método también es aplicable si y no es medible [69].

Observador basado en entradas y salidas (IOBO, *Input Output Based Observer*): Observador de Luenberger.

$$\dot{x} = Ax + Bu \quad (2.46)$$

$$y = Cx$$

$$IOBO: \{u, y, A, B, C\} \rightarrow \{\hat{x}\} \quad (2.47)$$

$$\dot{\hat{x}} = A\hat{x} + Bu + L(y - C\hat{x}) \quad (2.48)$$

El IOBO es una simple combinación de los observadores OBE e IBE. Los requerimientos del IBE por condiciones iniciales precisas se eliminan por la retroalimentación del estado estimado junto con datos medidos. Dado que la estimación se retroalimenta a través del estimador este es también llamado observador de lazo cerrado. La principal ventaja del IOBO es el uso de los datos de entrada y de salida junto con la información de la planta para reducir el ruido y retardo de fase sin el conocimiento de las condiciones iniciales [70]. El observador de Luenberger establece la estructura en la cual se basan en la actualidad la mayoría de los estimadores. La diferencia radica en el método de selección de  $L$ .

Observador Proporcional Integral (PIO, *Proportional Integral Observer*). El PIO es una extensión del IOBO orientado a la eliminación del error de estado estacionario.

$$\dot{x} = Ax + Bu \quad (2.49)$$

$$y = Cx$$

$$IOBO: \{u, y, A, B, C\} \rightarrow \{\hat{x}\} \quad (2.50)$$

$$\dot{\hat{x}} = A\hat{x} + Bu + L(y - C\hat{x}) + L_i \int (y - C\hat{x}) \quad (2.51)$$

La principal idea de este observador es usar una ganancia integral,  $L_i$ , además de la ganancia común proporcional,  $L$ , para el error de estimación,  $(y - C\hat{x})$ , en el observador de Luenberger. El estado integral adicional aumenta el término de corrección por la acumulación del error con el tiempo [71].

Observador no lineal básico (NLO, *Non Linear Observer*). Una mejora inicial común a un algoritmo lineal establecido se modifica para sistemas no lineales. El NLO es otra variación sencilla del IOBO para funciones no lineales de los estados y las entradas.

$$\dot{x} = f(x, u) \quad (2.52)$$

$$y = h(x)$$

$$NLO: \{u, y, f, h\} \rightarrow \{\hat{x}\} \quad (2.53)$$

$$\dot{\hat{x}} = f(x, u) + L(y - h\hat{x}) \quad (2.54)$$

La aplicabilidad de este observador es limitada por el requisito del conocimiento no lineal de la planta como es sabido. Al igual que en otras estructuras de la planta, este no está diseñado explícitamente para manejar perturbaciones [72].

### 2.5.2. Estimadores modernos

A partir de este conjunto base de observadores no existen avances importantes. Los avances en la teoría de control moderna se han realizado mediante la formulación del problema con las perturbaciones en mente. Estos métodos minimizan la función de costo basado en suposiciones matemáticas acerca de las perturbaciones. Sin embargo la complejidad del diseño se ha incrementado sustancialmente.

Filtro de Kalman (KF, *Kalman Filter*). El filtro de Kalman fue uno de los primeros estimadores que incluye la formulación de las perturbaciones y ofrece soluciones óptimas [73].

$$\dot{x} = Ax + Bu + \omega_{N(0,Q)} \quad (2.55)$$

$$y = Cx + v_{N(0,R)}$$

$$KF: \left\{ \begin{array}{l} u, y, A, B, C \\ \text{con}(\omega_N), \text{con}(v_N) \end{array} \right\} \rightarrow \{\hat{x}\} \text{ s. t. } \min E(\|x - \hat{x}\|_2) \quad (2.56)$$

$$\dot{S}(t) = S(t)A^T + AS(t) + Q - S(t)C^T R^{-1} CS(t)$$

$$L(t) = S(t)C^T R^{-1} \quad (2.57)$$

$$\dot{\hat{x}} = A\hat{x} + Bu + L(t)(y - C\hat{x})$$

Con el fin de derivar un estimador óptimo, se hacen algunas suposiciones matemáticas sobre la perturbación desconocida. En primer lugar, el modelo debe ser suficientemente preciso. En segundo lugar, las perturbaciones son estocásticas, cero promedio, con las entradas conocidas y covarianza del ruido de salida  $Q = \text{cov}(\omega_{N(0,Q)})$  y  $R = \text{cov}(v_{N(0,R)})$ . A partir de estas suposiciones, el KF minimiza el valor esperado del valor estimado de la norma 2. En este sentido, el KF es un estimador óptimo si el ruido es gaussiano (sin tiempo de correlación), por otro lado es el mejor estimador lineal [74].

Estimador  $H_\infty$ . Otra herramienta importante en la dirección moderna es el estimador  $H_\infty$ :

$$\dot{x} = Ax + Bu + B_\omega \omega_f \quad (2.58)$$

$$y = Cx + D_\omega \omega_f$$

$$H_\infty: \left\{ \begin{array}{l} u, y, A, B, C \\ B_\omega, D_\omega, \gamma \end{array} \right\} \rightarrow \{\hat{x}\} \text{ s. t. } \left\| \frac{x - \hat{x}}{\omega_f} \right\|_\infty < \gamma \quad (2.59)$$

$$\dot{Q}(t) = Q(t)A^T + AQ(t) + B_\omega B_\omega^T - Q(t)(C^T C - \gamma^{-2} C^T C)Q(t)$$

$$L(t) = Q(t)C^T \quad (2.60)$$

$$\dot{\hat{x}} = A\hat{x} + Bu + L(t)(y - C\hat{x})$$

El estimador  $H_\infty$  optimiza una función de costo basada en una suposición diferente al filtro de Kalman. Minimiza el valor esperado del error cuadrado mínimo debido a que este es un problema de optimización matemáticamente manejable. Usando la norma infinito, el estimador  $H_\infty$  es capaz de minimizar la máxima o peor perturbación. En la ecuación (2.31)  $\omega_f$  es desconocida pero no necesariamente aleatoria o estocástica. Se garantiza que el estimador es óptimo, bajo el uso de un límite superior gamma [75].

### 2.5.3. Estimadores de perturbaciones

Aunque los grandes avances se han hecho en los estimadores modernos, la siguiente sección describe la otra escuela del pensamiento en la que se centra la práctica de los ingenieros.

La idea clave de la segunda escuela del pensamiento es la estimación de una perturbación desconocida además de los estados. Junto con el control retroalimentado, esta

herramienta es potente. Al incluir adecuadamente la perturbación estimada,  $\omega$ , en la ley de control,  $u$ , los efectos de la perturbación se remueven aproximadamente.

$$\dot{x} = Ax + Bu + \omega$$

$$\dot{x} = Ax + B(u_r - \hat{B}^+ \hat{B}) + \omega \quad (2.61)$$

$$\dot{x} = Ax + Bu_r$$

donde  $B^+$  es la pseudo matriz inversa de Penrose.

Algunos estimadores emplean este esquema para manejar perturbaciones leves de una planta modelada. Pocos estimadores van más allá de la eliminación de las características de una planta modelada, rechazando cualquier dinámica no modelada. El rechazo de perturbaciones se ha analizado en varios artículos. Se han estudiado sistemas no lineales con dinámica conocida y desconocida con perturbaciones lineales modeladas y perturbaciones no modeladas. Se han diseñado formas discretas, no lineales, de orden reducido y robusto. Algunas herramientas clave de estimación de perturbaciones se describen en las siguientes secciones.

Observador de perturbaciones (DOB, *Disturbance Observer*). Una herramienta común para estimar las perturbaciones es el observador de perturbaciones DOB.

$$y(s) = P_n(s)(u(s) - d(s)) \quad (2.62)$$

$$DOB: \{u, y, P_n\} \rightarrow \hat{d}(s) \quad (2.63)$$

$$\hat{d}(s) = [P_n^{-1}(s)\hat{y}(s) - u(s)]Q(s) \quad (2.64)$$

Para hacer  $P_n^{-1}$  adecuado,  $Q(s)$  es con frecuencia un filtro pasa baja. El DOB es diferente a los estimadores de estado. En lugar de los estados se estiman perturbaciones externas y se observan discrepancias del modelo que aparecen efectivamente en la entrada de la planta. Se escribe generalmente como función de transferencia en lugar de la forma de espacio de estado. Similar a la ecuación (2.33), el estado estimado  $d(s)$  es importante en la operación de lazo cerrado para cancelar  $d(s)$  [76].

Observador de entradas desconocidas (UIO, *Unknown Input Observer*). El UIO usa el concepto de DOB con una representación en el espacio de estados

$$\dot{z} = A_f z$$

$$\omega_e = C_f z$$

$$\dot{x} = Ax + Bu + \omega_e \quad (2.65)$$

$$y = Cx$$

$$UIO: \{u, y, A, B, C, A_f, C_f\} \rightarrow \{\hat{x}, \hat{\omega}_e\} \quad (2.66)$$

$$\begin{bmatrix} \dot{\hat{x}} \\ \dot{\hat{z}} \end{bmatrix} = \begin{bmatrix} A & BC_f \\ 0 & A_f \end{bmatrix} \begin{bmatrix} \hat{x} \\ \hat{z} \end{bmatrix} + \begin{bmatrix} B \\ 0 \end{bmatrix} u + L(y - C\hat{x}) \quad (2.67)$$

El UIO es un IOBO con un estado aumentado con un modelo de perturbación para estimar tanto los estados como las perturbaciones. Con ecuaciones en el espacio de estados, el observador define supuestos acerca de la tasa de cambios de perturbación. La entrada de perturbación,  $\omega_e$ , está hecha para satisfacer una ecuación diferencial. La suposición más común es una perturbación constante  $\dot{\omega}_e(z) = 0$  donde  $A_f = 0$  y  $C_f = 1$ .

Originalmente, el UIO se centró en entradas de perturbación desconocidas para sistemas lineales. Después, incluyó plantas no lineales y estimación de fallas. La capacidad para estimar los estados y las perturbaciones de forma simultánea es una ventaja práctica del UIO sobre el DOB [77].

Observador de estados extendido (ESO, *Extended State Observer*). Algunos estimadores son hechos para manejar perturbaciones leves de una planta modelada, sin embargo el ESO fue diseñado para eliminar el requisito de una planta modelada al rechazar dinámicas no modeladas. Utiliza una forma canónica simple de tal manera que la dinámica no modelada aparezca en la parte de la estimación de la perturbación. El ESO capta de manera decisiva el sutil pero importante cambio de la metodología de diseño entre los estimadores modernos y los estimadores de perturbaciones. Abarca perturbaciones realistas y variaciones no modeladas de la planta sin dejar de ser simple.

$$y^{(n)} = f(x, t, u, \omega_f) + b_m u \quad (2.68)$$

$$x = [y \ \dot{y} \ \dots \ \dot{y}^{(n-1)}]^T$$

$$ESO: \{u, y, n, b_m\} \rightarrow \{\hat{x}, \hat{f}\} \quad (2.69)$$

$$[\hat{x}_1 \ \dots \ \hat{x}_{n-1} \ \hat{x}_n \ \hat{f}]^T = [\hat{x}_2 \ \dots \ \hat{x}_n \ \hat{f} + b_m u]^T + L(y - \hat{x}_1) \quad (2.70)$$

Originalmente  $L$  era un juego de ganancias no lineales (NESO), pero fue simplificado en gran medida con un único parámetro de ajuste. Aunque ESO es estructuralmente equivalente al UIO cuando  $C(sI - A) - LB = b_m/s_n$ ,  $A_f = 0$  y  $C_f = 1$ , se resuelve un problema diferente. El ESO se centra en torno a una amplia clase de sistemas no lineales con un simple conocimiento del sistema y el UIO y DOB requiere de la información del modelo. El diseño práctico del ESO ha llevado a muchas aplicaciones exitosas incluyendo: convertidores de potencia, control de servo motores y motores de reacción multi-variable [78].



## Capítulo 3. Diseño del sistema propuesto

Discutidos los aspectos teóricos que representan las bases necesarias para cumplir con el objetivo de esta investigación, el presente capítulo contempla el diseño e implementación del sistema propuesto, “un controlador robusto de velocidad de un motor de CD accionado mediante convertidores CD/CD reductores en paralelo, basado en FPGA: con enfoque al rechazo activo de perturbaciones”.

### 3.1. Metodología de desarrollo

Considerando que el sistema propuesto es un sistema embebido que debe ser capaz de controlar a un motor de CD, en el desarrollo del presente trabajo de tesis se utiliza la metodología de diseño para este tipo de sistemas propuesta por Arnold S. Berger [41], discutida en la sección 1.7. Para una mejor comprensión y aplicación de esta metodología al diseño del sistema propuesto, las fases que la integran pueden ser agrupadas en los siguientes cuatro pasos consecutivos: requisitos y especificaciones, diseño, implementación y pruebas, tal como se muestra en la Figura 3.1 [79].

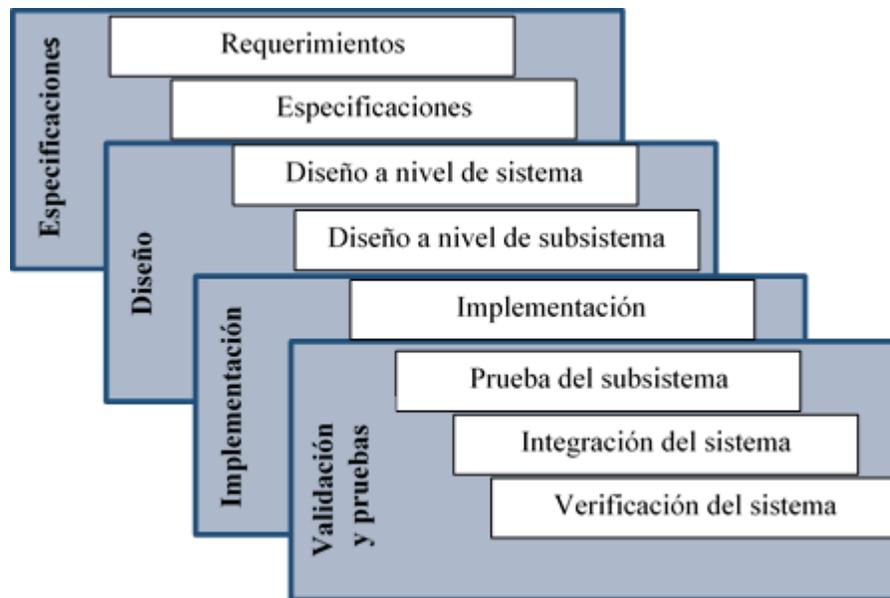


Figura 3.1. Ciclo tradicional de desarrollo de un sistema [79].

### 3.2. Especificaciones de diseño

El proceso de diseño del sistema propuesto inicia con la definición de las tareas que éste debe cumplir. El resultado de esta fase es la documentación que define las especificaciones del sistema.

Los requerimientos del sistema de accionamiento de motores de CD que se quiere implementar son los siguientes:

- Regular la velocidad angular del motor de CD de excitación separada. Para lograrlo, es necesario controlar el voltaje en las terminales de armadura del motor.
- Diseñar un convertidor electrónico de potencia CD/CD reductor en paralelo cuyo voltaje de salida se pueda variar entre un valor de voltaje mínimo y el voltaje nominal del motor.
- Monitorear la corriente del convertidor de potencia, la corriente del motor y la velocidad del mismo.
- Digitalizar las variables de corriente y velocidad para el funcionamiento del controlador.
- Diseñar un algoritmo de control para regular el voltaje de salida del convertidor. El controlador funcionará con base en la retroalimentación de la corriente y la velocidad angular del motor.
- Diseñar un modulador de ancho de pulso (PWM, *pulse width modulation*) cuya función será activar y desactivar el MOSFET del convertidor dependiendo del valor de las señales de control promedio generadas por el controlador.
- Diseño y modelado de un controlador digital.

Para lograr que el motor de CD mantenga una velocidad angular de referencia deseada (definida por el usuario), se requiere monitorear la corriente del convertidor y la velocidad del motor para poder cerrar el lazo del sistema, esto se logra mediante la retroalimentación de ambas señales, las cuales pasan por un proceso de digitalización, mediante convertidores analógico digital, para que puedan ser procesadas por la plataforma hardware. Este procesamiento es llevado a cabo por el algoritmo de control basado en el rechazo de perturbaciones y observadores GPI para establecer las señales de control promedio, que junto con el PWM, se encargan de generar las señales apropiadas para activar y desactivar los interruptores del convertidor, el cual será capaz de entregar un voltaje variable en terminales de salida desde 0 hasta 90 volts, que es el máximo voltaje que se puede aplicar al motor de CD y, como consecuencia, variar la velocidad angular y de esta manera obtener el valor correcto o deseado. Para poder visualizar correctamente la velocidad se requiere de un proceso de digitalización inverso mediante convertidores digital análogo.

### 3.3. Particiones hardware y software

Documentadas las especificaciones del sistema se deben definir los elementos que integraran los subsistemas de software y hardware. Con base en los requerimientos y especificaciones del sistema, y de acuerdo con el planteamiento del problema, la naturaleza del sistema y las tareas que debe realizar, se propuso implementar un sistema embebido para controlar un impulsor de motores de CD que tenga como elemento central de procesamiento a un dispositivo de alto rendimiento. El sistema está formado por los siguientes componentes hardware y software

Componentes hardware del sistema:

- Motor de CD de excitación separada.
- Sensores de corriente y velocidad.
- Electrodinamómetro para aplicar el par externo.
- Convertidor electrónico de potencia para alimentar el motor.

- Un FPGA será el elemento central de procesamiento del sistema embebido.
- Convertidor de señal analógica a digital.
- Convertidor de señal digital a analógica.

Componentes software del sistema:

- Modelado de observadores.
- Modelado del controlador por rechazo activo de perturbaciones.
- Modelado del estimador de par.
- Modelado del PWM.
- Modelado del controlador del convertidor analógico digital (ADC).
- Modelado del controlador del convertidor digital analógico (DAC).

### **3.4. Refinamiento y diseño detallado del hardware y software**

Definidos los componentes que integran los subsistemas de hardware y software del sistema propuesto, se procede a realizar las fases de refinamiento y diseño de ambos subsistemas en forma independiente pero siempre considerando el inherente vínculo que existe entre ellas. Estos procesos consisten en subdividir los subsistemas de hardware y software en etapas que realicen el menor número de tareas posibles, esto ayuda a que estas etapas sean simples y fáciles de realizar, obteniendo un diseño e implementación mucho más sencillos.

#### ***3.4.1. Refinamiento y diseño del subsistema de hardware***

Considerando las funciones que el subsistema de hardware debe cumplir, el primer paso de esta fase consiste en la definición de las diferentes etapas que integran a este subsistema. El diagrama de bloques de la Figura 3.2 muestra las etapas del subsistema de hardware, cada una de estas etapas realiza tareas específicas, mismas que son descritas a continuación.

- Etapa de potencia. Esta etapa consta de una fuente de suministro de potencia de CD, convertidores CD/CD reductores en paralelo, el motor de CD de excitación separada y un dinamómetro. La fuente proporciona el voltaje de entrada de los convertidores, los cuales proporcionan un voltaje de salida menor que es aplicado al devanado de armadura del motor de CD. Mediante el voltaje de armadura se controla la velocidad angular del motor. El dinamómetro se utilizad para aplicar el par externo al motor.
- Etapa de control digital. Formado por el FPGA Artix-7 100T de la Compañía Xilinx, Inc., el elemento central de procesamiento del sistema propuesto. Tiene por función albergar al software embebido que procesara la información de los sensores y generara las señales de control para el motor de CD.
- Etapa de acondicionamiento y monitoreo de las señales. Se utilizan dos sensores de corriente para medir la corriente del primer convertidor, primera salida plana, y la corriente de armadura del motor necesaria para equilibrar las corrientes de los convertidores y para estimar el par de carga. Para medir la segunda salida plana, correspondiente a la velocidad angular del motor, se hace uso del puerto de salida de

velocidad del dinamómetro. Todos los sensores tienen salida analógica por lo que se hace uso de ADCs para que las señales puedan ser procesadas por le FPGA.

- Etapa de aislamiento y drivers de los elementos de potencia. Con la finalidad de proteger al FPGA en el caso de ocurrir alguna falla en el convertidor CD/CD, se incluye una etapa de aislamiento por medio de optoacopladores. Por su lado, en la etapa de los sensores viene implícita una protección, evitando de esta forma daños en el FPGA. Estos elementos además proporcionan la potencia necesaria para accionar la puerta del MOSFET y controlarlo como interruptor. Finalmente, esta etapa incluye una red amortiguadora (*Red snubber*) para ayudar a la conmutación de los transistores. Este tipo de redes son parte esencial en los circuitos de electrónica de potencia, básicamente se pueden considerar como un conjunto de componentes (activos y/o pasivos) que se incorporan al circuito de potencia para reducir en el dispositivo semiconductor el estrés eléctrico durante las conmutaciones y asegurar un régimen de trabajo seguro.

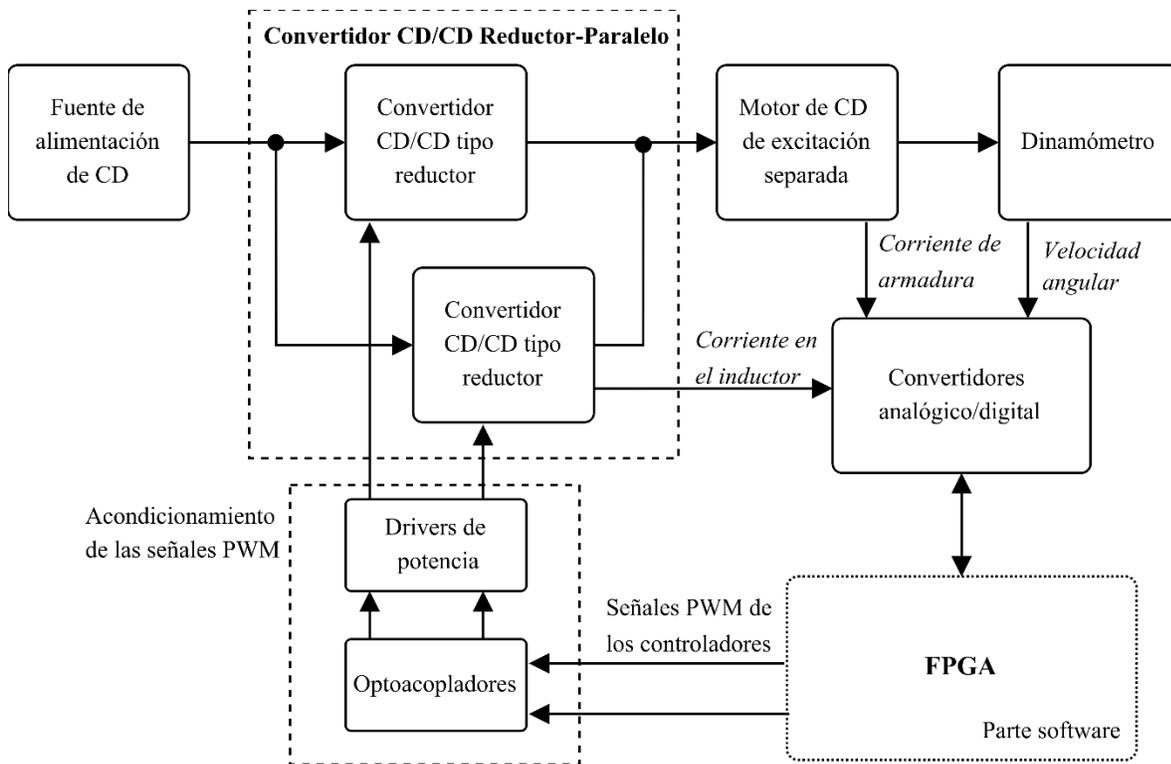


Figura 3.2. Refinamiento del subsistema de hardware.

Ahora, con base en el diagrama de bloques de la Figura 3.2, las tareas que cada etapa debe realizar y los componentes que lo integran, se desarrolla el diseño del subsistema de hardware.

#### 3.4.1.1. Etapa de control digital

El elemento central de procesamiento del sistema embebido diseñado e implementado en este trabajo de investigación es un FPGA, esto se debe a las prestaciones que este tipo de dispositivos presenta (ver Apéndice A para detalles). Se eligió un FPGA Artix-7 100T de la

Compañía Xilinx, Inc., incluido en la tarjeta de desarrollo Nexys 4. Este dispositivo está formado por 101,440 celdas lógicas, las cuales además de ser utilizadas para implementar funciones lógicas tiene la característica “*carry-lógic*” y pueden ser configuradas como registros de corrimiento o como memorias (RAM distribuida, con una capacidad máxima de 1,188 Kb). Incluye también 6 Bloques de Gestión de Reloj (CMT, *Clock Management Tile*), cada uno formado por un administrador de reloj de modo mixto (MMCM, *Mixed-Mode Clock Manager*) y un lazo de seguimiento de fase (PLL, *Phase-Locked Loop*). Finalmente, los recursos embebidos de arquitectura fija que un FPGA Artrix-7 100T incluye son, 135 Bloques RAM (cada uno de 36 Kb, también pueden ser accesados como 270 bloques de 18 Kb cada uno, teniendo una máxima capacidad de 4,860 Kb), 240 DSP *Slices*, y un bloque XADC (formado por 2 ADCs de 12 bits con una velocidad de conversión de 1 MSPS y dos sensores, de temperatura y voltaje de alimentación).

Al ser el elemento central de procesamiento, el FPGA Artrix-7 tiene por funciones administrar los recursos del sistema propuesto. Es decir, albergará el software embebido que permitirá adquirir información de los sensores, utilizar esta información como entrada de la ley de control modelada y generar las señales que definen el comportamiento del motor de CD.

La estructura del FPGA Artix-7 incluye un máximo de 300 pines de entrada salida de propósito general, estos pines son fácilmente accesibles y configurables de acuerdo con las necesidades dictadas por la aplicación, además, permite que cada periférico tenga su propio bus externo. Mediante estos pines los periféricos que integran al sistema serán conectados con el FPGA Artix-7.

#### 3.4.1.2. Etapa de potencia

Considerando que el control de la velocidad del motor se obtiene ajustando el voltaje aplicado a la armadura del mismo, manteniendo la corriente de campo constante en su valor nominal, es indispensable la etapa de potencia que se muestra en la Figura 3.3. La cual está integrada por la conexión en cascada del convertidor CD/CD reductor paralelo y el motor de CD de excitación separada. En donde los convertidores se encargan de suministrar el voltaje ajustable en las terminales del motor, para que de esta manera se pueda regular la velocidad del mismo. Se utiliza la topología convencional, la cual consta de un MOSFET y un diodo en el diseño de cada uno de los convertidores. Con la finalidad de equilibrar las corrientes, cada convertidor utiliza el mismo valor de inductancia de tal modo que  $L = L_1 = L_2$ . Además, el capacitor  $C$  y la resistencia de carga  $R$  son compartidos por ambos convertidores,  $R_a$  y  $L_a$  son la resistencia e inductancia de armadura del motor de CD.  $E$  representa la fuente de alimentación,  $i_1$  e  $i_2$  son las corrientes que circulan por cada uno de los convertidores,  $v$  es el voltaje de salida,  $i_a$  la corriente de armadura y  $\omega$  la velocidad angular del motor de CD. La perturbación externa que se aplica al motor se denota por  $\tau_L$  la cual es variante con el tiempo, pero con la restricción de ser acotada.

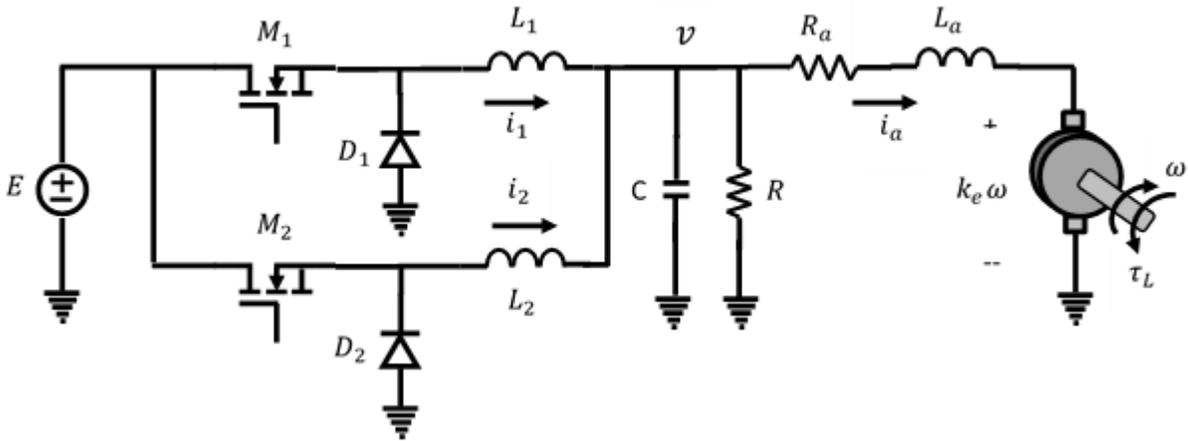


Figura 3.3. Etapa de potencia del accionador eléctrico.

El Motor de CD es de la marca Baldor modelo CD3425. La configuración de los devanados de este motor se muestran en la Figura 3.4, en particular solo se tienen seis terminales A1 y A2 para identificar la armadura, y F1, F2, F3 y F4 para el devanado de campo, es de crucial importancia tener identificadas cada una de estas terminales para su correcta conexión con el controlador.

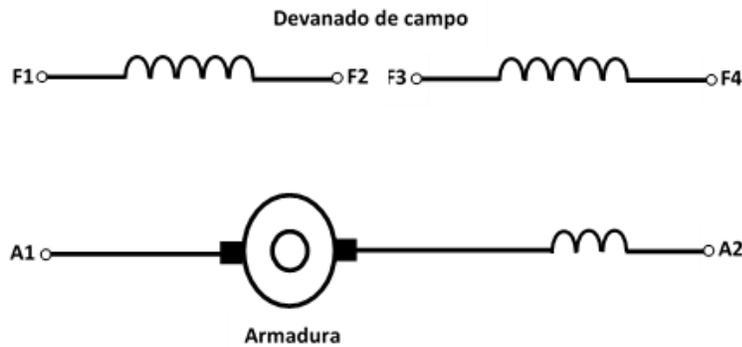


Figura 3.4. Configuración de los devanados del motor de CD.

En la Tabla 3.1 se muestran los valores nominales de voltaje, corriente y potencia de este motor de CD, mientras que en la Tabla 3.2 se muestran los parámetros electromecánicos de diseño obtenidos experimentalmente.

Tabla 3.1. Características nominales del motor de CD.

Potencia	0.25 H.P
Voltaje del devanado de Armadura	90 V
Voltaje del devanado de campo	100/50 V
Corriente del devanado de Armadura	3.0 A
Corriente del devanado de campo shunt	0.3/0.6 A
Velocidad angular	1750 RPM

Tabla 3.2. Parámetros del motor de CD.

Parámetro	Símbolo	Valor	Unidades
Resistencia de armadura	$R_a$	10	$\Omega$
Inductancia de armadura	$L_a$	39	$mH$
Resistencia de campo	$R_F$	280	$\Omega$
Inductancia de campo	$L_F$	2.5	$H$
Constante de Fmm	$K_m$	0.35	$N \cdot m / A$
Coefficiente de fricción viscosa	$B$	2.5E-3	$N \cdot m \cdot s$
Inercia del Motor de CD	$J$	2.2E-3	$Kg \cdot m^2$

Adicionalmente, la Tabla 3.3 muestra el desempeño típico del motor bajo diferentes condiciones de operación de acuerdo con el fabricante [80]. Los datos anteriores brindan información sobre su funcionamiento, lo que permite saber hasta qué punto las propiedades teóricas se cumplen experimentalmente, lo cual es relevante desde que es de gran importancia interpretar hasta qué punto es conveniente llevar el funcionamiento del motor.

Tabla 3.3. Características de carga del motor.

	Punto de carga						
	1	2	3	4	5	6	7
Corriente de armadura ( $I_a$ )	0.606	1.365	2.124	2.883	3.642	4.401	5.16
Velocidad (RPM)	2001.0	1957.0	1913.0	1870.0	1826.0	1782.0	1738.0
Par (N·m)	0.0	0.25	0.5	0.75	1.0	1.25	1.5

El circuito eléctrico equivalente del acoplo de los convertidores de potencia y el motor se muestra en la Figura 3.5, mientras que en la Figura 3.6 se muestra el circuito equivalente en el inicio de su funcionamiento (motor en reposo) en donde se establece una resistencia equivalente en paralelo  $R_{eq}$ .

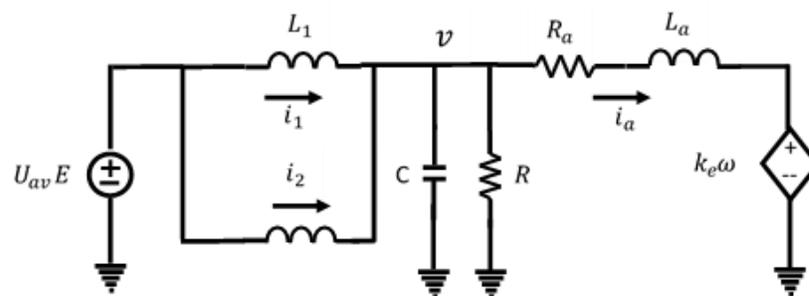


Figura 3.5. Circuito eléctrico equivalente del sistema acoplado.

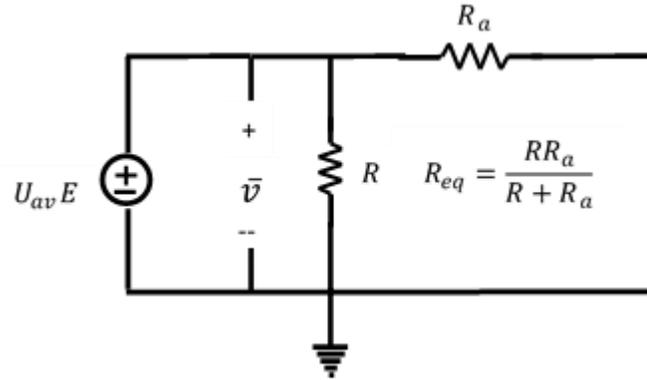


Figura 3.6. Circuito eléctrico equivalente del sistema en el arranque del motor.

Con base en los valores nominales de potencia, voltaje y corriente del motor, se hace el diseño del convertidor electrónico de potencia. El voltaje nominal es de 90 V y la corriente nominal del motor es de 3 A. Por lo tanto, el voltaje de alimentación del convertidor será de 90 V y el voltaje de salida idealmente varía entre un valor mínimo y 90 V. La resistencia equivalente se calcula mediante la siguiente ecuación:

$$R_{eq} = \frac{R * R_a}{R + R_a} = \frac{10 * 3800}{10 + 3800} \approx 10 \Omega \quad (3.1)$$

Además, en un convertidor CD/CD el inductor es el elemento clave para el buen funcionamiento del circuito. En base al procedimiento de diseño seguido en [81] se calculan los elementos reactivos de los convertidores acoplados al motor. La selección de estos parámetros se hizo con la finalidad de obtener un rizo de corriente pequeño en cada uno de los inductores, así como un rizo de voltaje pequeño a la salida del convertidor y asegurar el modo de funcionamiento continuo del mismo. El resistor de carga  $R$  conectado a la salida del convertidor reductor paralelo tiene dos funciones, la primera limitar la corriente en el circuito de armadura del motor, la segunda disipar la energía proveniente del capacitor. El valor crítico de la inductancia del convertidor, así como su valor de corriente de rizo se calculan en base a las siguientes ecuaciones:

$$L_{crit} = \frac{(1 - D)R_{eq}}{f} \quad (3.2)$$

El convertidor reductor se diseña a una frecuencia de conmutación de 50 kHz, para tener un menor porcentaje de rizo en corriente y voltaje, además de tener una mejor aproximación en forma promedio del modelo matemático del sistema.

$$L_{crit} = \frac{(1 - 0.1)10}{50000} = 180 \mu H \quad (3.3)$$

Con este valor se calcula la corriente de rizo, por medio de la siguiente ecuación:

$$\Delta_{iL} = \frac{1}{L_{crit}} (E - \bar{v}) \frac{D}{f}$$

$$\Delta_{iL} = \frac{1}{180 \mu H} (90 - 9) \frac{0.1}{50000} = 0.9 A$$
(3.4)

donde  $\bar{v}$  representa el voltaje mínimo en terminales del motor en el momento de empezar a girar.

Considerando un porcentaje de rizo del 1 % se calcula el valor del capacitor mediante la siguiente ecuación:

$$C = \frac{(1 - D)}{8L \left(\frac{\Delta V_0}{V_0}\right) f^2}$$

$$C = \frac{(1 - 0.1)}{8(180 \mu H)(0.01)(50000)^2}$$

$$C = 250 \mu F$$
(3.5)

Debido a que se desea que este valor de rizo de corriente sea aún más pequeño, se propone un valor de rizo de corriente:

$$\Delta_{iL} = 0.1 A$$
(3.6)

el cual se obtiene con una inductancia de:

$$L = \frac{1}{\Delta_{iL}} (E - \bar{v}) \frac{D}{f}$$

$$L = 1.62 mH$$
(3.7)

Finalmente, se consideran los siguientes parámetros de diseño para el convertidor paralelo:  $E = 90 V$  el cual corresponde con el voltaje nominal del motor de CD, el valor de los inductores es de  $L_1 = L_2 = L = 2 mH$ ,  $C = 440 \mu F$  y  $R = 3.8 k\Omega$  y una frecuencia de conmutación de los interruptores de  $f_s = 50 kHz$ . Además, el ajuste final se hizo mediante pruebas de simulación dando mejores resultados con estos valores.

En la Figura 3.7 se muestra el accionador de motores de CD y su conexión con el FPGA Artix-7 100T. Este sistema consta de dos convertidores CD/CD reductores conectados en paralelo que serán los encargados de accionar el motor de CD de excitación separada.

### 3.4.1.3. Etapa de acondicionamiento y monitoreo de las señales

Para poder llevar a cabo el control del motor de CD, el sistema necesita medir la corriente del primer convertidor, la corriente de armadura del motor y la velocidad angular del mismo, para tal propósito, se utilizan dos sensores de corriente Lem HX 15-P y un dinamómetro respectivamente. Los sensores y el dinamómetro representan su información

en forma analógica mediante niveles de voltaje que varían proporcionalmente al parámetro medido.

Debido a su carácter analógico, las señales de los sensores deben ser discretizadas para que el FPGA pueda procesarlas. Para conseguir este fin, se utilizó el ADC AD7476A de la compañía Analog Devices, Inc., incluido en el módulo PmodAD1. El módulo PmodAD1 es una tarjeta diseñada por la compañía Digilent Inc. que incluye dos ADCs AD7476A que pueden ser accedidos en forma independiente; además, este módulo incluye todo lo necesario para que los ADCs puedan operar apropiadamente y puedan ser fácilmente conectados al FPGA Artix-7 100T a través de los conectores Pmod de la tarjeta Nexys 4. Por su parte el AD7476A es un ADC de 12 bits, de alta velocidad, bajo consumo y que es capaz de adquirir un millón de muestras por segundo. El AD7476A posee una interface serial SPI/MICROWIRE que permite un fácil acceso a su información por un amplio rango de hosts (microprocesadores, DSP, FPGA)

La Figura 3.7 muestra las conexiones requeridas para que el FPGA Artix-7 100T pueda adquirir información de los sensores.

#### *3.4.1.4. Etapa de aislamiento y drivers de los elementos de potencia*

La técnica PWM es comúnmente utilizada en el control de motores de CD, en este trabajo en particular se requieren dos señales de este tipo para tal propósito, mismas que se implementan en el FPGA. El resultado del procesamiento de la información de los sensores define el ciclo de trabajo de cada PWM. Los PWMs tienen por función accionar las puertas de los MOSFET del convertidor CD/CD. La interface entre los PWMs y los MOSFETS se realiza mediante una etapa de aislamiento formada de optoacopladores, para proteger al FPGA y proporcionar la potencia requerida para activar los MOSFETS, y una red amortiguadora para ayudar a la conmutación de transistores. Detalles de los elementos que integran esta etapa y las conexiones con el FPGA pueden ser apreciados en la Figura 3.7.

#### *3.4.1.5. Etapa de monitoreo de las señales*

Con la finalidad de poder evaluar el desempeño de la ley de control implementada en el FPGA, el sistema propuesto es capaz de mostrar en forma física los resultados obtenidos del procesamiento realizado por éste, por ejemplo, las corrientes del convertidor, las señales de control, velocidad estimada, etc. Los resultados son puestos disponibles en una forma simple mediante el DAC121S101 de la compañía Texas Instruments, Inc., incluido en el módulo PmodDA2 diseñado por la compañía Digilent Inc. Este módulo está formado por dos DAC121S101, que pueden ser accedidos en forma independiente, y por todos los elementos requeridos para que los ADCs puedan operar apropiadamente y puedan ser fácilmente conectados al FPGA Artix-7 100T a través de los conectores Pmod de la tarjeta Nexys 4. El DAC121S101 tiene una resolución de 12 bits, un tiempo de estabilización (*settling time*) de 10  $\mu$ s y posee una interface de 3 hilos compatible con los protocolos SPI, QSPI y MICROWIRE que le permite ser fácilmente accedidos. Las conexiones entre el FPGA Artix-7 100T y el DAC121S101 se muestran en la Figura 3.7.

#### *3.4.1.6. Integración del subsistema de hardware*

En la Figura 3.7 se presenta el circuito resultante de diseño detallado del hardware a partir de las consideraciones anteriores y los de la Figura 3.1 con la siguiente descripción de

las etapas involucradas: Para medir la corriente de uno de los convertidores la cual representa una de las salidas planas y la corriente del motor para el equilibrio de las corrientes, se utilizan dos sensores de corriente Lem HX 15-P. Mientras que la medición de la velocidad que representa la segunda salida plana se obtiene del dinamómetro. Las señales de corriente y velocidad sensadas, se digitalizan por medio del dispositivo PmodAD1, el cual cuenta con un ADC AD7476A de 2 canales, por lo que serán necesarios 2 de estos dispositivos. La etapa de aislamiento se lleva a cabo mediante un opto acoplador; para este sistema se utiliza el circuito integrado (CI) PC923 configurado conforme a su hoja de especificaciones. Mientras que el *driver* de potencia utilizado para acondicionar las señales de la etapa de aislamiento es el CI IRF2117, configurado conforme a su hoja de especificaciones. Por su parte, la *red snubber* es de tipo pasiva RCD (resistencia-capacitor-diodo). Esta red se utiliza para controlar la tasa de incremento de voltaje en el drenador (*drain*) del interruptor (MOSFET) para los convertidores conmutados. Durante el apagado, la *red snubber* deriva la mayor parte de la corriente del interruptor y la potencia disipada se traslada a la red amortiguadora. Esto aumenta la fiabilidad del interruptor, ya que la disipación de potencia pico se reduce y disminuye la interferencia electromagnética de alta frecuencia. El cálculo del valor del capacitor y de la resistencia de la red se determina utilizando las ecuaciones (3.8) y (3.9), respectivamente. En donde  $I$  es la corriente máxima que circula por el inductor,  $\Delta t$  es el tiempo de subida del voltaje para el interruptor (proporcionado en la hoja de especificaciones),  $\Delta V$  es el voltaje al que se carga el capacitor  $C_s$  y  $f_s$  es la frecuencia de conmutación de los dispositivos de potencia del convertidor.

$$C_s = \frac{I \Delta t}{\Delta V} \quad (3.8)$$

$$R_s = \frac{1}{20C_s f_s} \quad (3.9)$$

Se considera una corriente pico  $I = 10 \text{ A}$ , con  $\Delta t = 100 \text{ ns}$ ,  $\Delta V = 40 \text{ V}$  y una frecuencia de conmutación  $f_s = 50 \text{ kHz}$ ; dando como resultado los siguientes valores calculados para la red  $C_s = 25 \text{ nF}$ ,  $R_s = 40 \text{ } \Omega$ . Sin embargo se utilizan los siguientes valores comerciales  $C_s = 68 \text{ nF}$ ,  $R_s = 28 \text{ } \Omega$ .

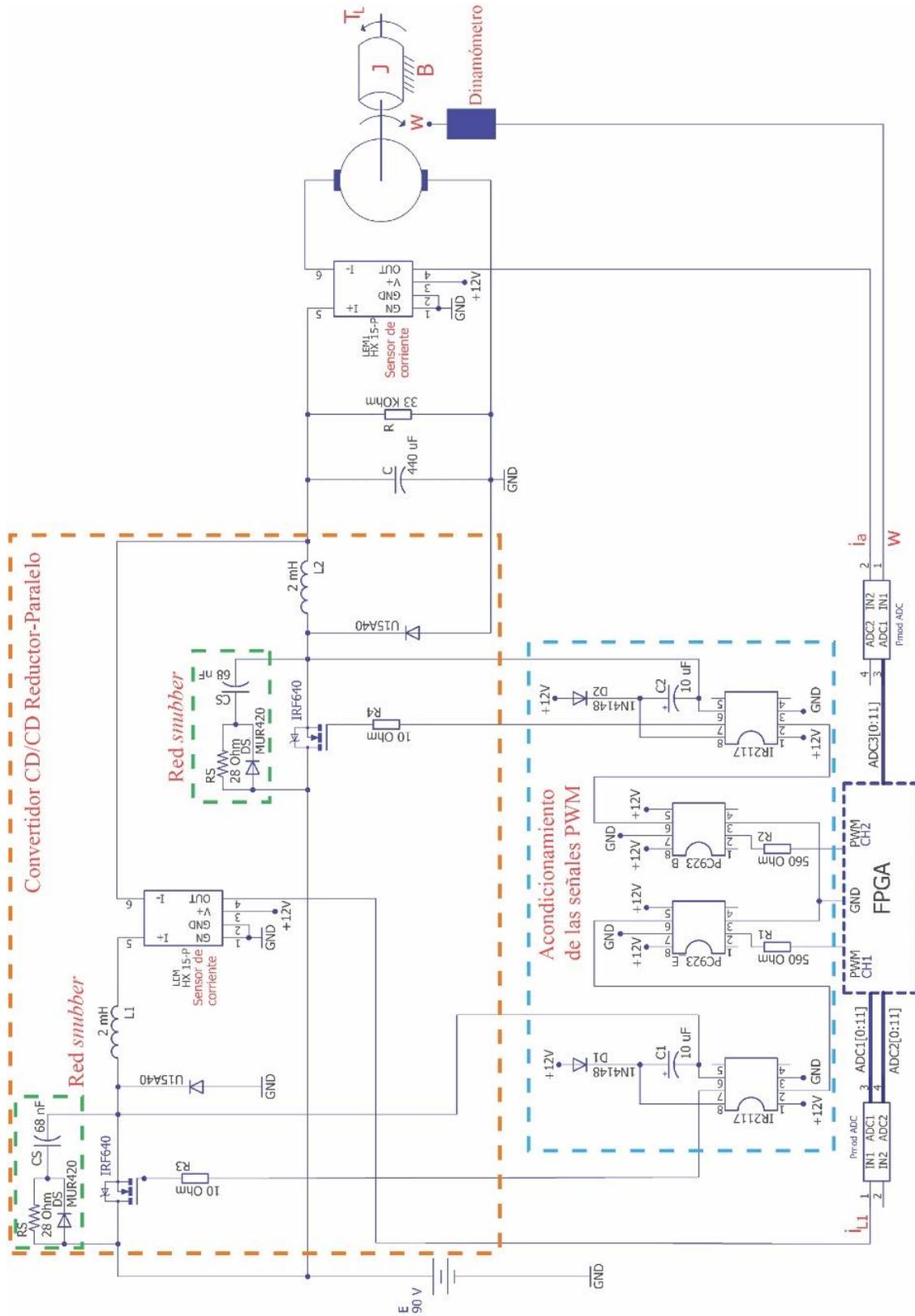


Figura 3.7. Diseño detallado de la parte hardware del sistema.

### 3.4.2. Refinamiento y diseño del subsistema de software

Un FPGA representa al elemento central de procesamiento del sistema embebido utilizado para implementar el controlador que define la velocidad del motor de CD, siendo la tarea principal de este elemento albergar al “software embebido” que procesara la información de los sensores y generara las señales de control para dicho motor. Este software embebido representa al subsistema de software.

Por otro lado, un FPGA basa su funcionamiento en la reconfiguración de sus elementos para formar funciones de hardware (multiplexores, decodificadores, máquinas de estado, etc.) que al ser interconectadas entre si construyen arquitecturas que realizan una función específica.

Considerando lo expuesto, se puede decir que el software embebido del sistema propuesto no es otra cosa que el diseño e implementación de una arquitectura que cumpla la tarea mencionada.

La Figura 3.8 muestra el diagrama de bloques del subsistema de software. Este subsistema está formado por cinco componentes principales:

- Controlador del ADC.
- Controlador ADRC.
- Estimador de par.
- Generador de la señal PWM.
- Controlador del DAC.

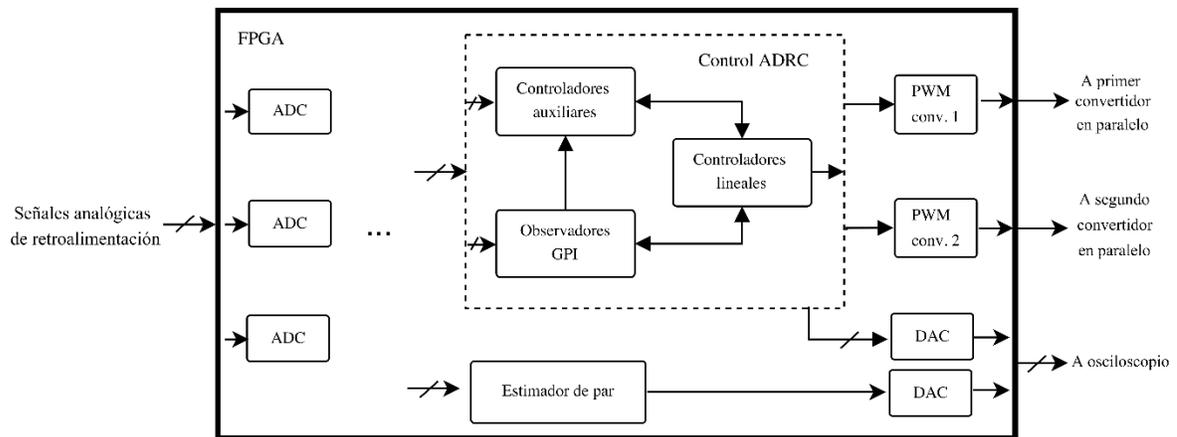


Figura 3.8. Diagrama de bloques del subsistema de software.

El modelado del subsistema de software fue desarrollado siguiendo el enfoque de diseño basado en modelos y en el prototipado rápido de técnicas de control, cuya principal herramienta de pruebas y verificación es la técnica denominada hardware *in the Loop* o FPGA en el lazo (ver Apéndice B para detalles). El uso de este enfoque y técnicas tiene por finalidad reducir la complejidad del diseño de los actuales sistemas de accionamiento eléctrico (sistemas de control y la electrónica de potencia asociada) y dar soluciones de bajo costo y reducir el tiempo de salida al mercado del producto final.

### 3.4.2.1. Controlador del ADC

El controlador del ADC es el componente que permite adquirir las señales de los sensores a través de convertidores AD7476A. Entonces, este componente es el modelado del diagrama de tiempos que debe ser cumplido para realizar una interface con el ADC AD7476A. Básicamente consiste en el modelado del protocolo SPI mostrado en la Figura 3.9. El componente fue modelado como una máquina de estados finitos (FSM, *Finite State Machine*) utilizando VHDL. Esta FSM (ver Figura 3.10), en respuesta a la señal *ini\_conv*, se encarga de generar la señal que habilita al ADC, *CS*, la señal de sincronía, *SCLK*, la señal que habilita al registro de corrimiento que contiene el valor intermedio convertido por al ADC, *en\_data*, y las señales auxiliares para complementar la operación del componente, *en\_cont*, *rst\_cont* y *en\_datoADC*. La FSM indica el final de su operación mediante la señal *conv\_ok* y pone disponible el dato del ADC en el registro *datoADC*. Una vez modelado el componente puede ser fácilmente integrado al entorno System Generator para que pueda interactuar con el resto de los componentes del subsistema de software.

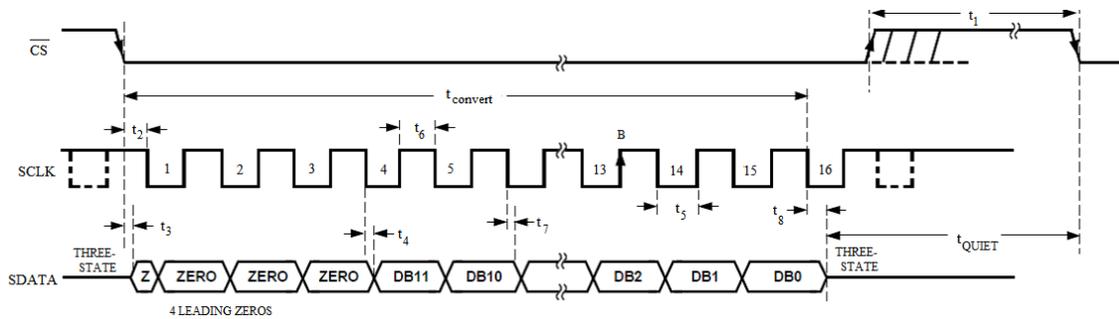


Figura 3.9. Diagrama de tiempos del ADC.

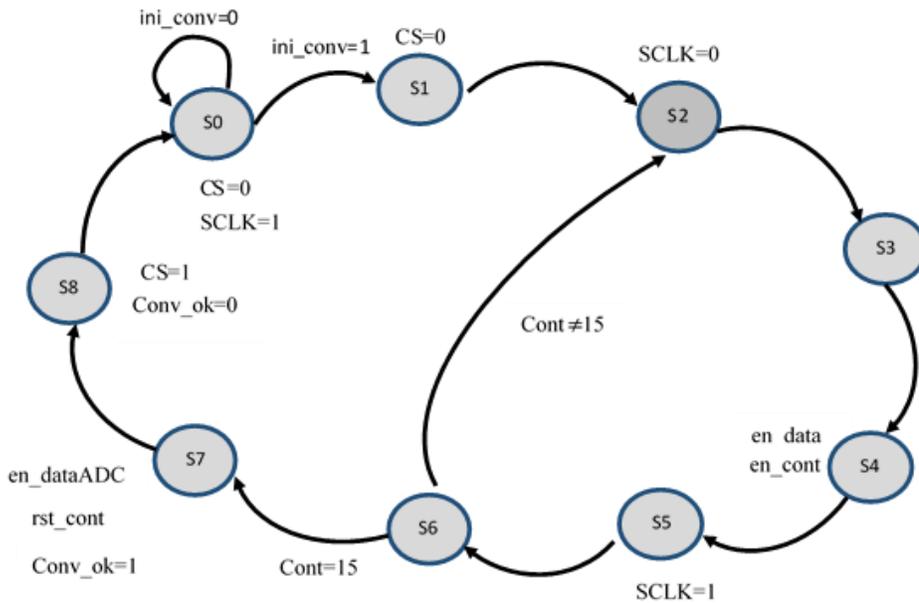


Figura 3.10. Máquina de estados del controlador del ADC.

Considerando las especificaciones del diseño, se definió un periodo de muestreo de 2  $\mu$ s, por lo que la señal *SCLK* tiene una frecuencia de 10 MHz.

Una vez adquiridas las señales, es necesario adecuarlas para que puedan interactuar correctamente con los otros componentes. Esta adecuación consiste en representar estas señales en un formato de punto flotante de 32 bits. Para lograrlo, se tienen las siguientes consideraciones:

El rango del voltaje de entrada del ADC es de 0 a 3.3 V y como es de 12 bits, el rango digital va de 0 a 4095.

En la ecuación (3.10) se muestra la conversión entre el dato digitalizado de la velocidad angular del motor, en donde  $dato1_{ADC_{2\mu s}}$  es el dato del canal 1 del ADC que se muestrea a 2  $\mu$ s.

$$\omega = \left( \frac{3.3}{4095 * 0.266} \right) dato1_{ADC_{2\mu s}} \quad (3.10)$$

De la misma figura, se obtuvo que el sensor de corriente entrega 240 mV por cada amperé con un voltaje de 2.12 V cuando la corriente es cero. En la ecuación (3.11) se muestra la conversión entre el dato digitalizado y la corriente del convertidor correspondiente, en donde  $dato2_{ADC_{2\mu s}}$  es el dato del canal 2 del ADC que se muestrea a 2  $\mu$ s.

$$I_{con} = \left( dato2_{ADC_{2\mu s}} - 2695 \right) \left( \frac{1}{0.2650} \right) \left( \frac{3.3}{4095} \right) \quad (3.11)$$

Finalmente se hace uso de otro ADC para la corriente del motor cuya conversión se muestra en la ecuación (3.12).

$$I_{mot} = \left( dato1_{ADC_{2\mu s}} - 2730 \right) \left( \frac{1}{0.2660} \right) \left( \frac{3.3}{4095} \right) \quad (3.12)$$

#### 3.4.2.2. Componente del ADRC.

El ADRC es el componente principal del subsistema de software embebido que será implementado en el FPGA, el procedimiento que se sigue para obtener este componente requiere de varios pasos, tal como se describe a continuación.

##### **Paso 1. Modelo matemático del sistema.**

El modelo matemático del sistema se obtiene aplicando las leyes de Kirchhoff y la ecuación mecánica del motor al esquema que se muestra en la Figura 3.11. El modelo matemático del sistema en ecuaciones de espacio-estado se expresa en (3.13) con los estados  $x_1 = i_1, x_2 = i_2, x_3 = v, x_4 = i_a$  y  $x_5 = \omega$ . Las ecuaciones se toman en un sentido promedio con entradas continuas  $u_1, u_2 \in [0,1]$ . Además  $L, C$  y  $R$  representan la inductancia, la capacitancia y la resistencia de los convertidores. Mientras que  $L_a$  y  $R_a$  son la resistencia y la inductancia de armadura del motor. Además  $J, B$  y  $K_m$  representan la inercia, el coeficiente de fricción viscosa y la constante de la FMM del mismo, respectivamente.

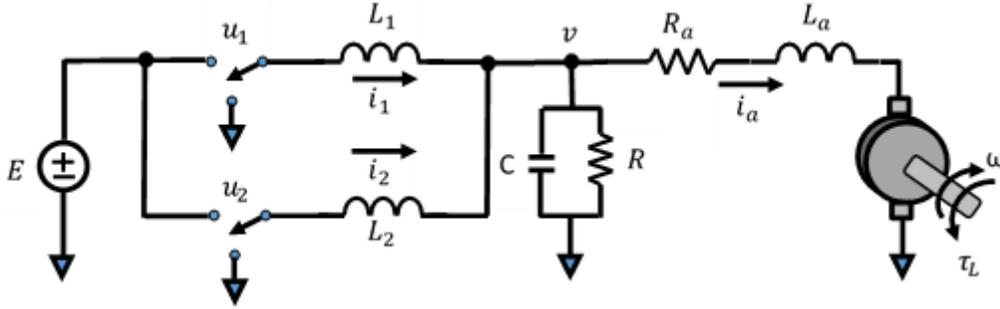


Figura 3.11. Esquema para obtener el modelado matemático del impulsor del motor.

$$\begin{aligned}
 L\dot{x}_1 &= Eu_1 - x_3 \\
 L\dot{x}_2 &= Eu_2 - x_3 \\
 C\dot{x}_3 &= x_1 + x_2 - x_4 - \frac{x_3}{R} \\
 L_a\dot{x}_4 &= x_3 - R_a x_4 - k_m x_5 \\
 J\dot{x}_5 &= k_m x_4 - Bx_5 - \tau_L
 \end{aligned} \tag{3.13}$$

De la ecuación anterior, se deduce que se trata de un sistema lineal multi-variable de quinto orden.

### Paso 2. Puntos de equilibrio.

Para obtener el modelo que define el estado estacionario del sistema a partir del modelo promediado, se hacen las siguientes consideraciones:

- El pequeño rizado en torno al valor estacionario de una variable es suficientemente pequeño en comparación con la componente constante de la misma variable y se cancela sobre sí mismo en un periodo de conmutación, por lo que no modifica la variable promediada.
- Las variables promediadas toman valores constantes en estado estacionario, por lo que todas sus derivadas son nulas

$$\begin{aligned}
 0 &= E\bar{u}_1 - \bar{x}_3 \\
 0 &= E\bar{u}_2 - \bar{x}_3 \\
 0 &= \bar{x}_1 + \bar{x}_2 - \bar{x}_4 - \frac{\bar{x}_3}{R} \\
 0 &= \bar{x}_3 - R_a \bar{x}_4 - k_m \bar{x}_5 \\
 0 &= k_m \bar{x}_4 - B\bar{x}_5
 \end{aligned} \tag{3.14}$$

De acuerdo a las necesidades impuestas en este trabajo, el sistema debe proporcionar una velocidad angular a la salida de 100 Rad/s y una corriente de 714 mA sin par externo aplicado tal como se muestra en la Tabla 3.4. Es importante mencionar que cuando se aplica un par externo al motor es necesario sensar la corriente de armadura del motor para conocer el valor de las corrientes y además equilibrarlas ante esta situación.

Tabla 3.4. Puntos de equilibrio.

Parámetro	Valor
$\bar{x}_5 = \bar{\omega}$	$100 \frac{Rad}{s}$
$\bar{x}_4 = \bar{i}_a = \frac{B}{k_m} \bar{x}_5$	$714 mA$
$\bar{x}_3 = \bar{v} = R_a \bar{i}_a + k_m \bar{\omega}$	$38.92 V$
$\bar{x}_1 + \bar{x}_2 = \bar{x}_4$	$714 mA$
$\bar{x}_1 = \bar{x}_2 = \frac{\bar{x}_4}{2}$	$357 mA$
$\bar{u}_1 = \bar{u}_2 = \frac{\bar{v}_3}{E}$	$0.43$

### Paso 3. Selección de las salidas planas.

En el apéndice C se demuestra que el sistema convertidor paralelo-motor de CD es controlable y por lo tanto diferencialmente plano. Además se presenta el procedimiento para el cálculo de las salidas planas, siendo una aportación importante de este trabajo de tesis. Sin embargo, las salidas planas no son únicas y se puede seleccionar un par de variables siempre y cuando cumplan con una serie de requisitos, considerando lo anterior, las salidas planas utilizadas en este trabajo se seleccionaron en base al conocimiento de la planta, los objetivos de la ley de control y la intuición ingenieril. Considerando que anteriormente se había trabajado con el convertidor paralelo y el motor de CD de excitación separada independientemente, por lo que se toman como salidas planas  $x_1$  y  $x_5$  ya que no infringen la propiedad de planitud diferencial para calcular la parametrización diferencial de todo el sistema.

$$\begin{bmatrix} F_1 \\ F_2 \end{bmatrix} = \begin{bmatrix} x_1 \\ x_5 \end{bmatrix} = \begin{bmatrix} i_1 \\ \omega \end{bmatrix} \quad (3.15)$$

Donde  $i_1$  representa la corriente de uno de los convertidores y  $\omega$  representa la velocidad angular del motor.

### Paso 4. Parametrización diferencial.

Debido a la propiedad de planitud diferencial todas las variables del sistema se pueden escribir como una función diferencial de estas salidas planas y de sus derivadas sucesivas, tal como se muestra en (3.16).

$$\begin{aligned}
x_1 &= F_1 \\
x_2 &= \left(\frac{CL_aJ}{k_m}\right)F_2^{(3)} + \left(\frac{C(L_aB + R_aJ)}{k_m} + \frac{L_aJ}{Rk_m}\right)\ddot{F}_2 \\
&\quad + \left(\frac{C(R_aB + k_m^2)}{k_m} + \frac{(L_aB + R_aJ)}{Rk_m} + \frac{J}{k_m}\right)\dot{F}_2 \\
&\quad + \left(\frac{(L_aB + R_aJ)}{Rk_m} + \frac{B}{k_m}\right)F_2 - F_1 + \left(\frac{CL_a}{k_m}\right)\dot{t}_L + \left(\frac{CR_a}{k_m} + \frac{L_a}{Rk_m}\right)\dot{t}_L \\
&\quad + \left(\frac{R_a}{Rk_m} + \frac{1}{k_m}\right)\tau_L \\
x_3 &= \left(\frac{L_aJ}{k_m}\right)\ddot{F}_2 + \left(\frac{L_aB + R_aJ}{k_m}\right)\dot{F}_2 + \left(\frac{R_aB + k_m^2}{k_m}\right)F_2 + \left(\frac{L_a}{k_m}\right)\dot{t}_L + \left(\frac{R_a}{k_m}\right)\tau_L \\
x_4 &= \frac{J\dot{F}_2 + BF_2 + \tau_L}{k_m} \\
x_5 &= F_2 \\
u_1 &= \left(\frac{L}{E}\right)\dot{F}_1 + \left(\frac{L_aJ}{Ek_m}\right)\ddot{F}_2 + \left(\frac{L_aB + R_aJ}{Ek_m}\right)\dot{F}_2 + \left(\frac{R_aB + k_m^2}{Ek_m}\right)F_2 + \left(\frac{L_a}{Ek_m}\right)\dot{t}_L \\
&\quad + \left(\frac{R_a}{k_m}\right)\tau_L \\
u_2 &= \left(\frac{LCL_aJ}{Ek_m}\right)F_2^{(4)} + \frac{L}{E}\left(\frac{C(L_aB + R_aJ)}{k_m} + \frac{L_aJ}{Rk_m}\right)F_2^{(3)} \\
&\quad + \left\{\frac{L}{E}\left(\frac{C(R_aB + k_m^2)}{k_m} + \frac{(L_aB + R_aJ)}{Rk_m} + \frac{J}{k_m}\right) + \frac{L_aJ}{Ek_m}\right\}\ddot{F}_2 \\
&\quad + \left\{\frac{L}{E}\left(\frac{(R_aB + k_m^2)}{Rk_m} + \frac{B}{k_m}\right) + \frac{(L_aB + R_aJ)}{Ek_m}\right\}\dot{F}_2 \\
&\quad + \left(\frac{R_aB + k_m^2}{Ek_m}\right)F_2 - \left(\frac{L}{E}\right)\dot{F}_1 + \left(\frac{LCL_a}{Ek_m}\right)\tau_L^{(3)} + \frac{L}{E}\left(\frac{CR_a}{k_m} + \frac{L_a}{Rk_m}\right)\dot{t}_L \\
&\quad + \frac{L}{E}\left\{\left(\frac{R_a}{Rk_m} + \frac{1}{k_m}\right) - \frac{L_a}{k_m}\right\}\tau_L
\end{aligned} \tag{3.16}$$

La parametrización diferencial proporcionada por la propiedad de planitud diferencial contiene información útil acerca de las variables de estado del sistema, relacionando cada una de ellas en términos de la salida plana de un sistema diferencialmente plano.

De las expresiones anteriores, la relación entre las derivadas de la salida plana de mayor orden y las entradas de control, no requieren de extensiones dinámicas y se pueden expresar como se muestra en (3.17).

$$\begin{aligned}
u_1 &= \left(\frac{L}{E}\right) \dot{F}_1 + \phi_1 \\
u_2 &= \left(\frac{LCL_aJ}{Ek_m}\right) F_2^{(4)} - \left(\frac{L}{E}\right) \dot{F}_1 + \phi_2
\end{aligned} \tag{3.17}$$

donde las  $\phi_i$  incluyen todas las no-linealidades que afectan el funcionamiento del sistema, se consideran perturbaciones internas y externas. De manera matricial se pueden representar mediante (3.18).

$$\begin{pmatrix} u_1 \\ u_2 \end{pmatrix} = \begin{pmatrix} \frac{L}{E} & 0 \\ -\frac{L}{E} & \frac{LCL_aJ}{Ek_m} \end{pmatrix} \begin{pmatrix} \dot{F}_1 \\ F_2^{(4)} \end{pmatrix} + \begin{pmatrix} \phi_1 \\ \phi_2 \end{pmatrix} \tag{3.18}$$

con:

$$\begin{aligned}
\phi_1 &= \left(\frac{L_aJ}{Ek_m}\right) \ddot{F}_2 + \left(\frac{L_aB + R_aJ}{Ek_m}\right) \dot{F}_2 + \left(\frac{R_aB + k_m^2}{Ek_m}\right) F_2 + \left(\frac{L_a}{Ek_m}\right) \dot{\tau}_L + \left(\frac{R_a}{k_m}\right) \tau_L \\
\phi_2 &= \frac{L}{E} \left( \frac{C(L_aB + R_aJ)}{k_m} + \frac{L_aJ}{Rk_m} \right) F_2^{(3)} \\
&\quad + \left\{ \frac{L}{E} \left( \frac{C(R_aB + k_m^2)}{k_m} + \frac{(L_aB + R_aJ)}{Rk_m} + \frac{J}{k_m} \right) - \frac{L_aJ}{Ek_m} \right\} \ddot{F}_2 \\
&\quad + \left\{ \left( \frac{(L_aB + R_aJ)}{Rk_m} + \frac{B}{k_m} \right) - \left( \frac{L_aB + R_aJ}{ERk_m} \right) \right\} \dot{F}_2 - \left( \frac{R_aB + k_m^2}{Ek_m} \right) F_2 \\
&\quad + \left( \frac{LCL_a}{Ek_m} \right) \tau_L^{(3)} + \frac{L}{E} \left( \frac{CR_a}{k_m} + \frac{L_a}{Rk_m} \right) \dot{\tau}_L + \frac{L}{E} \left\{ \left( \frac{R_a}{Rk_m} + \frac{1}{k_m} \right) - \frac{L_a}{k_m} \right\} \tau_L
\end{aligned} \tag{3.19}$$

En (3.20) se reordena el sistema para obtener una relación que exhiba la estructura ganancia integral fundamental de las no linealidades del sistema.

$$\begin{pmatrix} \dot{F}_1 \\ F_2^{(4)} \end{pmatrix} = \begin{pmatrix} \frac{E}{L} & 0 \\ \frac{Ek_m}{LCL_aJ} & \frac{Ek_m}{LCL_aJ} \end{pmatrix} \begin{pmatrix} u_1 \\ u_2 \end{pmatrix} + \begin{pmatrix} \phi_1 \\ \phi_2 \end{pmatrix} \tag{3.20}$$

En base a la matriz desacoplada (3.20), se reduce el sistema multi-variable en sistemas independientes y se diseña un observador para cada uno.

### ***Paso 5. Proposición de las referencias nominales de las salidas planas***

El estudio de los sistemas de control se puede dividir en dos problemas principales: regulación y seguimiento: El problema de regulación consiste en hacer que la salida de un proceso tome un valor deseado determinado, partiendo de cualquier valor inicial, y se mantenga en este valor.

El conjunto de variables que calificaron como salidas planas  $F_1 = x_1$  y  $F_2 = x_5$  tienen significado físico, y representan la corriente del convertidor de potencia y la velocidad angular del motor respectivamente. Puesto que en este trabajo el controlador resuelve un problema de regulación, las componentes de referencia nominales de la salida plana son valores constantes.

$$\begin{bmatrix} F_1^* \\ F_2^* \end{bmatrix} = \begin{bmatrix} i_1^* \\ \omega^* \end{bmatrix} \quad (3.21)$$

Las componentes de referencia nominales también se pueden representar mediante la ecuación (3.22)

$$\begin{bmatrix} F_1^* \\ F_2^* \end{bmatrix} = \begin{bmatrix} \bar{i}_1 \\ \bar{\omega} \end{bmatrix} \quad (3.22)$$

### ***Paso 6. Diseño del controlador ADRC multi-variable.***

El ADRC es un controlador retroalimentado que funciona en base a los estados estimados de la planta mediante observadores GPI. En este caso se requiere de dos estimadores para el diseño de este controlador.

**a) Diseño del observador perturbaciones y de corriente.** En (3.23) se diseña un observador GPI para estimar la perturbación  $s_1 = \varphi_1$  y simultáneamente se estima la corriente  $i_1$ .

$$\begin{aligned} \dot{\hat{i}}_1 &= \left(\frac{E}{L}\right) u_1 + S_1 + L_1(i_1 - \hat{i}_1) \\ \dot{s}_1 &= L_0(i_1 - \hat{i}_1) \end{aligned} \quad (3.23)$$

Donde  $\hat{i}_1$  representa la estimación redundante de la corriente. El error de estimación  $e = i_1 - \hat{i}_1$  satisface la siguiente ecuación diferencial lineal perturbada.

$$\ddot{e} + L_1\dot{e} + L_0e = 0 \quad (3.24)$$

Ahora, se lleva la ecuación diferencial (3.24) a la representación de espacio de estado, para obtener de esta manera, en forma matricial, la expresión dinámica del error como sigue:

$$\begin{bmatrix} \dot{e} \\ \ddot{e} \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ L_0 & L_1 \end{bmatrix} \begin{bmatrix} e \\ \dot{e} \end{bmatrix} \quad (3.25)$$

Las constantes de la última fila son los coeficientes de la ecuación diferencial. Como la ecuación diferencial (3.25) es lineal con coeficientes constantes y las condiciones iniciales son cero, se aplica la transformada de Laplace para obtener el polinomio característico del error de seguimiento en la variable compleja,

$$s^2 + L_1s + L_0 = 0 \quad (3.26)$$

Los coeficientes del polinomio se seleccionan de manera que (3.26) debe ser Hurwitz, es decir, las raíces del polinomio yacen en el semiplano izquierdo del plano complejo. Una

manera de colocar adecuadamente las raíces es mediante un polinomio conocido de segundo orden como el siguiente:

$$\begin{aligned} P_1 &= S^2 + (2\zeta_1\omega_{n1})S + \omega_{n1}^2 \\ L_0 &= \omega_{n1}^2 \\ L_1 &= 2\zeta_1\omega_{n1} \end{aligned} \quad (3.27)$$

**b) Diseño del observador de perturbaciones y de velocidad.** De manera similar se diseña un observador GPI para estimar la perturbación  $g_1 = \varphi_2$  y de manera simultánea se estiman la velocidad ( $\omega$ ), la derivada de la velocidad ( $\omega_1 = \dot{\omega}$ ), la doble derivada de la velocidad ( $\omega_2 = \ddot{\omega}$ ), y la triple derivada de la velocidad ( $\omega_3 = \dddot{\omega}$ ).

$$\begin{aligned} \dot{\hat{\omega}} &= \hat{\omega}_1 + \lambda_4(\omega - \hat{\omega}) \\ \dot{\hat{\omega}}_1 &= \hat{\omega}_2 + \lambda_3(\omega - \hat{\omega}) \\ \dot{\hat{\omega}}_2 &= \hat{\omega}_3 + \lambda_2(\omega - \hat{\omega}) \\ \dot{\hat{\omega}}_3 &= \left( \frac{Ek_m}{LCL_dJ} \right) (u_1 + u_2) + g_1 + \lambda_1(\omega - \hat{\omega}) \\ \dot{g}_1 &= \lambda_0(\omega - \hat{\omega}) \end{aligned} \quad (3.28)$$

donde  $\hat{\omega}$  representa la estimación redundante de la velocidad. El error de estimación  $e = \omega - \hat{\omega}$  satisface la siguiente ecuación diferencial lineal perturbada

$$e^{(5)} + \lambda_4 e^{(4)} + \lambda_3 e^{(3)} + \lambda_2 \ddot{e} + \lambda_1 \dot{e} + \lambda_0 e = 0 \quad (3.29)$$

Ahora, se lleva la ecuación diferencial (3.29) a la representación de espacio de estado, para obtener de esta manera, en forma matricial, la expresión dinámica del error como sigue:

$$\begin{bmatrix} \dot{e} \\ \ddot{e} \\ \ddot{e} \\ e^{(4)} \\ e^{(5)} \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \\ \lambda_0 & \lambda_1 & \lambda_2 & \lambda_3 & \lambda_4 \end{bmatrix} \begin{bmatrix} e \\ \dot{e} \\ \ddot{e} \\ \ddot{e} \\ e^{(4)} \end{bmatrix} \quad (3.30)$$

Las constantes de la última fila son los coeficientes de la ecuación diferencial. Como la ecuación diferencial (3.30) es lineal con coeficientes constantes y las condiciones iniciales son cero, se aplica la transformada de Laplace para obtener el polinomio característico del error de seguimiento en la variable compleja,

$$s^5 + \lambda_4 s^4 + \lambda_3 s^3 + \lambda_2 s^2 + \lambda_1 s + \lambda_0 = 0 \quad (3.31)$$

Los coeficientes del polinomio se seleccionan de manera que (3.31) debe ser Hurwitz, es decir, las raíces del polinomio yacen en el semiplano izquierdo del plano complejo. Una manera de colocar adecuadamente las raíces es mediante un polinomio conocido de quinto orden como el siguiente, donde se ubican los polos mediante la apropiada selección de la

frecuencia natural ( $\omega_{n2}$ ) el coeficiente de amortiguamiento ( $\zeta_2$ ) y el polo ( $a$ ) en la siguiente igualdad:

$$\begin{aligned}
P_2 &= (s^2 + 2\zeta_2\omega_{n2}s + \omega_{n2}^2)^2(s + a) \\
\lambda_4 &= 4\zeta_2\omega_{n2} + a \\
\lambda_3 &= 2\omega_{n2}^2 + 4\zeta_2^2\omega_{n2}^2 + 4\zeta_2\omega_{n2}a \\
\lambda_2 &= 4\zeta_2\omega_{n2}^3 + 2\omega_{n2}^2a + 4\zeta_2^2\omega_{n2}^2a \\
\lambda_1 &= 4\zeta_2\omega_{n2}^3a + \omega_{n2}^4 \\
\lambda_0 &= a\omega_{n2}^4
\end{aligned} \tag{3.32}$$

**c) Controladores auxiliares.** Para dar solución al problema de regulación planteada al inicio de este trabajo, es necesario definir los controladores auxiliares de tal modo que: el  $\lim_{t \rightarrow \infty} \omega(t) = \omega^*$  y el  $\lim_{t \rightarrow \infty} i(t) = i^*$ , donde  $\omega^*$  es la velocidad angular de referencia deseada e  $i_1^*$  es la corriente de referencia deseada, ambas proporcionadas como un vector constante. Además, también se consideran las derivadas de mayor orden de las salidas planas las cuales son  $\dot{F}_1$  y  $F_2^{(4)}$  tal como se muestra en la ecuación (3.16) y los estados estimados de la planta obtenidos mediante observadores GPI en las ecuaciones (3.23) y (3.28), dando como resultado los siguientes controladores virtuales retroalimentados:

$$\begin{aligned}
v_1 &= \dot{F}_1 = \dot{F}_1^* - k(F_1 - F_1^*) \\
v_1 &= i_1 = i_1^* - k(i_1 - \bar{i}_1) \\
v_1 &= -k(i_1 - \bar{i}_1) \\
v_2 &= F_2^{(4)} = F_2^{*(4)} - k_3(\hat{F}_3 - F_3^*) - k_2(\hat{F}_2 - \ddot{F}_2^*) - k_1(\hat{F}_1 - \dot{F}_1^*) \\
&\quad - k_0(F - F^*) \\
v_2 &= \omega^{(4)} = \omega^{*(4)} - k_3(\hat{\omega}_3 - \omega^{*3}) - k_2(\hat{\omega}_2 - \ddot{\omega}^*) - k_1(\hat{\omega}_1 - \dot{\omega}^*) \\
&\quad - k_0(\omega - \omega^*) \\
v_2 &= -k_3\hat{\omega}_3 - k_2\hat{\omega}_2 - k_1\hat{\omega}_1 - k_0(\omega - \bar{\omega})
\end{aligned} \tag{3.34}$$

**d) Ley de control.** Los controladores lineales se sintetizan como controladores de cancelación de perturbaciones. En (3.35) se muestra la ley de control para cada una de las entradas, donde se observan los términos de estimación de perturbaciones externas e internas y dinámica interna de la planta  $s_1$  y  $g_1$  que cancelan las perturbaciones desconocidas en ambos controladores.

$$\begin{aligned}
u_1 &= \frac{L}{E}(v_1 - s_1) \\
u_2 &= -\frac{L}{E}(v_1 - s_1) + \frac{LCL_aJ}{Ek_m}(v_2 - g_1)
\end{aligned} \tag{3.35}$$

Cabe mencionar que la ley de control propuesta tiene la tarea de regulación de la velocidad angular del sistema multi-variable. Además, al igual que los coeficientes de los

observadores GPI, los coeficientes de los controladores auxiliares se sintonizan a partir de un polinomio Hurwitz de primero y cuarto orden tal como se muestra en (3.36) y (3.37) y deben cumplir las siguientes condiciones  $k > 0$ ,  $0 < \zeta_3 < 1$  y  $\omega_{n3} > 0$ . Se ubican los polos del polinomio anterior mediante la apropiada selección de la frecuencia natural ( $\omega_{n3}$ ) el coeficiente de amortiguamiento ( $\zeta_3$ ) y el polo ( $k$ ) en la siguiente igualdad:

$$P_{C1} = (S + k)$$

$$k \geq 0 \quad (3.36)$$

$$P_{C2} = S^4 + (4\zeta_3\omega_{n3})S^3 + (4\zeta_3^2 + 2\omega_{n3}^2)S^2 + (4\zeta_3\omega_{n3}^3)S + \omega_{n3}^4$$

$$k_3 = 4\zeta_3\omega_{n3}$$

$$k_2 = 4\zeta_3^2 + 2\omega_{n3}^2 \quad (3.37)$$

$$k_1 = 4\zeta_3\omega_{n3}^3$$

$$k_0 = \omega_{n3}^4$$

#### ***Paso 7. Diseño del estimador de par de carga.***

Para estudiar el comportamiento del motor bajo diferentes condiciones de carga, se utilizó un dinamómetro acoplado al motor mediante una correa dentada. La carga mecánica que el dinamómetro produce cuando se acopla al motor consiste en: la fricción que produce la correa, las escobillas y el aire; además del par magnético que se selecciona mediante la perilla de control manual. Con la finalidad de conocer el par que ejerce la correa, las escobillas y el aire se diseña un estimador de par; que además también estima el par magnético aplicado manualmente. La ecuación (3.38) define un estimador de par de carga con base en la ecuación (3.13) donde  $f_1 = \tau_L$  el cual simultáneamente también estima la velocidad  $\Omega$ .

$$\hat{\Omega} = \frac{1}{J} (k_m I_a - B\omega - f_1) + \lambda_1 (\Omega - \hat{\Omega})$$

$$\dot{f}_1 = \lambda_0 (\Omega - \hat{\Omega}) \quad (3.38)$$

Para la sintonización del estimador de carga se utiliza un polinomio Hurwitz de segundo grado tal como se muestra en la ecuación (3.39), en donde los parámetros  $0 < \zeta_3 \leq 1$  y  $\omega_{n3} > 0$ .

$$P_3 = S^2 + (2\zeta_3\omega_{n3})S + \omega_{n3}^2$$

$$\lambda_0 = \omega_{n3}^2 \quad (3.39)$$

$$\lambda_1 = 2\zeta_3\omega_{n3}$$

**Paso 8. Discretización del controlador mediante el enfoque de Euler hacia atrás.**

La fórmula discreta de Euler hacia atrás (*Backward Euler*)  $y(n) = y(n - 1) + kTu(n)$  es de las más sencilla para la implementación de Hardware en FPGA, comparándola con la de Euler hacia adelante (*Forward Euler*) y el método trapezoidal en donde se requiere un registro para almacenar el valor anterior de la función  $u(n - 1)$ . El método de integración de Euler hacia atrás también puede mantener la estabilidad del sistema si se selecciona un tamaño de paso grande. Por lo tanto, el método de integración discreto de Euler hacia atrás es elegido para el diseño digital de los estimadores de perturbaciones y de carga tal como se muestra en las siguientes ecuaciones:

Discretización del observador de perturbaciones y de corriente.

$$\begin{aligned} \hat{i}_1[k] &= \hat{i}_1[k - 1] + T \left[ \left( \frac{E}{L} u_1[k] + s_1[k] + L_1(i_1[k] - \hat{i}_1[k]) \right) \right] \\ s_1[k] &= s_1[k - 1] + TL_0(i_1[k] - \hat{i}_1[k]) \end{aligned} \quad (3.40)$$

Discretización del observador de perturbaciones y de velocidad angular

$$\begin{aligned} \hat{\omega}[k] &= \hat{\omega}[k - 1] + T[\hat{\omega}_1[k] + \lambda_4(\omega[k] - \hat{\omega}[k])] \\ \hat{\omega}_1[k] &= \hat{\omega}_1[k - 1] + T[\hat{\omega}_2[k] + \lambda_3(\omega[k] - \hat{\omega}[k])] \\ \hat{\omega}_2[k] &= \hat{\omega}_2[k - 1] + T[\hat{\omega}_3[k] + \lambda_2(\omega[k] - \hat{\omega}[k])] \\ \hat{\omega}_3[k] &= \hat{\omega}_3[k] + T \left[ \frac{Ek_m}{LCL_a J} (u_1[k] + u_2[k]) + g_1[k] + \lambda_1(\omega[k] - \hat{\omega}[k]) \right] \\ g_1[k] &= g_1[k - 1] + T[\lambda_0(\omega[k] - \hat{\omega}[k])] \end{aligned} \quad (3.41)$$

Discretización de los controladores auxiliares

$$\begin{aligned} V_1 aux[k] &= -k[(i_1[k](k) - i_1 des[k])] \\ V_2 aux[k] &= -k_3 \hat{\omega}_3[k] - k_2 \hat{\omega}_2[k] - k_1 \hat{\omega}_1[k] - k_0[\omega[k] - \omega des[k]] \end{aligned} \quad (3.42)$$

Discretización de la ley de control

$$\begin{aligned} u_1[k] &= \frac{L}{E} [V_1 aux[k] - s_1[k]] \\ u_2[k] &= -\frac{L}{E} [V_1 aux[k] - s_1[k]] + \frac{LCL_a J}{Ek_m} [V_2 aux[k] - g_1[k]] \end{aligned} \quad (3.43)$$

Discretización del estimador de par de carga

$$\begin{aligned} \hat{\Omega}[k] &= \hat{\Omega}[k - 1] + T \left[ \left( \frac{E}{L} u_1[k] + f_1[k] + L_1(\Omega[k] - \hat{\Omega}[k]) \right) \right] \\ f_1[k] &= f_1[k - 1] + TL_0(\Omega[k] - \hat{\Omega}[k]) \end{aligned} \quad (3.44)$$

### Paso 9. Modelado del ADRC de manera digital.

Después de discretizar las ecuaciones del ADRC, el siguiente paso consiste en modelar cada una de ellas mediante el XSG, herramienta de alto nivel de abstracción utilizada para el prototipado rápido de sistemas de control en FPGAs. El modelado de este componente utiliza el enfoque de diseño basado en modelos (MBD), el cual consiste de un método visual y matemático para abordar problemas asociados con el diseño de sistemas complejos. Los diseñadores pueden definir características avanzadas de funcionamiento empleando bloques prediseñados en vez de utilizar estructuras complejas y complejos códigos de software. Esto resulta en la elaboración rápida de un prototipo, prueba y verificación de software. Los bloques principales del accionador eléctrico de motores son los observadores GPI, el estimador de par, los controladores auxiliares y la ley de control lineal, así como los moduladores por anchura de pulsos, los cuales se describen a continuación:

a) **Observador de perturbaciones y de corriente.** La Figura 3.12 muestra el estimador de perturbaciones internas y externas  $s_1$  que simultáneamente estima también la corriente de uno de los convertidores  $i_1$  y que se describe mediante el conjunto de ecuaciones (3.40).

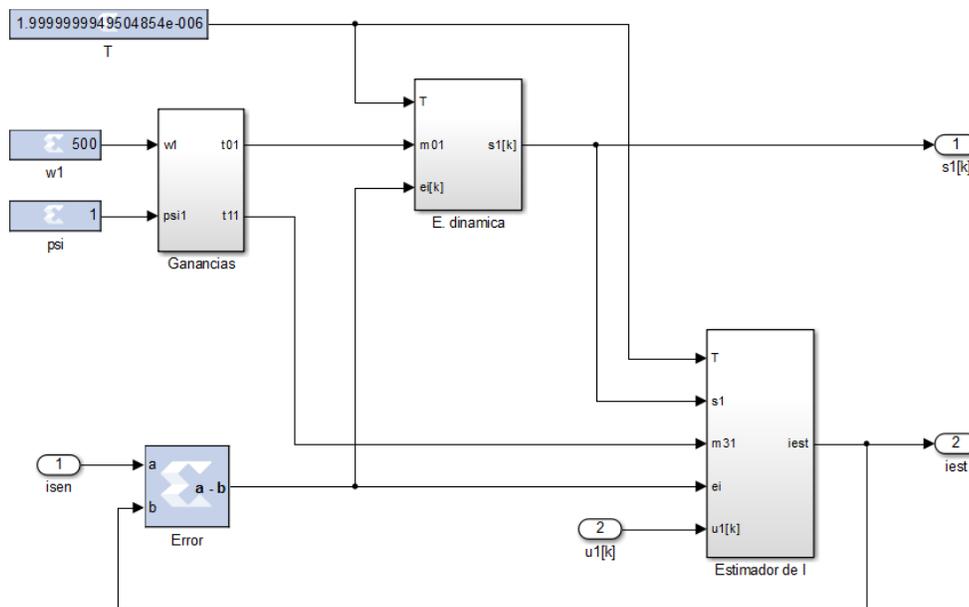


Figura 3.12. Modelado del observador de perturbaciones y de corriente.

b) **Observador de perturbaciones y de velocidad.** En la Figura 3.13 se muestra el estimador de perturbaciones internas y externas  $g_1$  que simultáneamente estima la velocidad angular y sus derivadas, el cual se describe mediante el conjunto de ecuaciones (3.41). Es importante resaltar que en cada uno de los estimadores se utiliza un periodo de muestreo de  $2 \mu s$ .

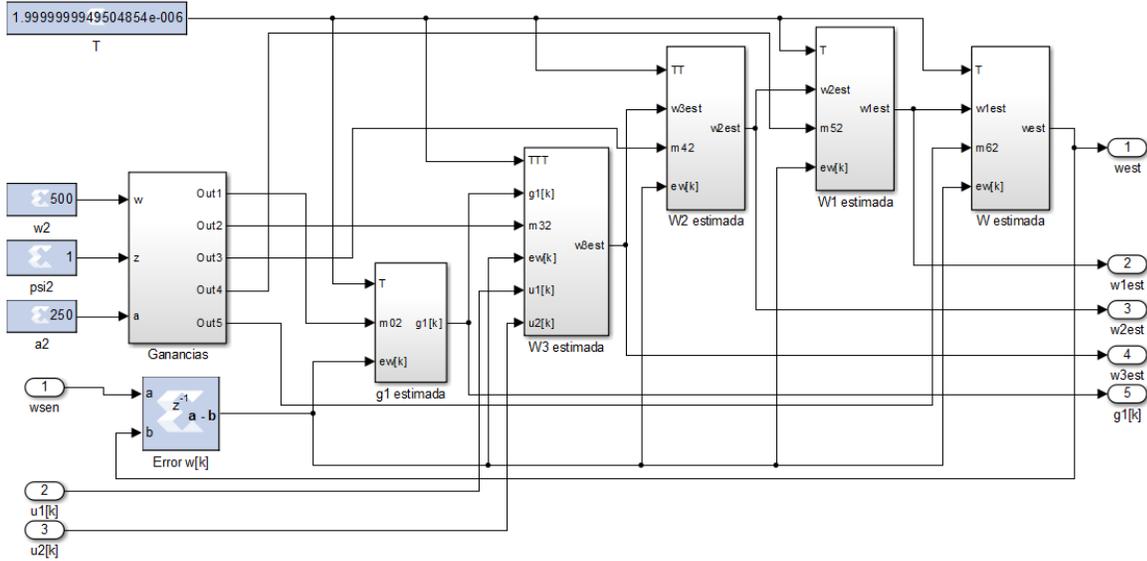


Figura 3.13. Modelado del observador de perturbaciones y de velocidad.

**c) Controladores auxiliares.** Los controladores auxiliares son parte importante dentro de la ley de control por que proporcionan el comportamiento deseado. El subcomponente de Matlab/Simulink que tiene por nombre “Controladores lineales” tal como se muestra en la Figura 3-19, internamente contiene los controladores auxiliares o virtuales, dichos controladores se describen mediante el conjunto de ecuaciones discretizadas (3.42) y se muestran en las Figuras 3.14 y 3.15.

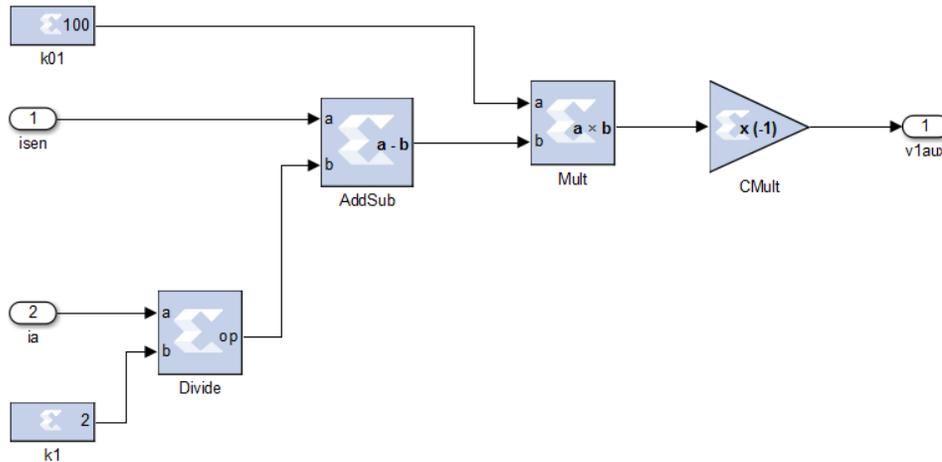


Figura 3.14. Modelado del controlador virtual V1aux.

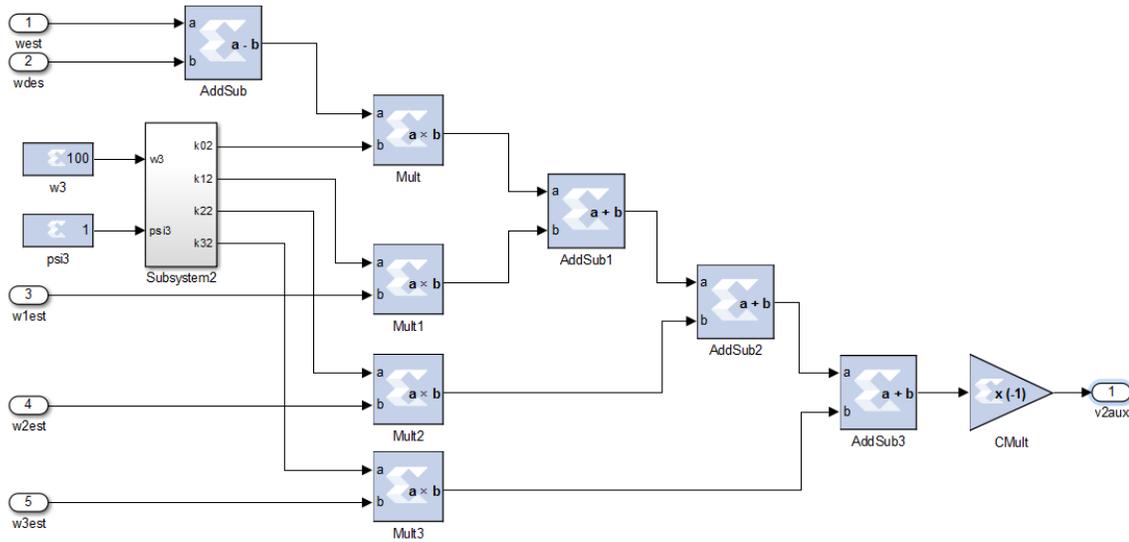


Figura 3.15. Modelado del controlador virtual V2aux.

**d) Ley de control.** Esta ley contiene los controladores de rechazo de perturbaciones en donde se ejecutan las tareas de cancelación de perturbaciones (ver Figura 3.16).

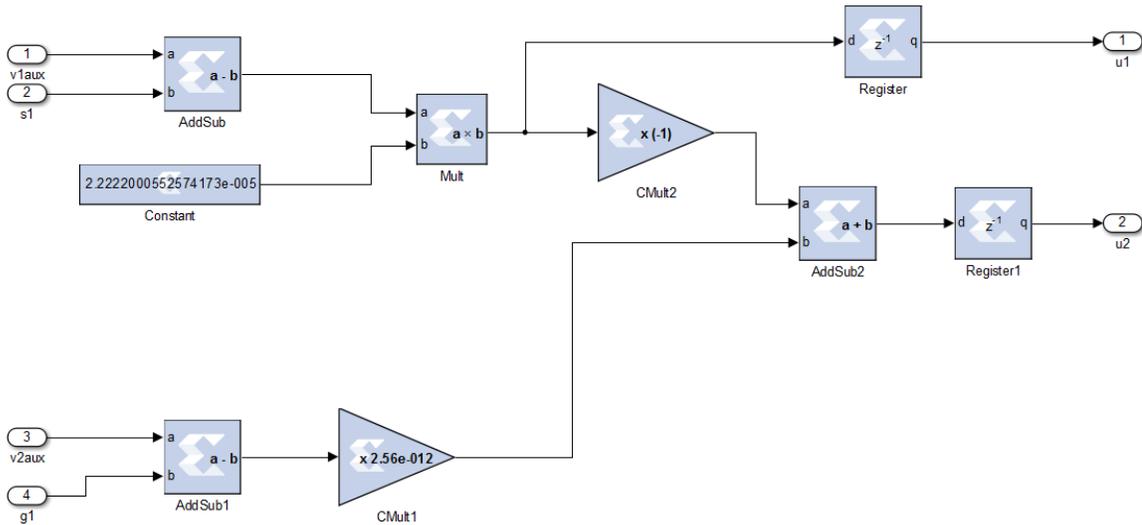


Figura 3.16. Modelado del controlador ADRC.

**e) Estimador de par.** La figura 3.17 muestra el estimador de par de carga que también simultáneamente estima la velocidad angular del motor y se describe mediante el conjunto de ecuaciones (3.44).

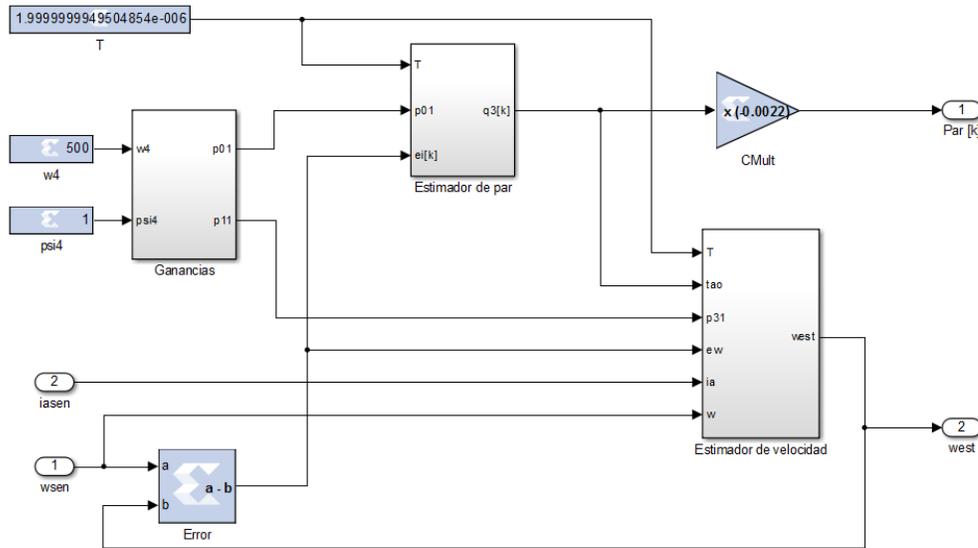


Figura 3.17. Modelado del estimador de par.

**f) Generador de la señal PWM.** Debido a que el controlador no puede comandar apropiadamente la posición de los interruptores del convertidor CD/CD reductor paralelo, ya que fue diseñado sobre la base de su modelo promedio, se utilizan dos moduladores de anchura de pulsos PWM para cumplir esta tarea (ver Figura 3.18). Este componente incluye el modelado de dos PWM de rampa simple idénticos, formados por un contador ascendente de corrida libre de 11 bits y un comparador de 10 bits, donde los valores de referencia son las  $u_{1-av}$  y  $u_{2-av}$  del componente ADRC. La frecuencia de las señales de salida de los PWM es de 50 kHz.

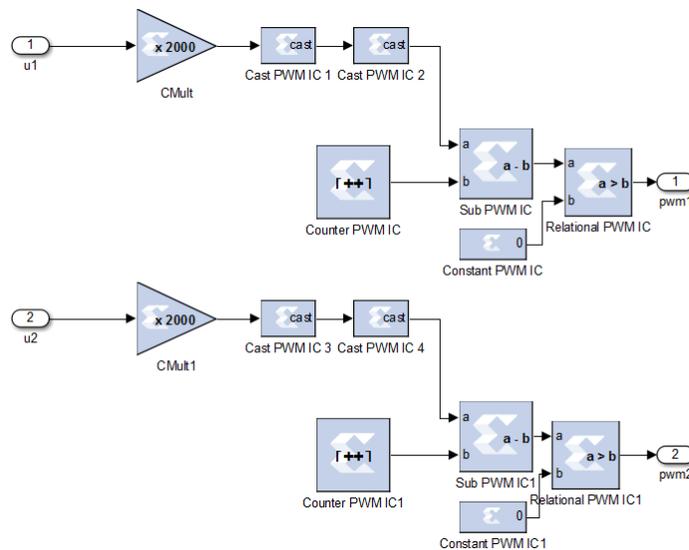


Figura 3.18. Modelado de los PWM.

Finalmente, en la Figura 3.19 se muestra la integración completa del controlador ADRC junto con el PWM. El subsistema de Matlab/Simulink que tiene por nombre

“Observadores GPI” internamente está formado por los tres estimadores para cumplir la función requerida. Mientras que el subsistema marcado como controladores lineales incluye los controladores auxiliares y la ley de control final. Los bloques de color amarillo en la entrada y la salida del sistema acoplan la etapa de control y la etapa de potencia del mismo. Las entradas de corriente y velocidad al FPGA se digitalizan con un periodo de muestreo de 2  $\mu$ s. Nótese que en el bloque del controlador lineal es necesario indicar el valor de la velocidad de referencia deseada de 100 Rad/s.

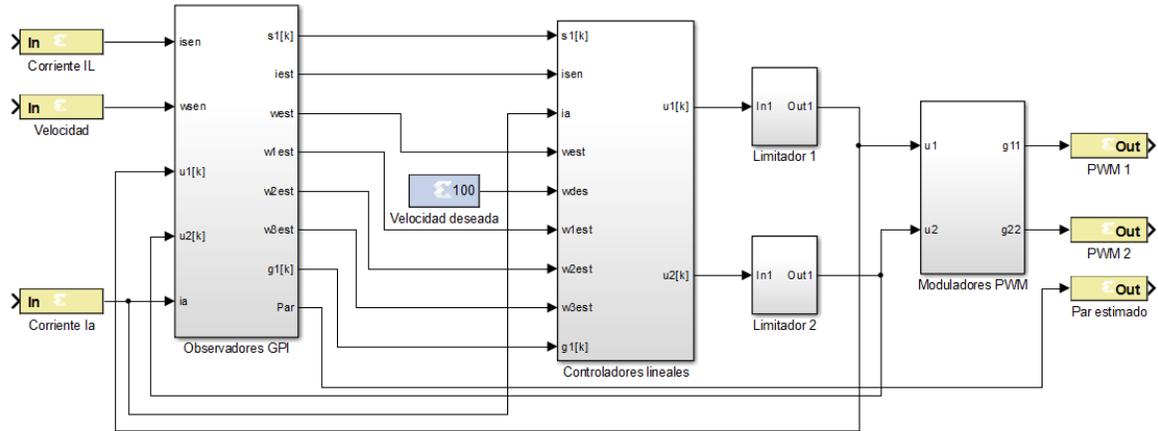


Figura 3.19. Modelado del controlador ADRC.

### 3.4.2.3. Controlador del DAC

Una parte importante del sistema propuesto es aquella que permite monitorear el resultado de la arquitectura implementadas en el FPGA, tales como señales de control, corriente, velocidad y el par de salida. El controlador del DAC es el componente que permite cumplir con esta función. Este componente es el modelado en VHDL del protocolo SPI, mostrado en la Figura 3.20, necesario para realizar una interface con el DAC121S101. El modelado del componente es representado por la FSM mostrada en la Figura 3.21.

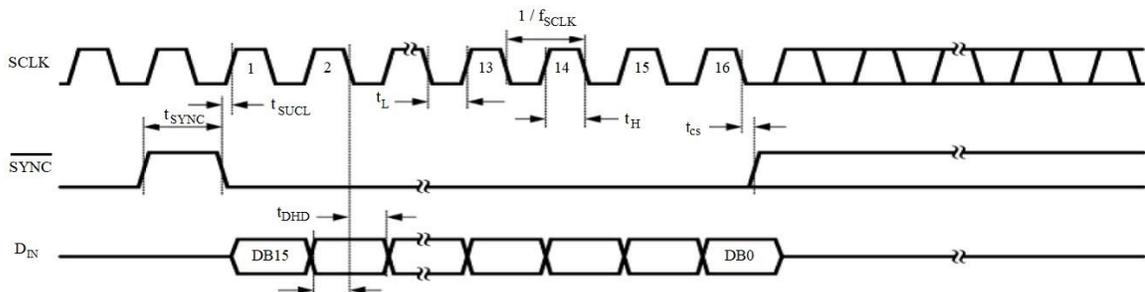


Figura 3.20. Diagrama de tiempos del DAC.

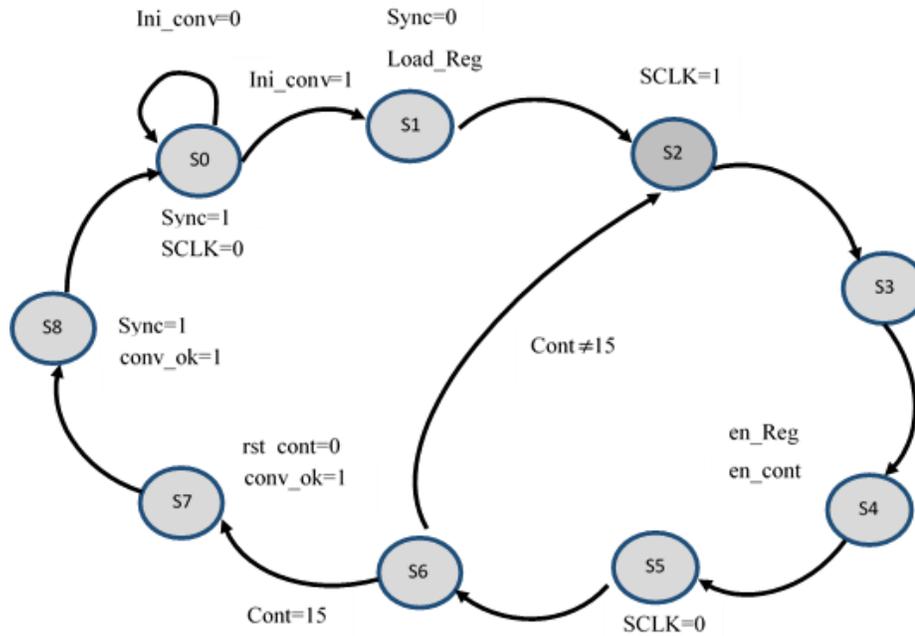


Figura 3.21. Máquina de estados utilizada en el modelado del controlador del DAC.

Cuando se activa la señal *ini\_conv*, este componente inicia su operación generando la señal de habilitación del DAC, *SYNC*, la señal de sincronía, *SCLK*, la señal que almacena el dato a ser enviado al DAC en el registro de corrimiento, *load\_reg*, la señal que habilita a este registro de corrimiento, *en\_reg*, y las señales auxiliares para complementar la operación del componente, *en\_cont*, y *rst\_con*. La FSM indica el final de su operación mediante la señal *conv\_ok*. El entorno System Generator permite fácilmente integrar un componente modelado con VHDL y hacerlo interactuar con otros componentes del sistema que se está modelando.

#### 3.4.2.4. Integración del subsistema de software

La figura 3.22 muestra la interacción que tienen los diferentes componentes que forman parte del subsistema de software. La operación se puede resumir en la siguiente secuencia, se genera una señal (un pulso en alto durante un ciclo de reloj conforme a la frecuencia de operación) para habilitar los registros/retardos del controlador ADRC. Con ello, estos registros funcionan en la frecuencia de muestreo del ADC y no cada ciclo de reloj del FPGA (evitando una actualización de datos errónea). La señal CS del ADC es la que se utiliza para generar un único pulso para habilitar los registros/retardos, se utiliza esta señal porque es la que controla la frecuencia a la cual se está muestreando. Nótese que para la simulación en Matlab/Simulink no fue necesario habilitar los registros/retardos cada  $2 \mu\text{s}$  porque el sistema funciona dependiendo del cambio de los datos de entrada, lo cual se configura para trabajar a  $2 \mu\text{s}$ , pero en el FPGA los registros/retardos trabajan cada  $10 \text{ ns}$  (periodo del FPGA), es por eso que la manera de controlarlos es habilitarlos durante un ciclo de reloj cada  $2 \mu\text{s}$ .

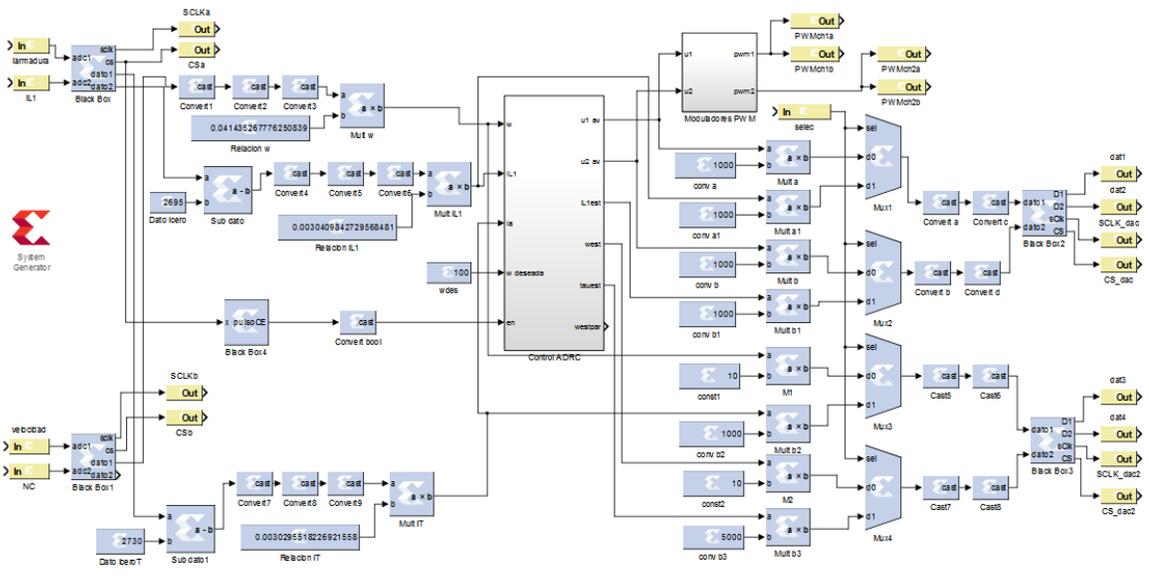


Figura 3.22. Diseño integrado para programar la tarjeta Nexys 4.

El resultado de la síntesis del subsistema de software para un FPGA Artix-7 100T se muestran en la Tabla 3.5.

Tabla 3.5. Recursos utilizados por el FPGA.

Recurso	Utilizados	Disponibles	Porcentaje utilizado
Slice registers	1,318	126,800	1%
Slice LUT's	17,899	63,400	28%
Bonded IOBs	22	210	10%
BUFG/BUFGCTRLs	3	32	9%
DSP48E1s	152	240	63%

### 3.5. Integración hardware y software

Esta fase de la metodología consiste en formar la plataforma experimental del sistema propuesto mediante la integración de los subsistemas de hardware y software. En la Figura 3.23 se muestra la plataforma experimental y el equipo utilizado en este trabajo de investigación. Para mayores detalles se muestra también la Figura 3.24, la cual muestra el motor de CD de la marca Baldor modelo CD3425 cuyas características son 90 V, 0.25 HP, 1750 RPM con su devanado de armadura, los devanados de campo conectados en serie y alimentados de manera independiente, así como el reóstato de campo para el ajuste de la corriente del mismo. Además, se muestra también el motor de impulsión/dinamómetro modelo 8960-1X para aplicar el par externo al eje del motor con sus respectivas salidas de par y velocidad. En la Figura 3.25 se muestran las fuentes de alimentación para alimentar el devanado de campo del motor y la etapa de control, la computadora portátil con las herramientas de software Matlab/Simulink y System Generator de Xilinx, el convertidor

CD/CD reductor paralelo, la etapa de aislamiento y los drivers correspondientes, así como la tarjeta utilizada para el algoritmo de control. Además, se muestra el equipo de medición utilizado para los mismos propósitos.

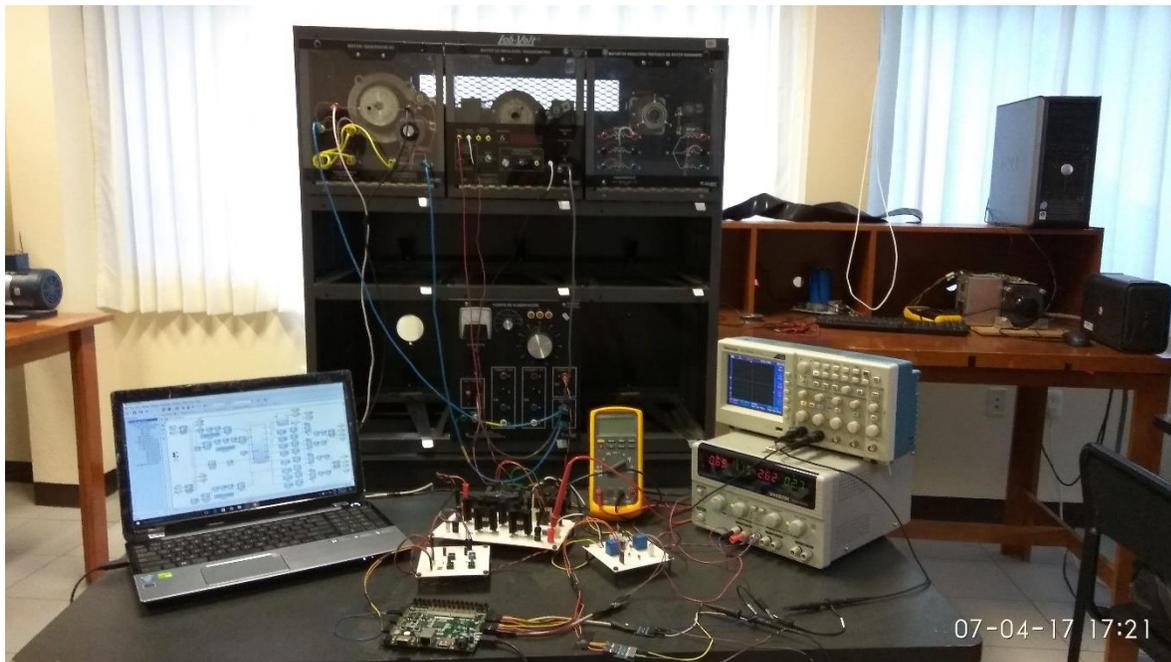


Figura 3.23. Prototipo experimental del impulsor de motores de CD.

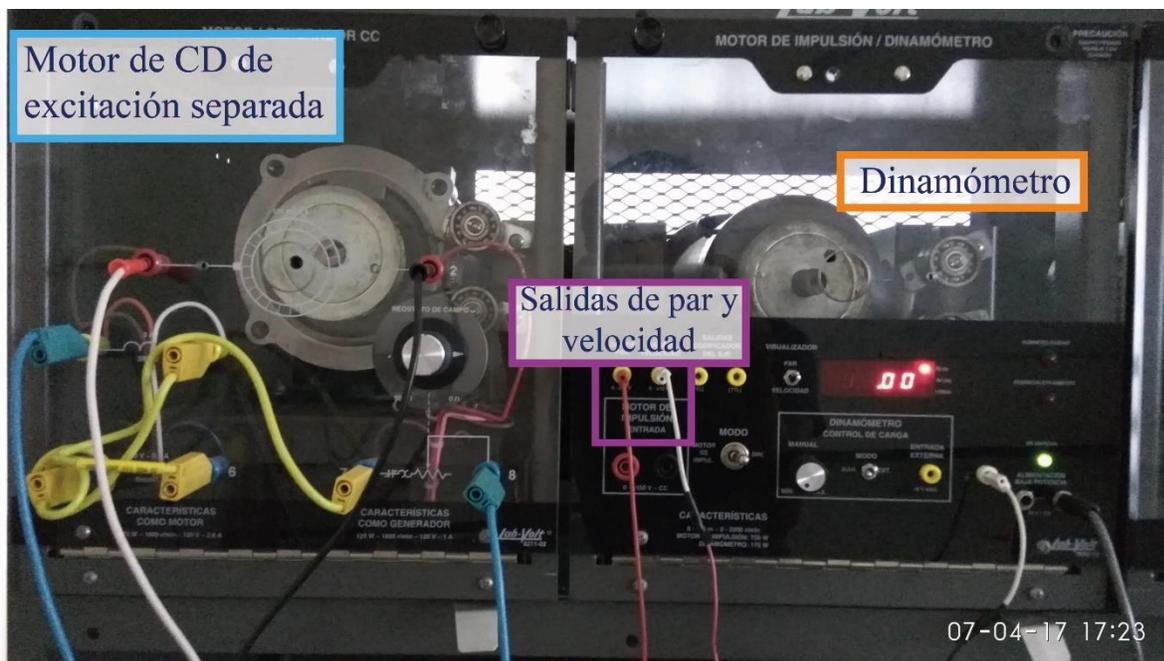


Figura 3.24. Prototipo experimental detallado (parte del motor de CD).

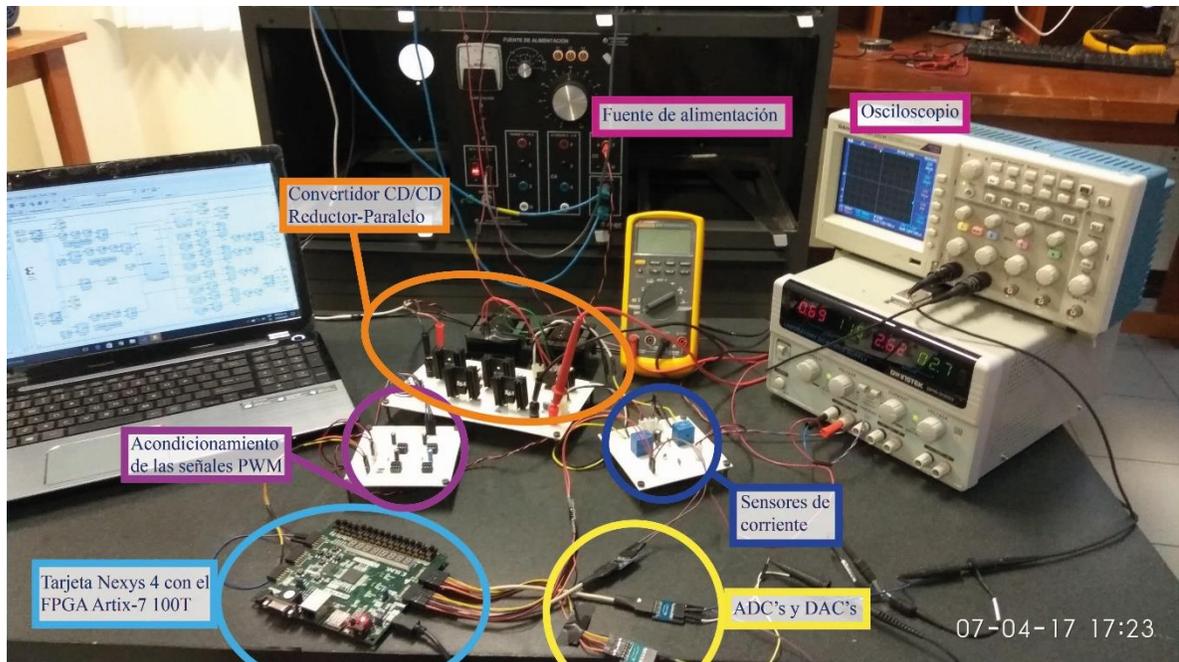


Figura 3.25. Prototipo experimental detallado (parte de potencia y control).



## Capítulo 4. Pruebas y resultados

Este capítulo representa la última fase de la metodología utilizada en el diseño del sistema propuesto en este trabajo de tesis y es la validación de dicho sistema mediante una serie de pruebas definidas para determinar su correcto funcionamiento.

### 4.1. Resultados de simulación

Después de diseñar cada uno de los módulos del controlador multi-variable mediante la técnica ADRC (observadores, controladores, estimador de par y moduladores PWM) se procede a efectuar simulaciones del sistema. En la Figura 4.1 se muestra la etapa de potencia y la de control acopladas mediante bloques especiales que se encargan de la conversión de datos, es aquí cuando se destaca la importancia de utilizar la herramienta *System Generator* en este trabajo, ya que no solamente se utiliza para realizar interconexión de bloques para la síntesis, sino que también permite interactuar con los propios bloques de Matlab/Simulink y con ello efectuar simulaciones del funcionamiento de los sistemas emulando el comportamiento del FPGA. En la misma figura se muestran los bloques del par externo aplicado, que matemáticamente se puede expresar mediante la ecuación (4.1) y donde también se observa la velocidad angular deseada que en este caso es de 100 Rad/s. Es importante mencionar que el periodo de muestreo utilizado es de 2  $\mu$ s y en la Tabla 4.1 se muestran los parámetros de sintonización utilizados para estas pruebas.

$$T = \begin{cases} 0.0 \text{ N} \cdot \text{m} & t < 0.4 \text{ s} \\ 0.5 \text{ N} \cdot \text{m} & 0.4 \text{ s} < t < 0.7 \text{ s} \\ 0.8 \text{ N} \cdot \text{m} & 0.7 \text{ s} < t < 1 \text{ s} \end{cases} \quad (4.1)$$

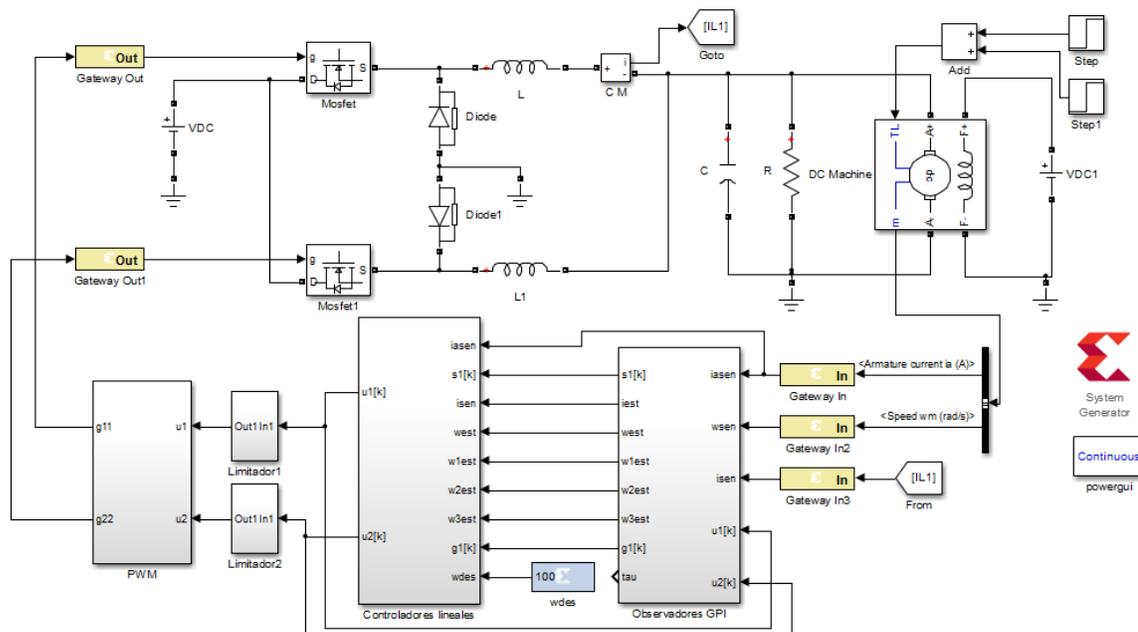


Figura 4.1. Modelado del sistema impulsor de motores de CD.

Tabla 4.1. Parámetros de sintonización para la simulación.

<b>Observadores</b>	Corriente	$\omega_1$	4000
		$\zeta_1$	1
	Velocidad	$\omega_2$	4000
		$\zeta_2$	1
		$a$	2000
	Par	$\omega_4$	4000
$\zeta_3$		1	
<b>Controladores</b>	$u_1$	$k$	600
	$u_2$	$\omega_3$	600
		$\zeta_4$	1

Las variables de salida del sistema se describen a continuación: en la Figura 4.2 se muestra el voltaje de salida en las terminales del convertidor, el cual desarrolla un voltaje de 89 V cercano al voltaje nominal del motor en el arranque del mismo, disminuyendo a un voltaje de estado estable de 41 V con el motor trabajando en vacío. Como consecuencia del par externo aplicado al motor se generan transitorios de voltaje e incrementos del mismo hasta llegar a 51 V en 0.4 s y 57 V en 0.7 s. En la Figura 4.3 se muestran las corrientes de cada uno de los inductores del convertidor, con transitorios de 4 y 8 A al inicio atribuidos a la corriente de armadura característica de este tipo de motores, después del transitorio el convertidor entra en modo discontinuo puesto que ambas corrientes llegan a valer cero en algún momento, el rizo de las corrientes es de 0.8 A con un promedio de 0.35 A. El funcionamiento anterior se atribuye a la baja potencia del motor y además de que se encuentra funcionando en vacío. Como consecuencia del par externo aplicado se generan transitorios de corriente e incrementos de las mismas proporcionales al par aplicado, con valores de 1.1 A en 0.4 s y 1.5 A en 0.7 s en promedio. Con la finalidad de observar el equilibrio de las corrientes se simulan las corrientes promedio de ambos inductores como se muestra en la Figura 4.4. Finalmente, en la Figura 4.5 se demuestra mediante simulación la efectividad del observador de corriente.

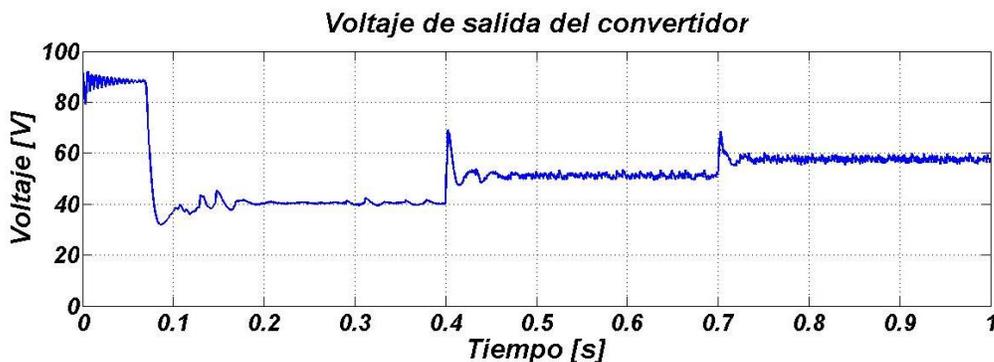


Figura 4.2. Voltaje de salida del convertidor.

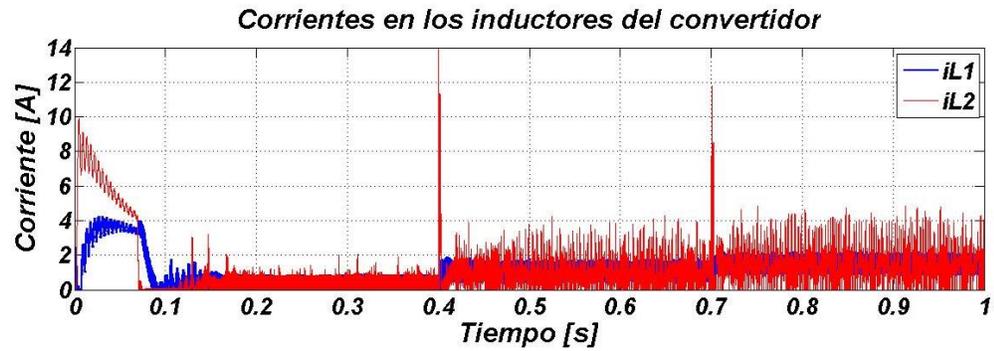


Figura 4.3. Corrientes de ambos inductores del convertidor.

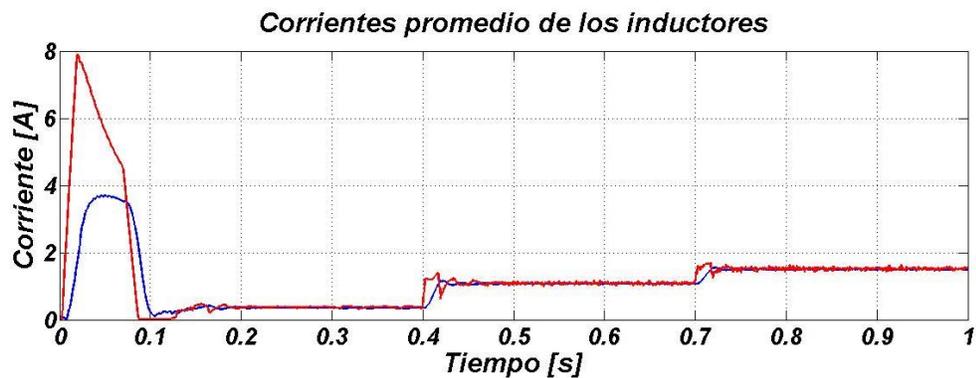


Figura 4.4. Corrientes promedio en ambos inductores del convertidor.

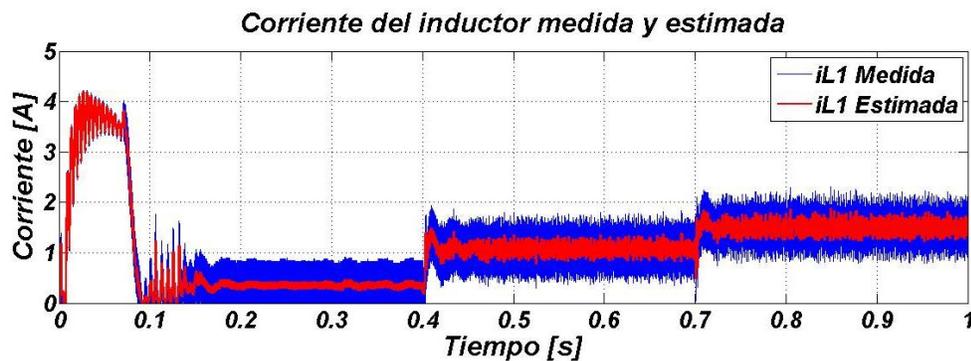


Figura 4.5. Corriente medida y estimada de uno de los inductores del convertidor.

Dado que el motor se encuentra configurado como motor de excitación separada, se requiere de una fuente de voltaje de CD extra para generar la corriente de campo requerida para la generación del par que hará funcionar al motor. Dicha corriente tiene un valor constante de 0.36 A tal como se muestra en la Figura 4.6. Mientras que en la Figura 4.7 se muestra la corriente de armadura con una corriente de arranque de aproximadamente 10.5 A, cabe mencionar que este arranque es característico en este tipo de motores como se mencionó en la sección anterior, después de cierto tiempo la corriente se estabiliza en un valor de 0.7

A sin par externo aplicado. Posteriormente, después de aplicar el par correspondiente se generan transitorios y se incrementa la corriente hasta 2.15 A en 0.4 s y 3 A en 0.7 s la cual corresponde con la corriente nominal del motor. A diferencia de las corrientes en los inductores del convertidor la corriente de armadura tiene un rizado menor gracias a la inductancia de la misma, la cual actúa como un filtro pasa bajas.

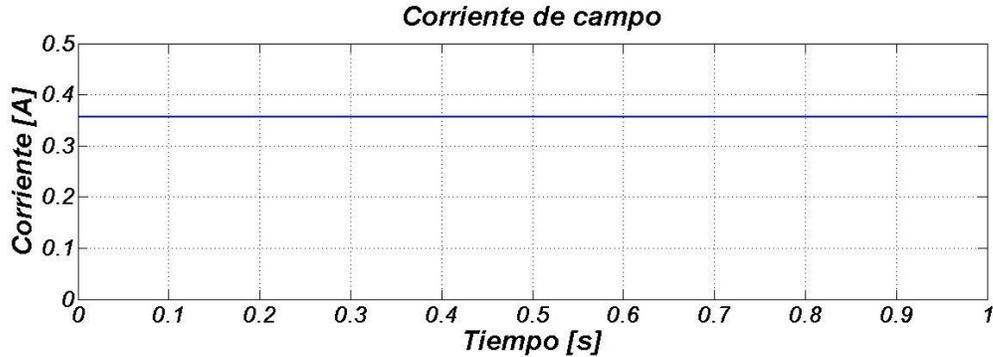


Figura 4.6. Corriente de campo del motor de CD.

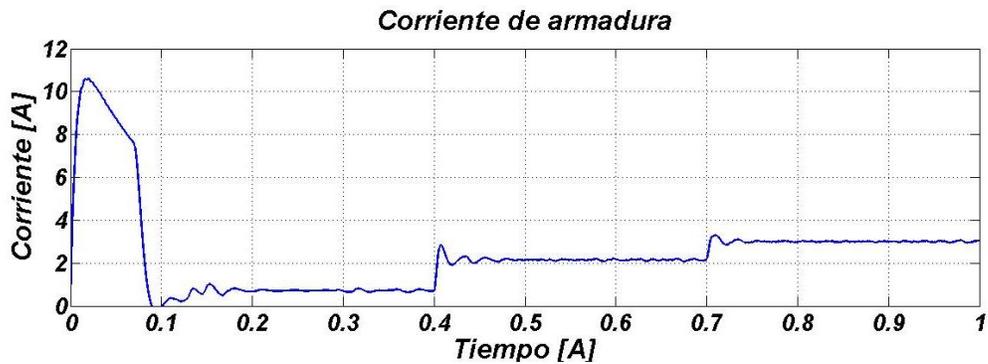


Figura 4.7. Corriente de armadura del motor.

En la Figura 4.8 se muestra el par externo aplicado al motor de manera súbita en 0.4 s y 0.7 s según la ecuación (4.1). En la Figura 4.9 se muestra el par estimado cuyo comportamiento es igual al par aplicado, con transitorios en 0.4 s y 0.7 s con lo cual se demuestra la efectividad del estimador. Puesto que el par inducido por el motor de CD es proporcional a la corriente de armadura, este presenta un comportamiento similar a dicha corriente tal como se muestra en la Figura 4.10. Considerando que inicialmente el motor se encuentra trabajando en vacío, el par de arranque que desarrolla tiene un pico de 3.7 N·m, logrando un valor de estado estable de 0.25 N·m con incrementos sucesivos en 0.75 N·m y 1.05 N·m como consecuencia del par externo aplicado.

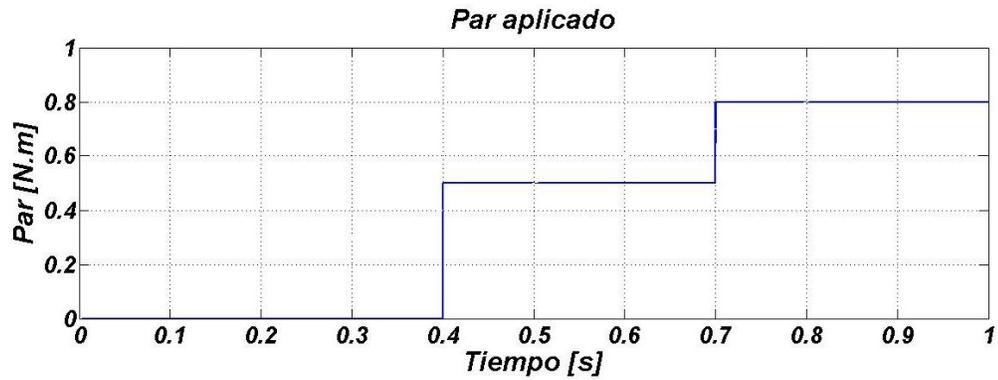


Figura 4.8. Par externo aplicado al motor.

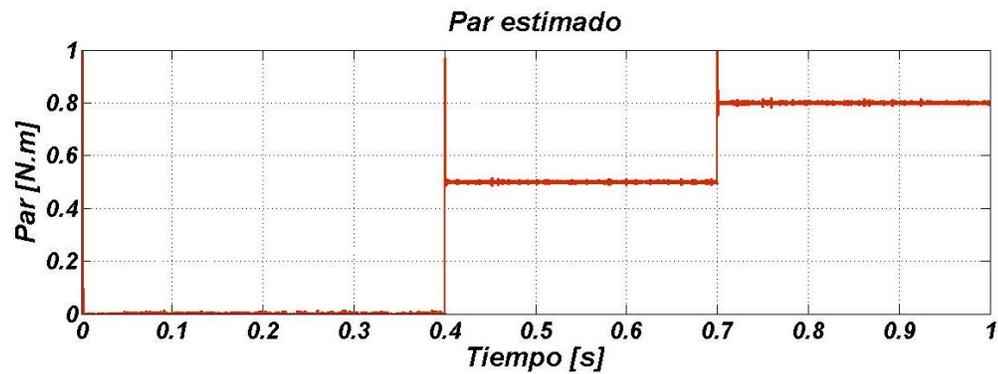


Figura 4.9. Par de carga estimado.

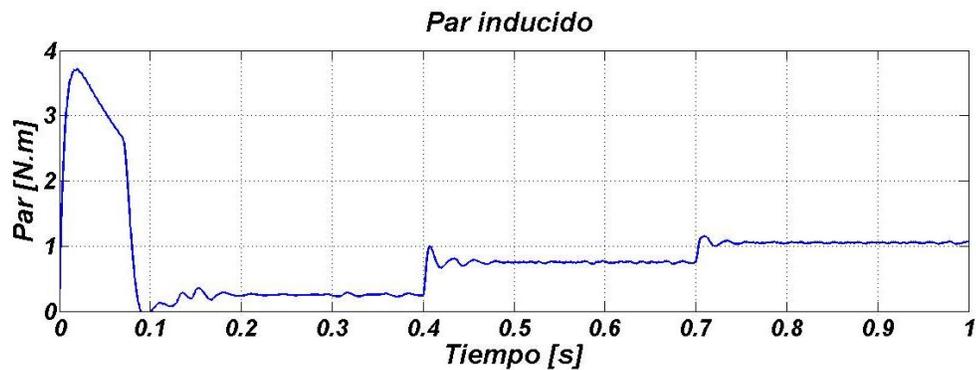


Figura 4.10. Par inducido.

En la Figura 4.11 se muestra la velocidad angular del motor, partiendo de un valor de cero, considerando que inicialmente la armadura está en reposo. Sin embargo, una vez que la armadura empieza a girar, la velocidad angular se incrementa en función del voltaje aplicado lográndose estabilizar en un valor de 100 rad/s. En la misma figura es importante resaltar lo siguiente, primero la efectividad del estimador de velocidad puesto que ambas señales son exactamente iguales y por último la robustez del mismo ya que el par aplicado tiene poco efecto sobre la velocidad de referencia deseada, dando como resultado un controlador robusto ante perturbaciones externas.

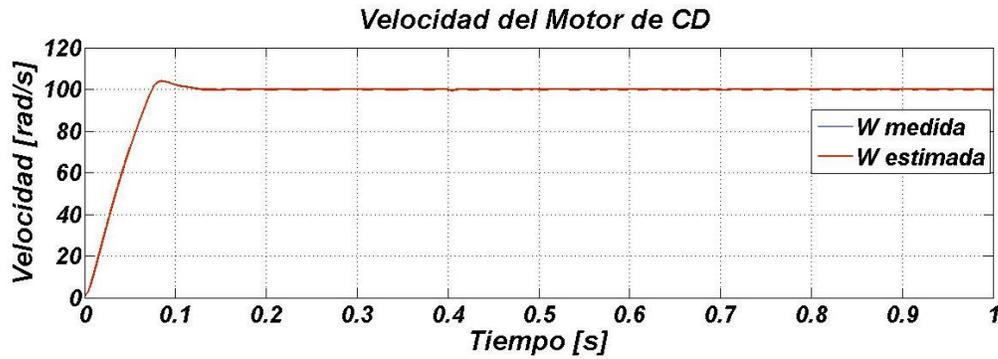


Figura 4.11. Velocidad angular medida y estimada.

Finalmente, en la Figura 4.12 se muestran las señales de control promedio. Ambas señales primero se encuentran saturadas estabilizándose en 0.45 s antes de aplicar el par y después de sendos transitorios se establecen en 0.57 s y después en 0.64 s.

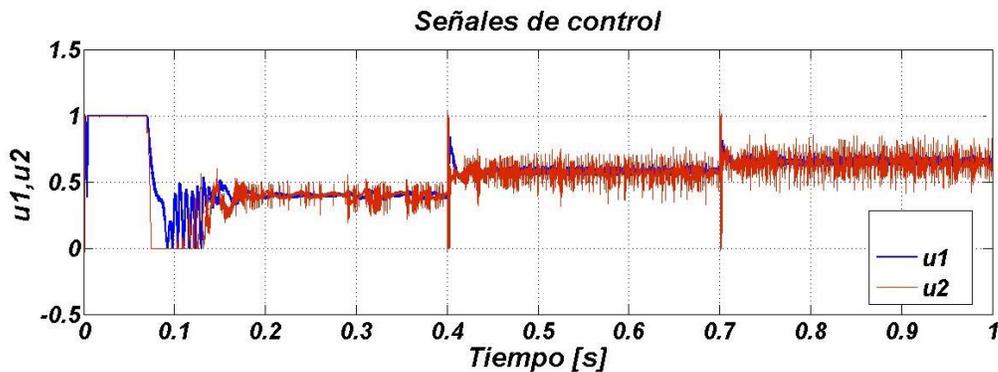


Figura 4.12. Señales de control del convertidor.

Después de analizar los resultados de simulación y haber obtenido los resultados esperados en cuanto al voltaje de salida y corrientes en el convertidor, así como la corriente de armadura y velocidad angular del motor, se concluye que la parte software funciona correctamente. En este punto se destaca la importancia que tienen los puntos de equilibrio del sistema porque de acuerdo a la regulación de velocidad deseada, fácilmente se calculan valores de voltaje y corriente tanto en el convertidor como en el motor y de esta manera se tiene idea del comportamiento del sistema.

## 4.2. Pruebas a lazo abierto

Después de diseñar e implementar la parte hardware del sistema, se procede a efectuar las primeras pruebas de funcionamiento.

### 4.2.1. Pruebas con un ciclo de trabajo de 0.5 en vacío

Aunque esta prueba se realizó supuestamente sin carga (con un par externo aplicado de 0 N·m), existe una carga mecánica que el dinamómetro produce cuando se acopla a un motor, la cual consiste en: la fricción en los dispositivos de acoplamiento (correa dentada), la

fricción en el dinamómetro (la fricción en los rodamientos, en las escobillas y la fricción del aire), la cual se estableció teóricamente en base a la tabla de funcionamiento proporcionada por el fabricante con un valor de 0.25 N·m. Bajo la anterior consideración se ajustó el voltaje de alimentación del convertidor en 90 V, la corriente de campo 0.36 A y el ciclo de trabajo de ambas señales en 0.5 tal como se muestra en las Figuras 4.13 y 4.14. Como resultado, el voltaje de salida del convertidor fue de 45 V, con este voltaje se tiene una velocidad aproximada de 100 Rad/s tal como se muestra en la Figura 4.15. Se tiene una corriente de armadura pico de 8 A y la de estado estable de 1.3 A, mientras que la corriente del convertidor tiene un pico de 4 A y se estabiliza en 0.7 A tal como se muestra en la Figura 4.16.

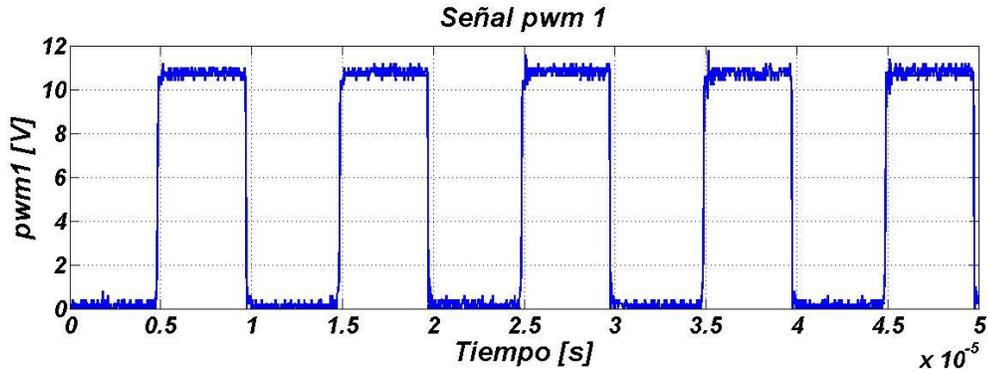


Figura 4.13. Señal de control del interruptor 1 a lazo abierto.

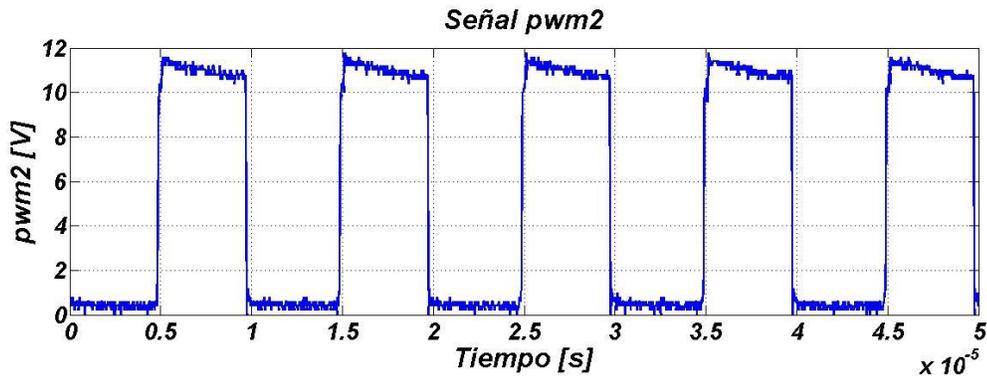


Figura 4.14. Señal de control del interruptor 2 a lazo abierto.

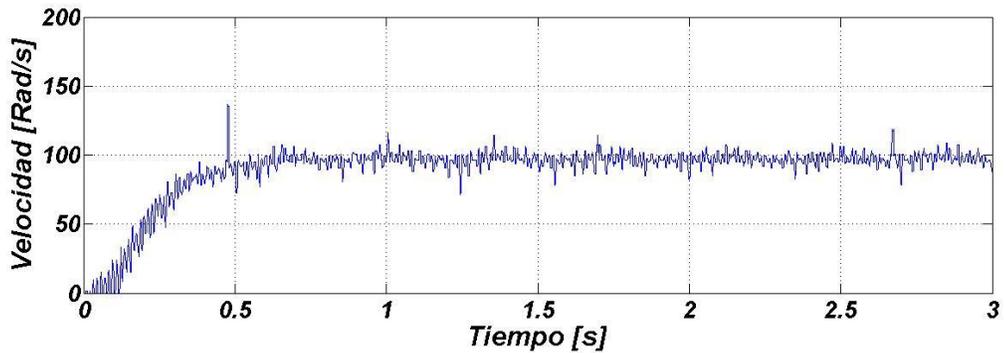


Figura 4.15. Velocidad angular del motor a lazo abierto.

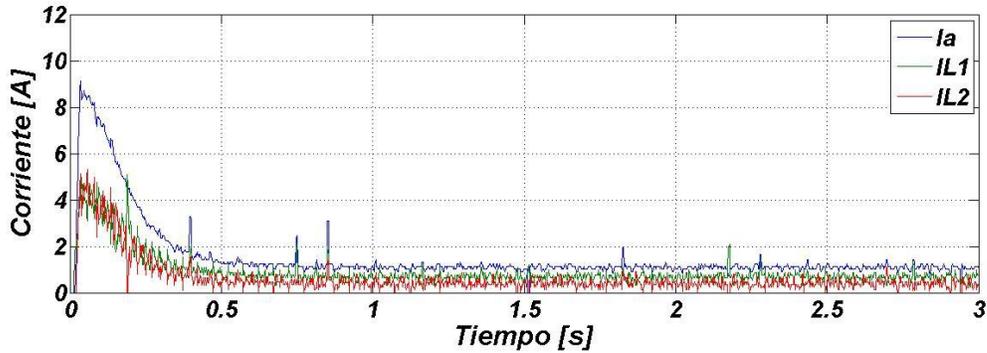


Figura 4.16. Corrientes de armadura del motor y del convertidor.

#### 4.2.2. Prueba a lazo abierto con un ciclo de trabajo de 0.5 con carga

Posteriormente, se hizo una prueba con el mismo ciclo de trabajo pero con la finalidad de ver el efecto que tiene aplicar un par externo. En la Figura 4.17 se muestra el par externo aplicado de  $0.75 \text{ N}\cdot\text{m}$  en  $1.5 \text{ s}$  aproximadamente. Como resultado, en la Figura 4.18 se observa que la velocidad cae de  $100 \text{ Rad/s}$  a  $75 \text{ Rad/s}$ , aproximadamente. Mientras que la corriente de armadura se incrementa de  $1.3 \text{ A}$  hasta llegar  $3.3 \text{ A}$  (véase Figura 4.19), ligeramente por arriba de la corriente nominal, además, la corriente de cada convertidor llega a  $1.6 \text{ A}$  con un ligero desbalance entre ellas.

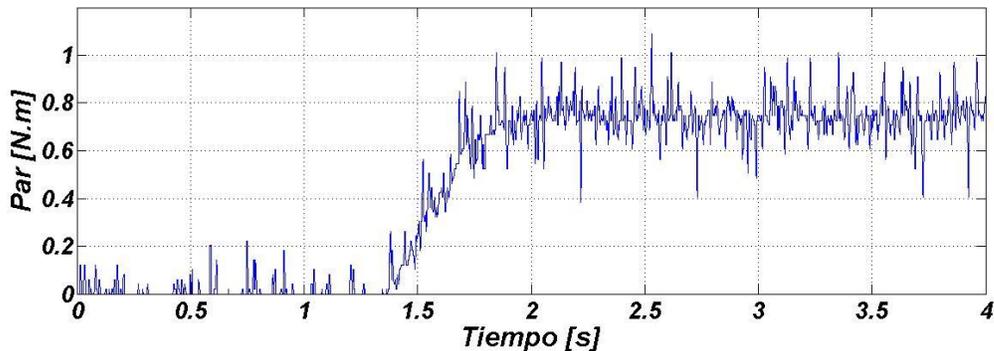


Figura 4.17. Par de carga externo aplicado al motor,  $\tau_L = 0.75 \text{ N}\cdot\text{m}$ .

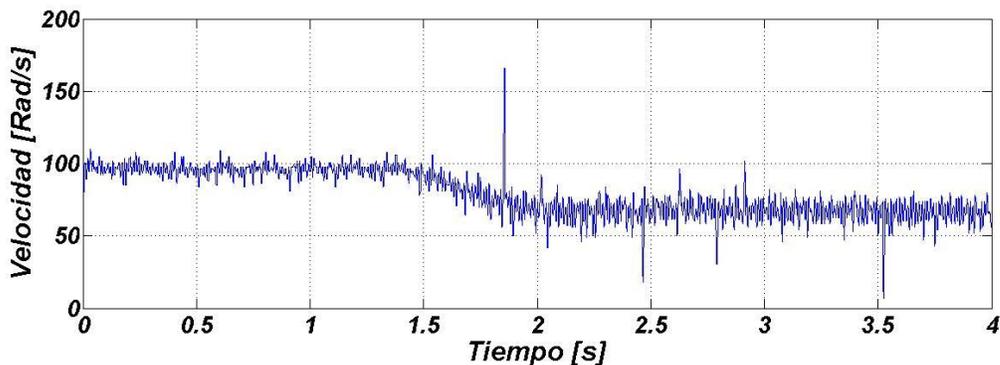


Figura 4.18. Velocidad angular del motor,  $\tau_L = 0.75 \text{ N}\cdot\text{m}$ .

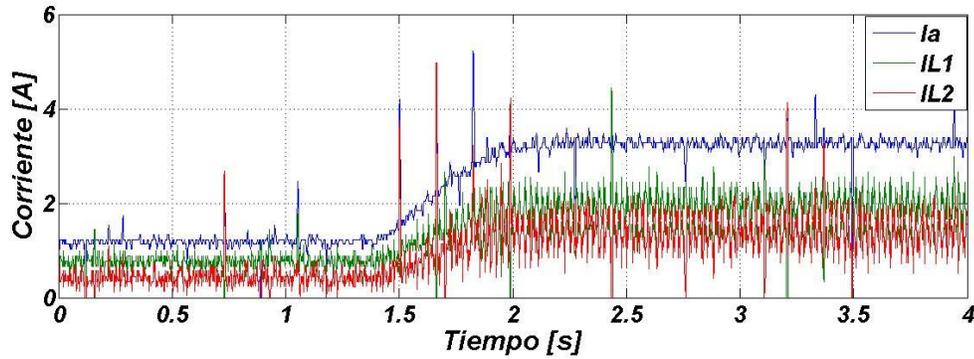


Figura 4.19. Corrientes de armadura y del convertidor.

#### 4.2.3. Pruebas en vacío con un ciclo de trabajo de 0.7

Bajo las mismas consideraciones de la sección anterior, se ajustó el voltaje de la fuente de alimentación del convertidor en 90 V, la corriente de campo se fijó en un valor constante de 0.36 A y el ciclo de trabajo en 0.7 tal como se muestra en las Figuras 4.20 y 4.21, obteniendo los siguientes resultados:

En base a las condiciones establecidas anteriormente, el voltaje de salida del convertidor electrónico de potencia en paralelo resultó ser de 62.50 V, mismo que se aplica al devanado de armadura del motor, con este voltaje se obtiene una velocidad angular aproximada de 140 Rad/s tal como se muestra en la Figura 4.22, bajo estas condiciones, se genera un transitorio de corriente en el devanado de armadura del motor de 11 A y una corriente de estado estable en el mismo de 1.4 A. Mientras que el transitorio de las corrientes de cada uno de los convertidores tienen un pico de 6 A y se estabilizan en 0.7 A con un ligero desequilibrio entre las mismas (véase Figura 4.23).

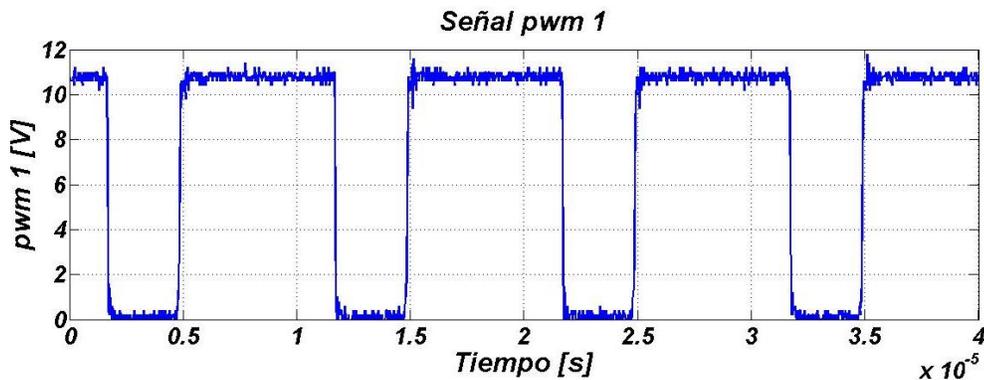


Figura 4.20. Señal PWM con un ciclo de trabajo del 70%.

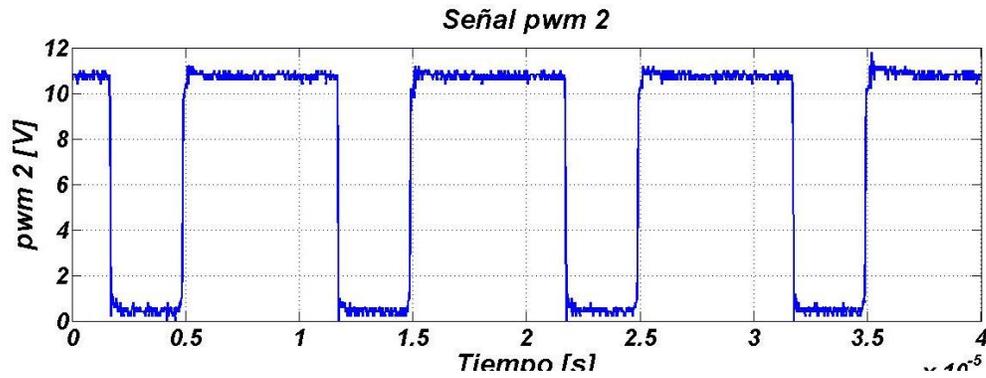


Figura 4.21. Señal PWM del interruptor 2 con un ciclo de trabajo del 70%.

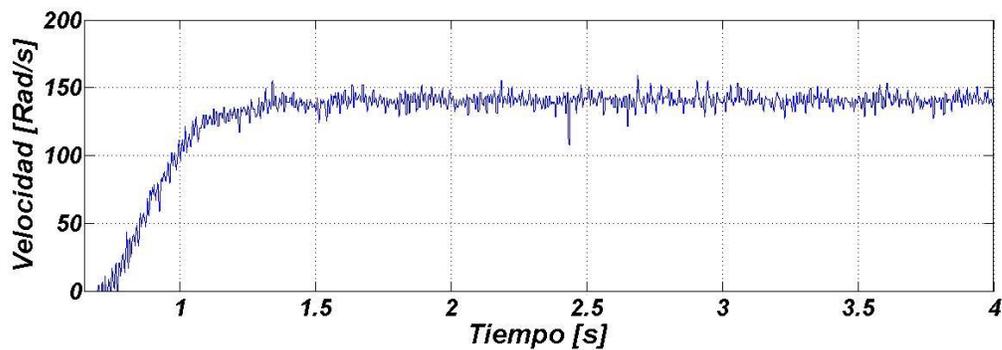


Figura 4.22. Velocidad angular del motor con ciclo de trabajo del 70%.

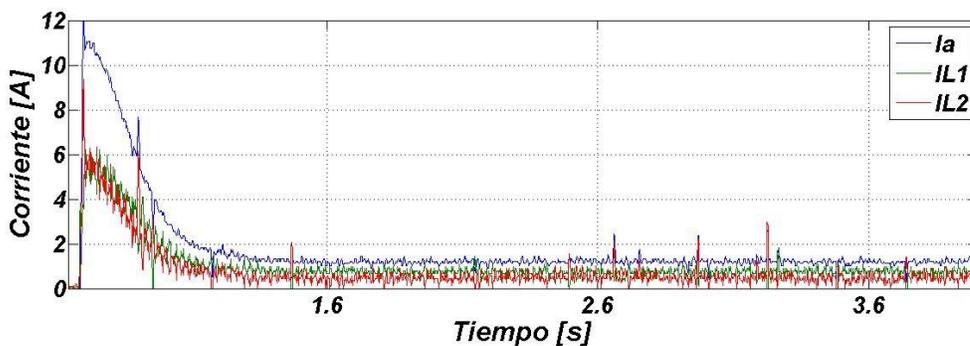


Figura 4.23. Corrientes de armadura del motor y del convertidor.

Posteriormente se hizo una prueba con el mismo ciclo de trabajo pero con la finalidad de ver el efecto que tiene aplicar un par externo, en este caso se aplica un par aproximado de  $0.9 \text{ N}\cdot\text{m}$  en  $1.5 \text{ s}$  tal como se muestra en la Figura 4.24. Es importante mencionar que este par es el par electromagnético aplicado por el dinamómetro, el cual no incluye el par debido a la fricción cuyo valor aproximado es de  $0.25 \text{ N}\cdot\text{m}$ , la velocidad cae de  $140 \text{ Rad/s}$  a  $110 \text{ Rad/s}$  aproximadamente (véase Figura 4.25). Mientras que la corriente de armadura se incrementa de  $1.4 \text{ A}$  hasta llegar a  $3.8 \text{ A}$  y la corriente de cada convertidor llega a  $1.9 \text{ A}$  según la Figura 4.26.

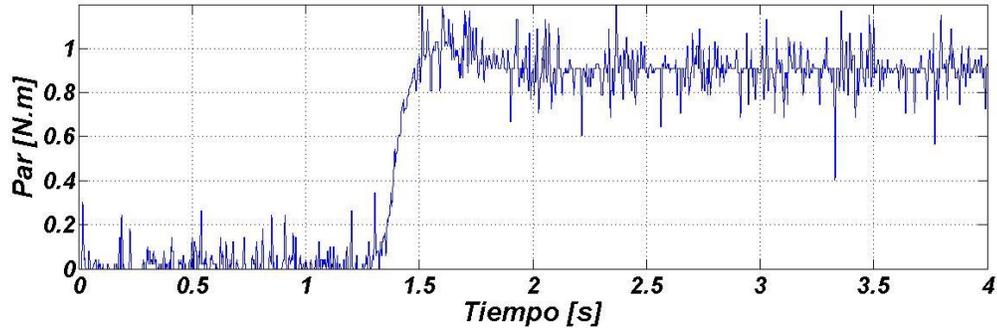


Figura 4.24. Par externo aplicado al motor,  $\tau_L = 0.9 \text{ N} \cdot \text{m}$ .

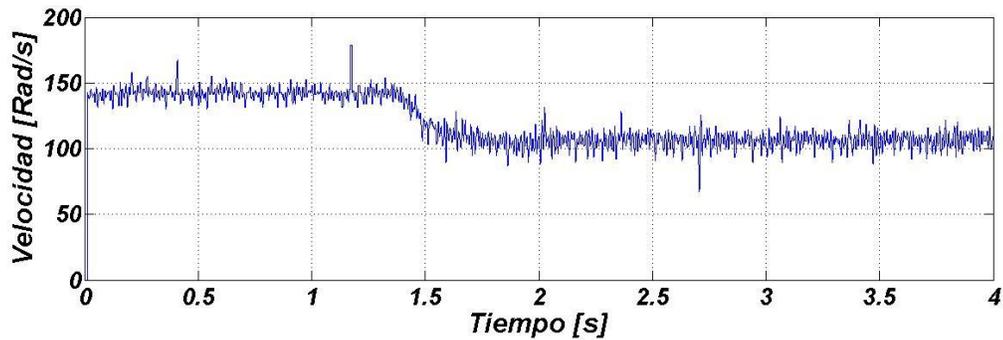


Figura 4.25. Velocidad angular del motor,  $\tau_L = 0.9 \text{ N} \cdot \text{m}$ .

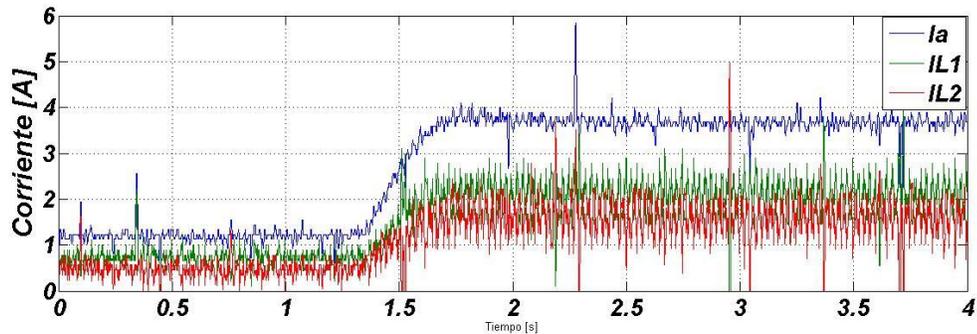


Figura 4.26. Corrientes de armadura del motor y del convertidor.

El comportamiento del motor a lazo abierto se puede resumir de la siguiente manera: cuando se aplica una señal pwm con cierto ciclo de trabajo a los interruptores del convertidor, se establece un voltaje en terminales de armadura del motor dando lugar a un flujo de corriente que a su vez induce un par en el mismo que lo hace girar hasta alcanzar una velocidad de estado estable. Sin embargo, al aplicar carga al motor la corriente se incrementa y la velocidad disminuye y se estabiliza en un valor inferior como consecuencia del par aplicado.

### 4.3. Pruebas a lazo cerrado

En la siguiente sección se muestran los resultados experimentales del controlador de velocidad del motor de CD, accionado mediante convertidores CD/CD reductores en paralelo. Los objetivos de la ley de control son: primero, regular la velocidad del motor a un valor deseado y especificado por el diseñador; segundo, equilibrar las corrientes del convertidor de tal manera que la corriente de carga se distribuya de manera equitativa en ambos convertidores.

#### 4.3.1. Funcionamiento en vacío

La primera prueba consiste en regular la velocidad del motor en 100 Rad/s, con el motor acoplado al dinamómetro, pero sin par electromagnético aplicado. Los parámetros de sintonización de los observadores y controladores utilizados se muestran en la Tabla 4.2. Es importante recalcar que las ganancias no son las mismas que se utilizan en el ADRC de simulación, esto se debe a que se tiene que tomar en cuenta el tiempo de muestreo en cada ciclo de reloj, por lo que se ajustaron los valores de las ganancias hasta obtener la señal de salida deseada.

Tabla 4.2. Parámetros de sintonización experimentales.

<b>Observadores</b>	Corriente	$\omega_1$	500
		$\zeta_1$	1
	Velocidad	$\omega_2$	500
		$\zeta_2$	1
		$a$	250
	Par	$\omega_4$	500
$\zeta_3$		1	
<b>Controladores</b>	$u_1$	$k$	100
	$u_2$	$\omega_3$	100
		$\zeta_4$	1

Para un buen funcionamiento del controlador, es importante tomar en cuenta la relación entre la frecuencia natural de los observadores y los controladores, tal como se muestra en la ecuación (4.2). En este trabajo, bajo esta relación se obtienen muy buenos resultados, tal como lo muestran las siguientes figuras.

$$\omega_o = 5\omega_c \quad (4.2)$$

En la Figura 4.27 se muestra la velocidad angular del motor, cuyo perfil de velocidad deseada se alcanza de manera suave después de 3.5 s aproximadamente, con un error de estado estable según los datos obtenidos de aproximadamente 1 Rad/s, lo anterior es consecuencia de usar solo una extensión dinámica es decir un solo integrador en ambos

observadores de corriente y de velocidad, ya que se intentó usar tres extensiones dinámicas para mejorar la respuesta, sin embargo el sistema no funcionaba correctamente. En la misma figura se muestra la convergencia de la velocidad real y la velocidad estimada, dando como resultado un error de velocidad aproximadamente igual a cero tal como se muestra en la Figura 4.28. En la Figura 4.29 se muestran las señales de control del sistema, ambas señales controlan el comportamiento de los convertidores en paralelo, y se observa que su evolución es suave. Con la velocidad deseada y el motor supuestamente trabajando en vacío ya que no se aplicó par externo alguno, se obtiene una corriente de armadura con un pico aproximado de 2.8 A y una corriente de estado estable de aproximadamente 1.5 A muy por debajo de la corriente nominal del motor tal como se muestra en la Figura 4.30. En la misma figura, se observa que las corrientes se encuentran en equilibrio en ambos convertidores, con un valor aproximado de 0.73 A. Así mismo, se observa también la convergencia de la corriente real y la corriente estimada de uno de los convertidores, dando como resultado un error de corriente igual a cero. Finalmente, a pesar de no haber aplicado un par externo con el dinamómetro, se obtiene un par estimado de aproximadamente 0.22 N · m en estado estable tal como se muestra en la Figura 4.31, dicho par representa el par que ejercen la correa dentada, la fricción en los rodamientos, las escobillas y el aire.

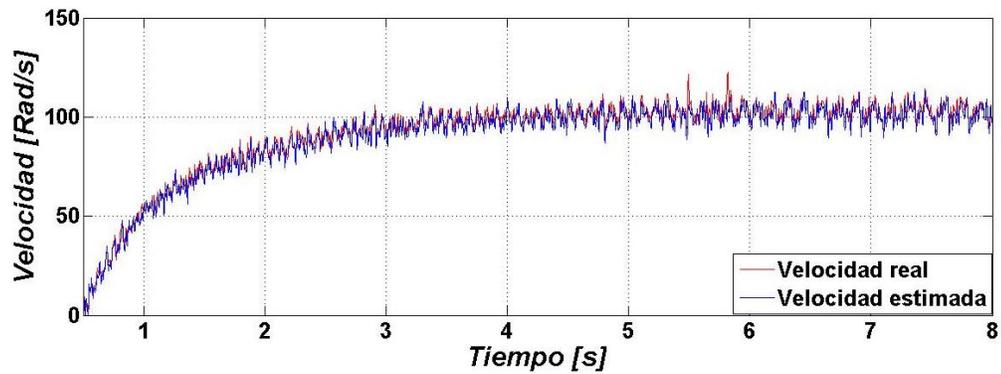


Figura 4.27. Velocidad angular en vacío,  $\Omega = 100 \text{ Rad/s}$ .

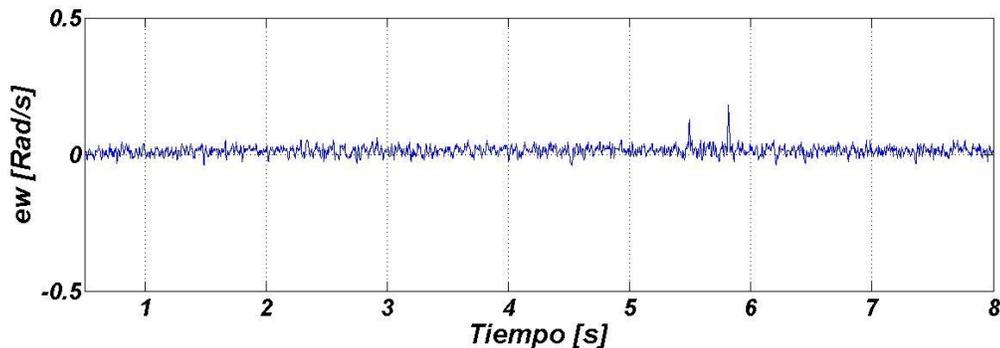


Figura 4.28. Error de velocidad angular.

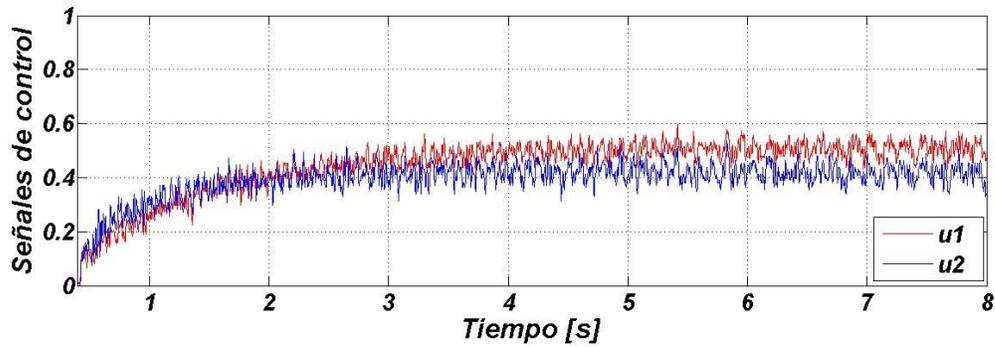


Figura 4.29. Señales de control del convertidor.

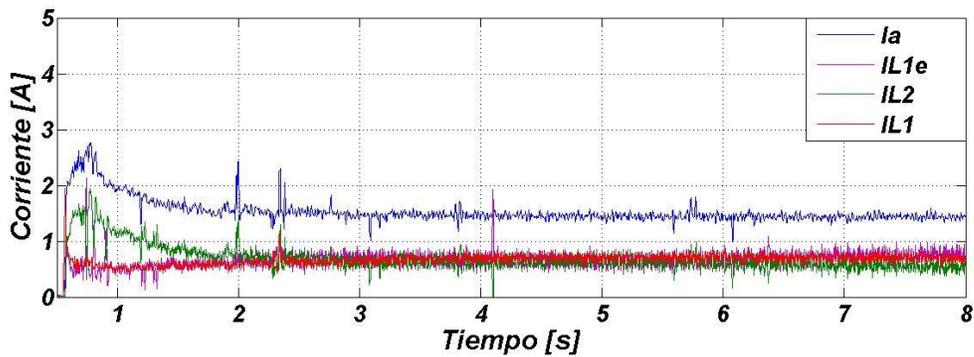


Figura 4.30. Corriente de armadura del motor y corrientes en los convertidores.

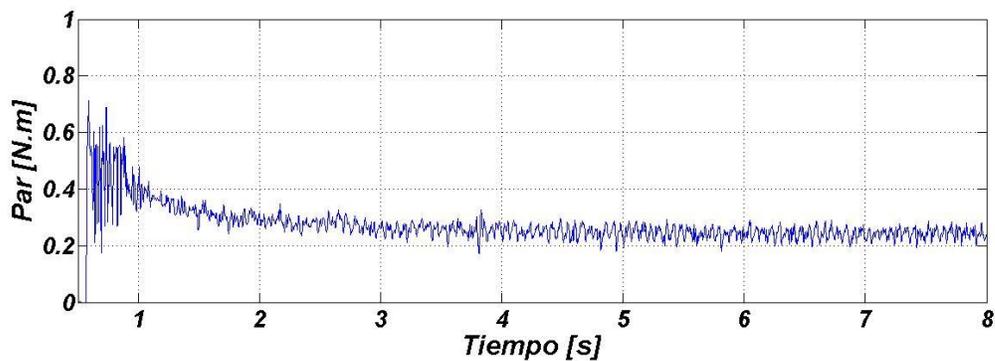


Figura 4.31. Par de carga estimado del motor.

Con la finalidad de probar el desempeño del controlador ADRC se hacen pruebas para obtener la misma referencia deseada de velocidad de 100 Rad/s, ajustando la frecuencia natural de los controladores en 90 Rad/s y 120 Rad/s y manteniendo la frecuencia natural del observador en 500 Rad/s. En la Figura 4.32 se observa una respuesta más lenta para 90 Rad/s y una respuesta más rápida para 120 Rad/s, sin embargo, al final se logra la referencia deseada con ambos valores. Si se sigue incrementando el valor de la frecuencia del controlador se obtienen señales con un pronunciado sobretiro, razón por la cual se seleccionó una frecuencia de 100 Rad/s para el controlador en la mayoría de las pruebas. Con el mismo objetivo en mente, es decir seguir evaluando el desempeño del controlador, la siguiente prueba consiste

en cambiar la velocidad de referencia deseada, proponiendo para tal fin 80, 100 y 130 Rad/s, sin cambios en los valores de los parámetros de sintonización de observadores y controladores, cuyos resultados se muestran en la Figura 4.33 con las referencias de velocidad deseadas, sin embargo se sigue obteniendo cierto error de estado estable de 1 Rad/s aproximadamente.

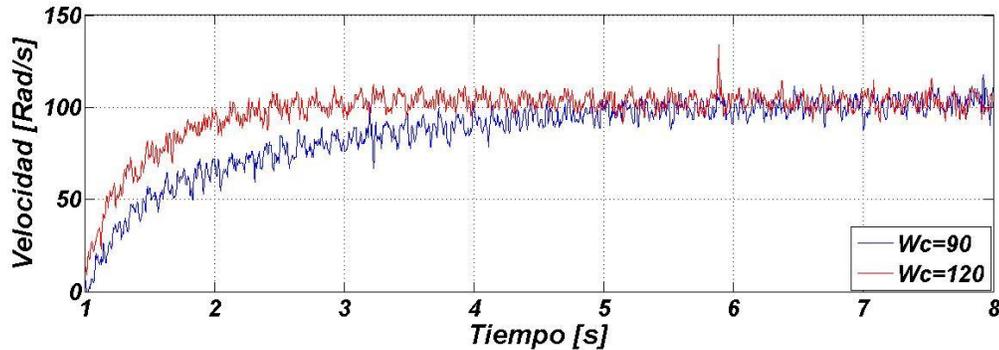


Figura 4.32. Velocidad angular del motor,  $\Omega = 100$  Rad/s.

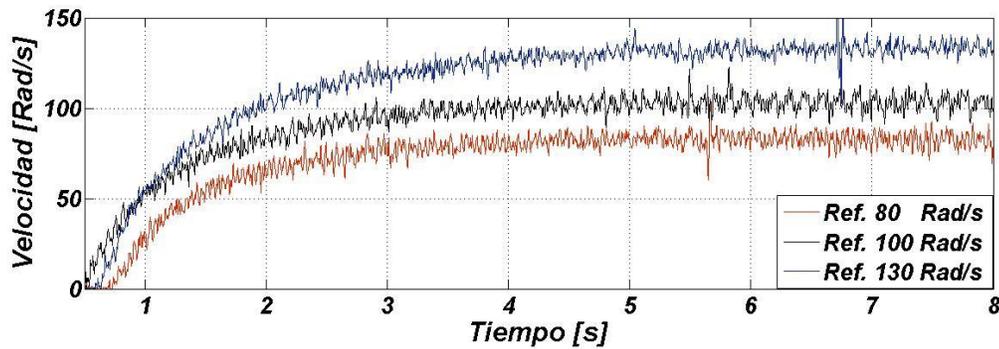


Figura 4.33. Velocidad angular del motor con diferentes referencias de velocidad.

#### 4.3.2. Robustez ante variación de parámetros del convertidor

En el diseño de sistemas de control es necesario que los controladores sean eficientes a pesar de la incertidumbre de la planta, en esta sección se hace un estudio de la robustez del ADRC ante esta situación.

Con la finalidad de probar la robustez del controlador ante la variación de parámetros del convertidor, se hace una prueba con un cambio drástico en el valor de los inductores de ambos convertidores  $L_1 = 1$  mH y  $L_2 = 2$  mH, en la Figura 4.34 se observa que la velocidad angular se mantiene a pesar de este cambio, sin embargo, las señales de control y las corrientes en los convertidores si son afectadas tal como se muestra en las Figuras 4.35 y 4.36. Es importante mencionar que para variaciones más pequeñas de los inductores se conserva el equilibrio de las corrientes.

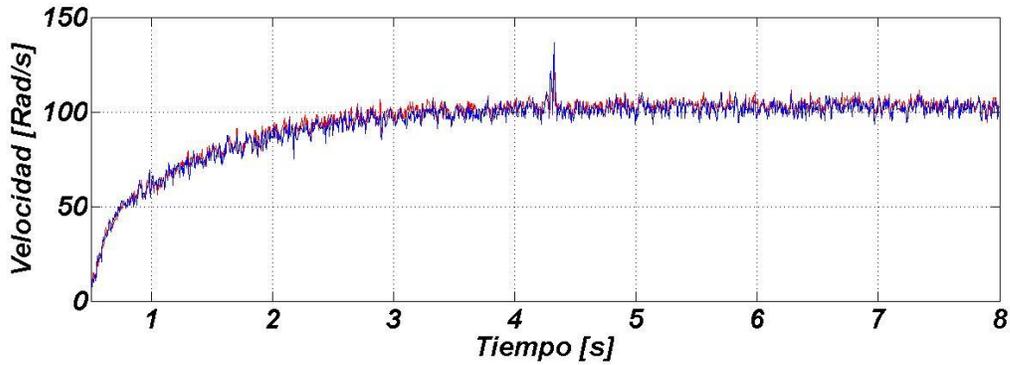


Figura 4.34. Velocidad angular del motor con diferentes inductores.

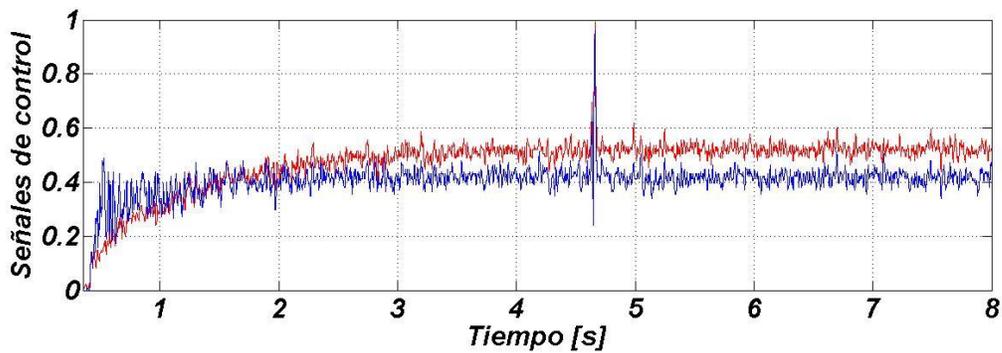


Figura 4.35. Señales de control del convertidor con diferentes inductores.

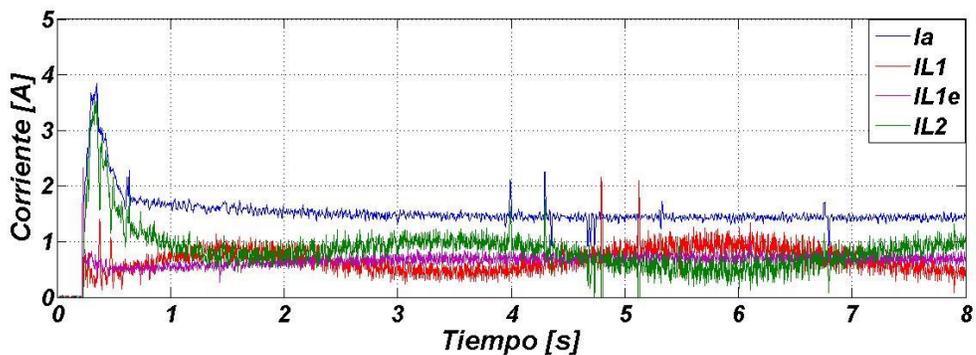


Figura 4.36. Corriente en el motor y en los convertidores.

### 4.3.3. Robustez contra cambios en la fuente de alimentación

En la Figura 4.37 se muestra una gráfica del comportamiento del voltaje de la fuente de alimentación de 90 V cuando entra en funcionamiento el motor, como resultado se obtiene una caída de voltaje superior a los 10 V, pero a pesar de esto se obtiene la velocidad deseada de 100 Rad/s tal como se muestra en la Figura 4.38.

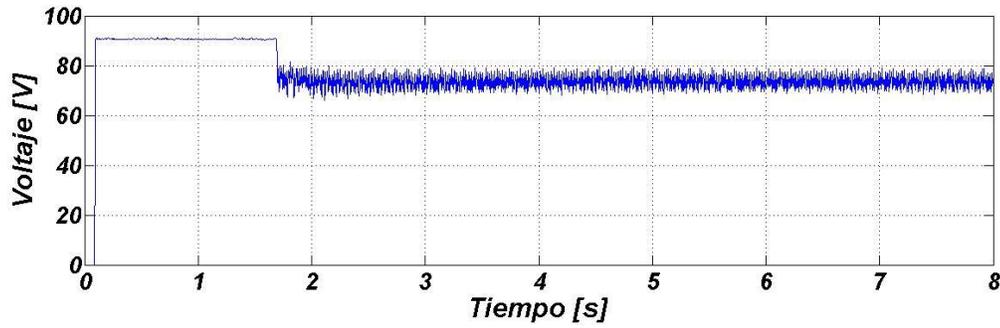


Figura 4.37. Fuente de alimentación cuando entra en funcionamiento el motor.

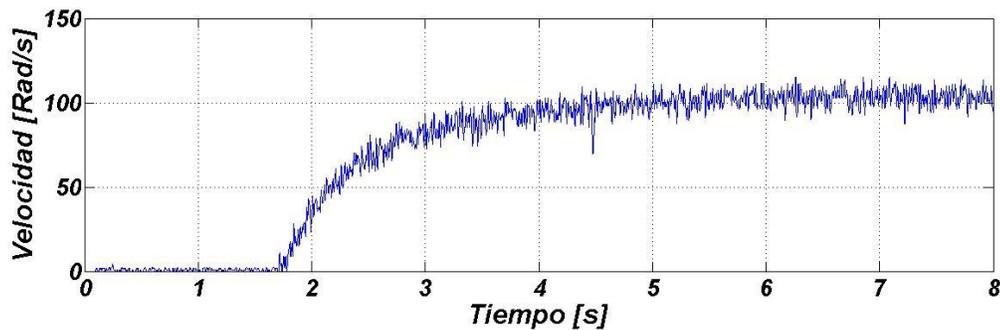


Figura 4.38. Velocidad angular del motor cuando entra en funcionamiento el motor.

Además de la caída inicial de voltaje en el arranque del motor, se hacen cambios drásticos en la fuente de alimentación con la finalidad de probar la robustez del controlador tal como se muestra en la Figura 4.39. Como consecuencia de estos cambios bruscos de voltaje, se presentan ciertos transitorios en la respuesta de velocidad, sin embargo la velocidad logra recuperarse de estos cambios y mantiene su valor de referencia (ver Figura 4.40). Por su parte, las señales de control reaccionan con un incremento cuando baja el voltaje y con un decremento cuando se vuelve a subir el voltaje, para mantener la velocidad en su referencia (ver Figura 4.41), dando como resultado un funcionamiento eficiente del controlador ante esta situación.

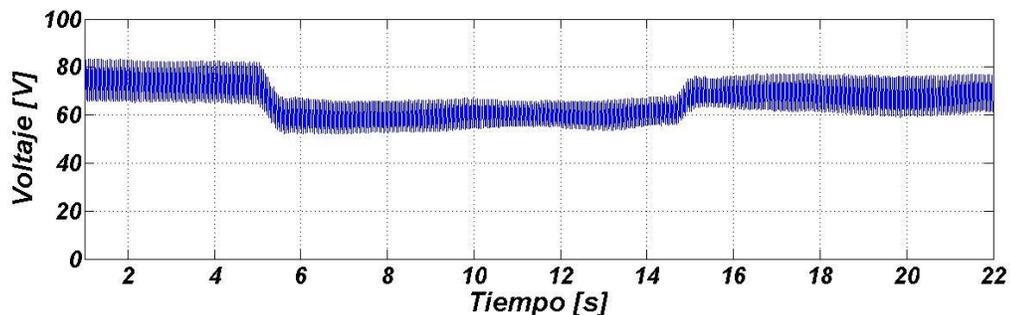


Figura 4.39. Perturbaciones en la fuente de alimentación.

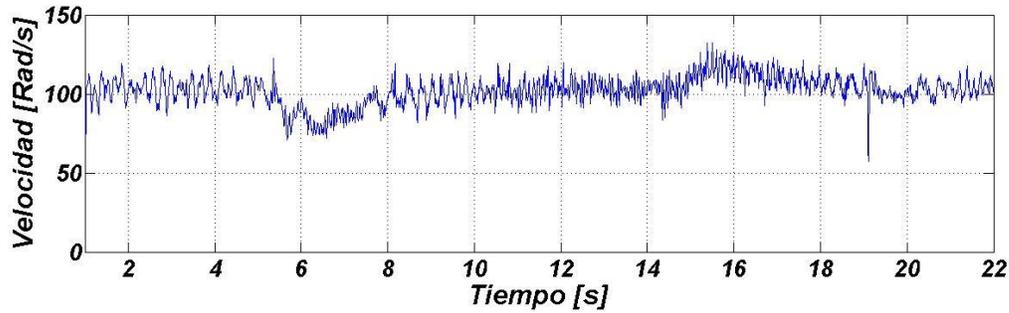


Figura 4.40. Velocidad angular del motor ante variaciones de voltaje en la fuente.

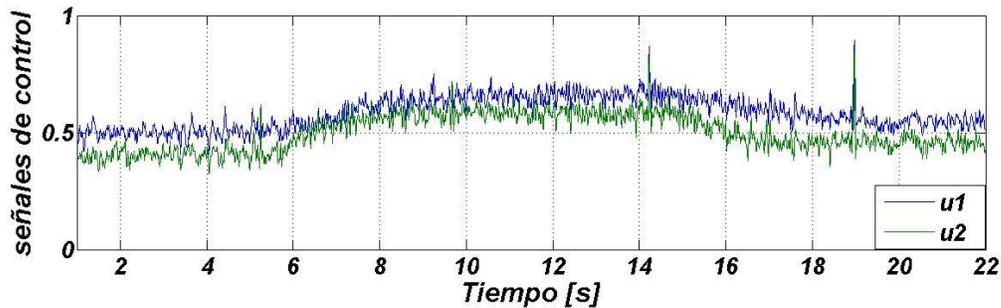


Figura 4.41. Señales de control ante perturbaciones de la fuente de alimentación.

#### 4.3.4. Robustez ante perturbaciones externas

El dinamómetro del módulo Motor de impulsión/Dinamómetro es un dispositivo que se puede acoplar a un motor por medio de una correa dentada. Se utiliza para cargar mecánicamente el motor y para medir la velocidad y el par de salida de éste. La carga mecánica de un motor se puede variar empleando la perilla control de carga del Dinamómetro. Esto permite estudiar el comportamiento de un motor bajo diferentes condiciones de carga.

Para esta prueba se aplica un par externo a la flecha del motor de  $0.4 \text{ N}\cdot\text{m}$  en  $t = 8 \text{ s}$  tal como se muestra en la Figura 4.42, en la misma se muestra también el par estimado con un valor de  $0.22 \text{ N}\cdot\text{m}$  aproximadamente antes de los  $8 \text{ s}$  a pesar de no aplicar par externo y como se mencionó anteriormente este par se debe al rozamiento de la polea, las escobillas y el aire. Posteriormente después de los  $8 \text{ s}$  se observa un par estimado de aproximadamente  $0.62 \text{ N}\cdot\text{m}$  que corresponde a la suma del par externo aplicado y el par debido al fenómeno mencionado anteriormente.

Bajo las mismas condiciones, la Figura 4.43 muestra el comportamiento de la velocidad angular antes y después de aplicar el par externo, antes de los  $8 \text{ s}$  la velocidad angular del motor se encuentra en  $100 \text{ rad/s}$  que corresponde a la velocidad deseada. Después de aplicar el par externo, se observa cómo se desestabiliza la velocidad, sin embargo, logra recuperarse después de dos segundos aproximadamente.

En la Figura 4.44 se observa como también las señales de control reaccionan a estos cambios para mantener la velocidad angular en su referencia. Por su parte en la Figura 4.45 se muestra el comportamiento de las corrientes, en donde la corriente de armadura se

incrementa a 2.4 A aproximadamente después de aplicar el par externo como era de esperarse, en la misma figura se observa que antes de aplicar el par, las corrientes en el convertidor están en equilibrio y lo más importante es que a pesar del par aplicado las corrientes se incrementan también para obtener los 2.4 A de la corriente de armadura del motor pero sin salir del equilibrio.

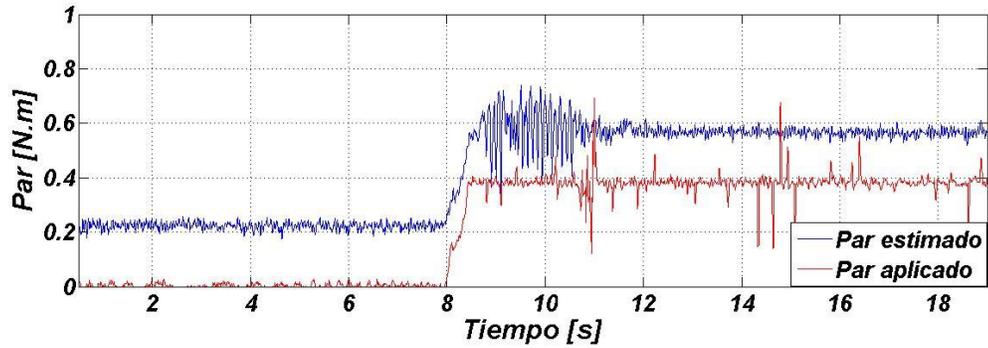


Figura 4.42. Par aplicado y estimado con  $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .

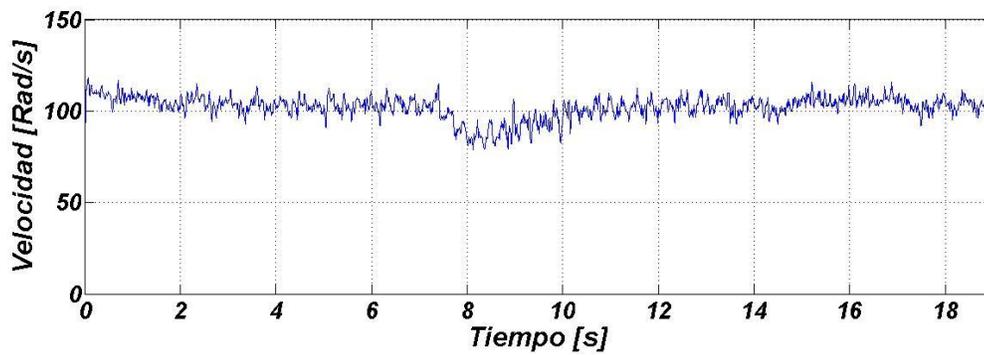


Figura 4.43. Velocidad angular del motor con  $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .

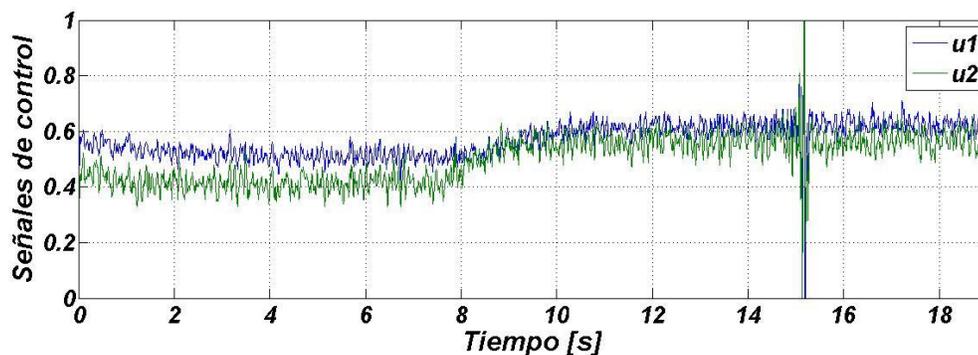


Figura 4.44. Señales de control con  $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .

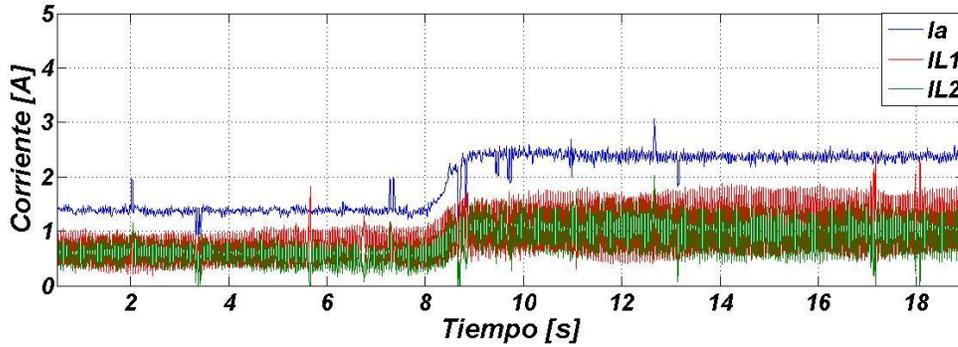


Figura 4.45. Corrientes en el motor y en los convertidores con  $\tau_L = 0.4 \text{ N} \cdot \text{m}$ .

En una prueba similar, pero ahora se incrementa el par a  $0.48 \text{ N} \cdot \text{m}$  en  $t = 8 \text{ s}$  aproximadamente tal como se muestra en la Figura 4.46, la cual muestra también el par estimado con un valor de  $0.22 \text{ N} \cdot \text{m}$  antes del tiempo establecido de  $8 \text{ s}$ , a pesar de no aplicar par externo y como se mencionó anteriormente este par se debe al rozamiento de la polea, las escobillas y el aire. Posteriormente después de los  $8 \text{ s}$  se observa un par estimado de aproximadamente  $0.70 \text{ N} \cdot \text{m}$  que corresponde a la suma de los anteriores, sin embargo, ahora la velocidad tarda más tiempo en recuperarse como se muestra en la Figura 4.47, mientras que las señales de control también reaccionan para contrarrestar el par aplicado (ver Figura 4.48). Finalmente, en la Figura 4.49 se observa que al incrementar el par, la corriente de armadura también se incrementa llegando a un valor ligeramente menor a la corriente nominal del motor que es de  $3 \text{ A}$ , lo importante es que antes y después del par externo aplicado las corrientes en ambos convertidores siguen equilibradas cumpliéndose los objetivos del controlador.

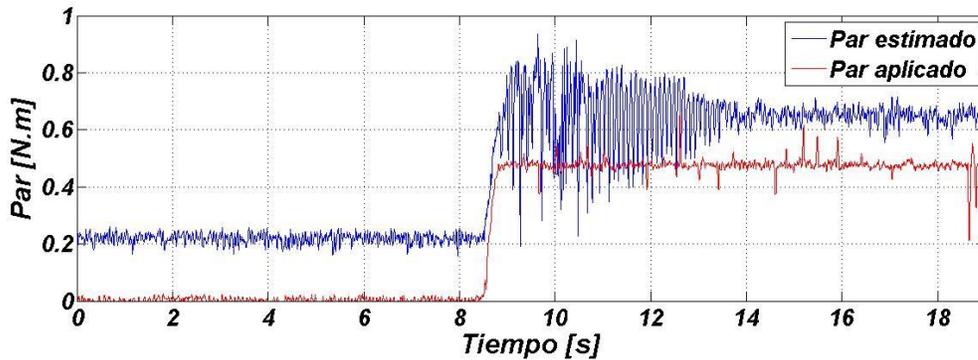


Figura 4.46. Par aplicado y estimado con  $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .

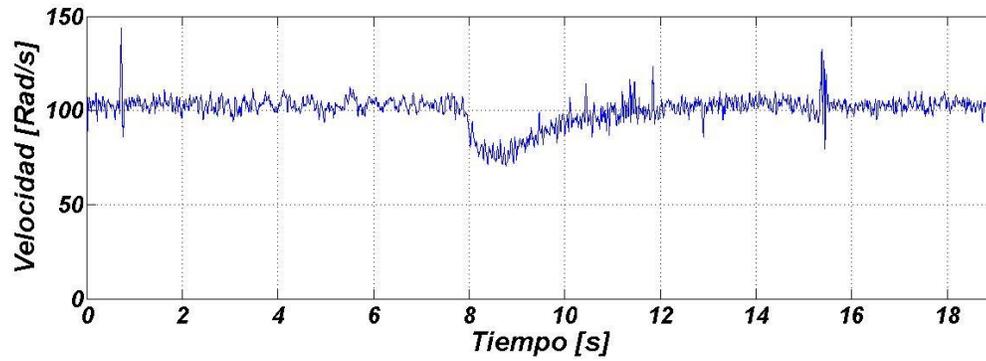


Figura 4.47. Velocidad angular del motor con  $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .

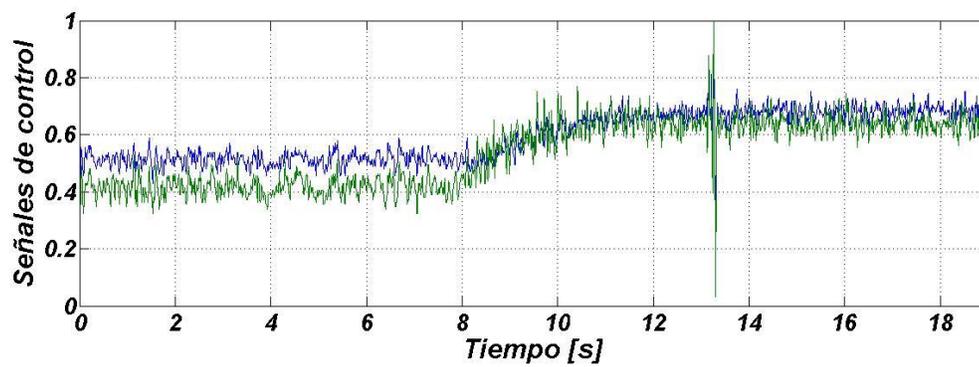


Figura 4.48. Señales de control con  $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .

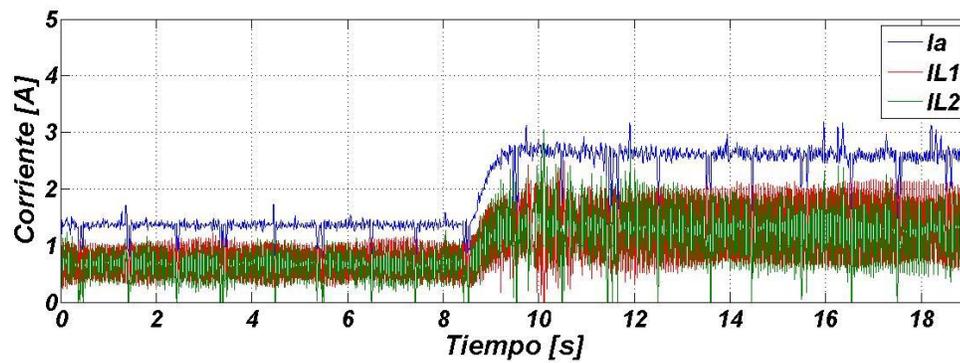


Figura 4.49. Corrientes en el motor y en los convertidores con  $\tau_L = 0.48 \text{ N} \cdot \text{m}$ .



## Capítulo 5. Conclusiones y trabajos futuros

En este capítulo se resume y se presentan las conclusiones generales del trabajo de tesis, además se mencionan las principales aportaciones y publicaciones científicas del mismo, y finalmente se plantean algunos trabajos futuros para seguir con esta línea de investigación.

### 5.1. Conclusiones

En este apartado se presentan las conclusiones generales del trabajo de tesis desarrollado “Implementación en FPGA de un controlador robusto de velocidad del motor de CD de excitación separada accionado mediante convertidores reductores en paralelo: con enfoque al rechazo activo de perturbaciones”, el cual cumple con las siguientes tareas: regular la velocidad angular del motor y equilibrar las corrientes de los convertidores electrónicos de potencia. Dentro de las bondades que presenta esta técnica de control se encuentran las siguientes: es un método fácil de entender y aplicar, y no requiere un modelo matemático exacto de la planta.

Para lograr los objetivos y como consecuencia la hipótesis planteada al inicio, es importante mencionar que primero se hizo el modelado y simulación en software del accionador eléctrico y se verificó su funcionamiento correcto, utilizando la herramienta de Matlab/Simulink, después se procedió a hacer el modelado y simulación en hardware del mismo, utilizando la herramienta XSG. Los resultados de simulación obtenidos muestran la efectividad y robustez del controlador, donde en forma general se observa que se tiene un arranque suave del motor, se alcanza la velocidad deseada con un mínimo de error de estado estable y las corrientes del convertidor se equilibran, a pesar del par externo aplicado al motor (ver sección 4.1). Así mismo, las pruebas experimentales muestran que con la propiedad de la planitud diferencial y la ley de control por rechazo activo de perturbaciones, se consigue llevar a cero el error de estimación de la velocidad para obtener la regulación de velocidad deseada. Al mismo tiempo se logra llevar a cero el error de estimación de la corriente de uno de los convertidores y con esto lograr el equilibrio de las mismas. Los resultados muestran que el controlador propuesto presenta robustez ante variaciones de la fuente de alimentación, cambio en los parámetros del convertidor (inductores diferentes de los convertidores) y ante variaciones del par de carga en el eje del motor (ver sección 4.3). Con los resultados anteriores, los objetivos planteados en este trabajo de tesis para el sistema de accionamiento eléctrico han sido alcanzados, de manera evidente, lo que permite validar la hipótesis de partida para este sistema.

Otro aspecto importante a resaltar, es que con la ley de control utilizada para regular la velocidad angular del motor se logra reducir por lo menos a la mitad el transitorio inicial de la corriente de armadura del mismo y como consecuencia se reduce el transitorio de la corriente en los convertidores electrónicos. Además, con el estimador de par que se diseñó en este trabajo basado en un observador GPI se conoce de manera precisa el par externo aplicado, el par que ejercen la correa dentada, la fricción en los rodamientos, las escobillas y el aire.

Con la técnica de asignación de polos utilizada y seleccionando la frecuencia de los observadores 5 veces superior a la de los controladores, se logra una sintonización correcta y se lleva a la velocidad de manera suave a su referencia y se obtienen diferentes referencias de velocidad de una manera sencilla.

Además, con la implementación en FPGA del ADRC se redujo en gran medida la circuitería externa del sistema desarrollado y como consecuencia se reducen significativamente problemas de ruido y de acoplamiento. Para este sistema sólo se requiere desarrollar la etapa de potencia que contempla la conexión en paralelo de los dos convertidores, los dos manejadores de puerta uno para cada transistor y los dos sensores de corriente, todo lo demás se implementa en el FPGA.

Finalmente, con la utilización de una herramienta de creación rápida de prototipos tal como XSG se consiguió modelar, simular e implementar en un FPGA un controlador basado en la propiedad de planitud diferencial y el rechazo activo de perturbaciones basado en observadores GPI para regular la velocidad angular del motor y equilibrar las corrientes de los convertidores. La importancia que tiene el desarrollo de este trabajo es que se logró con conocimientos básicos y sin mucha experiencia en lenguajes de programación de hardware y diseño basado en FPGA. Lo anterior fue posible gracias a la interfaz gráfica que este entorno proporciona, a que permite modelar con alto nivel de abstracción de hardware, y a la generación automática de código.

La utilización del entorno XSG permite a los desarrolladores de hardware explorar las opciones de diseño en términos de recursos utilizados y velocidad de procesamiento con la finalidad de cumplir con las restricciones del mismo. Esto se debe al hecho de que dicha herramienta permite que los algoritmos modelados puedan ser implementados desde el entorno Simulink, dando flexibilidad al diseñador para analizar los problemas generados cuando el diseño se transfiere desde la simulación en Matlab al FPGA. Aunque el concepto inicial parece simple, las diferencias entre el comportamiento del Hardware FPGA y el entorno de simulación Simulink pueden hacer que el proceso sea una tarea difícil para aquellos que no están familiarizados con el diseño sobre FPGAs. Con este trabajo de investigación no solo se han analizado y discutido estas diferencias, sino que además se ha desarrollado un enfoque sistemático al proceso de diseño. Utilizando la presente metodología, junto con el entorno gráfico XSG, se simplifica en gran medida el modelado del diseño, en comparación con el modelado a través de un lenguaje de descripción de hardware. Para verificar el proceso de diseño basado en modelo utilizando esta herramienta, se diseña y modela el controlador ADRC multi-variable utilizando los bloques del XSG y se ejecuta con éxito una serie de simulaciones para verificar el correcto funcionamiento de cada etapa del sistema propuesto. Si bien este trabajo ha demostrado la eficacia y eficiencia del XSG para el prototipado rápido de sistemas de control en FPGAs, el proceso aún no es tan simple. A medida que los sistemas se vuelven más complejos, por ejemplo, la inclusión de un filtro de Kalman para la integración de sensores y controladores más complejos como el control predictivo o de modos deslizantes, se requiere una mayor cantidad de operaciones y posiblemente de operaciones más complejas, dando como resultado una mayor dificultad en la implementación de los bloques matemáticos de manera gráfica.

## 5.2. Aportaciones y publicaciones del trabajo

### 5.2.1. Principales aportaciones

Las principales aportaciones de este trabajo de investigación son las siguientes:

- Procedimiento de diseño de un sistema de control lineal multi-variable de alto orden, en el marco de la propiedad de planitud diferencial y el rechazo activo de perturbaciones basado en observadores GPI para regular la velocidad angular y equilibrar las corrientes de la conexión en cascada de un convertidor reductor en paralelo y un motor de CD a partir del modelado del sistema, selección de las salidas planas, cálculo de la parametrización diferencial, con la cual se diseña el observador GPI para estimar de manera precisa las perturbaciones del sistema que son rechazadas en un controlador lineal. Con este trabajo se fortalecerá la línea de investigación de aplicación del control a la electrónica de potencia.
- Procedimiento seguido para determinar las salidas planas de un sistema lineal multi-variable de alto orden en este caso representado por las ecuaciones del sistema convertidor reductor paralelo-motor de CD que resulto ser de quinto orden, en base a la matriz de controlabilidad y a los índices de Kronecker.
- Equilibrar las corrientes de convertidores en paralelo de una manera sencilla con respecto a los métodos tradicionales que requerían de complicados algoritmos de equilibrio.
- Procedimiento de diseño de un sistema de control embebido en base al XSG como herramienta de prototipado rápido. En años recientes, gracias al desarrollo de la tecnología VLSI, los FPGA son los componentes principales en la implementación de sistemas de procesamiento digital de señales de alto rendimiento, especialmente en las áreas de comunicaciones digitales, redes, video e imagen, pero su potencial no ha sido completamente utilizado en el área de control de potencia y conversión de la energía. Con la utilización de XSG como herramienta de diseño de hardware se pretende controlar convertidores a partir de una lógica sencilla con relativa facilidad, además de reducir los tiempos de implementación de un sistema, una vez que se han creado bases en este tipo de programación.

### 5.2.2. Publicaciones

El desarrollo de este trabajo de tesis dio lugar a varias comunicaciones y publicaciones científicas:

#### 5.2.2.1. Artículos en revistas indexadas

E. Guerrero, J. Linares, E. Guzmán, H. Sira, G. Guerrero and A. Martínez, “DC Motor Speed Control through Parallel DC/DC Buck Converters”, IEEE Latin America Transactions, vol. 15, no. 5, pp. 819-826, May. 2017

E. Guerrero, H. Sira, A. Martínez, J. Linares and E. Guzmán, “On the Robust Control of Parallel-Cascade DC/DC Buck Converter”, IEEE Latin America Transactions, vol. 14, no. 2, pp. 595-601, Feb. 2016

Enrique Guzmán Ramírez, Iván García, Esteban Guerrero, Carla Pacheco, “Herramienta de soporte al diseño de convertidores CD-CD a través de experimentos basados en FPGAs” IEEE Latin America Transactions, vol. 14, no. 2, pp. 289-296, Jan. 2016

E. Guzmán-Ramírez, Iván García, E. Guerrero, C. Pacheco, “Diseño de experimentos con FPGA's en cursos de Ingeniería relacionados con motores de CD”, DYNA Ingeniería e Industria, vol. 90, no. 2, pp. 372-378, Julio-Agosto 2015.

Guzmán-Ramírez E., Garcia I., Guerrero E., & Pacheco C., “An Educational Tool for Designing DC Motor Control Systems through FPGA-based Experimentation”, International Journal of Electrical Engineering Education, 52(1), pp. 22-38, 2015.

#### 5.2.2.2. Artículos arbitrados

Alberto Martínez Barbosa y Esteban Osvaldo Guerrero Ramírez, “Diseño y simulación de un controlador analógico para el convertidor CD-CD reductor”, Pistas educativas, Instituto Tecnológico de Celaya, Nueva Época no. 112, México, 2015.

Alberto Martínez Barbosa y Esteban Osvaldo Guerrero Ramírez, “Control de velocidad de un motor de CD a través de un convertidor reductor alimentado mediante paneles solares”, Pistas educativas, Instituto Tecnológico de Celaya, Nueva Época no. 112, México, 2015.

#### 5.2.2.3. Memorias en extenso congresos nacionales

E. Guerrero-Ramírez, J. Linares-Flores, E. Guzmán-Ramírez, A. Martínez-Barbosa, “Control del convertidor CD-CD Reductor Paralelo-Cascada: Con enfoque al Rechazo Activo de Perturbaciones”, Congreso Nacional de Control Automático (AMCA 2015), Cuernavaca Morelos, México, pp. 441-446, 2015

#### 5.2.2.4. Memorias en extenso congresos internacionales

I. González-García, E. Guerrero-Ramírez y E. Guzmán-Ramírez, “Convertidor reductor CD/CD en paralelo controlado mediante rechazo activo de perturbaciones basado en observadores GPI”, seminario anual en automoción, electrónica industrial e instrumentación (SAAEI 2014), Tangier, 25-27 Junio, 2014.

### 5.3. Trabajos futuros

De acuerdo a los resultados obtenidos durante el desarrollo de este trabajo de tesis, se pueden plantear las siguientes tareas como trabajos futuros Para continuar con esta línea de investigación.

- Diseñar un controlador basado en ADRC para regular la velocidad del mismo motor de CD, pero utilizando como accionador un sólo convertidor con la finalidad de ver las ventajas que se tienen con el convertidor paralelo.
- Otro trabajo interesante es alimentar el sistema convertidor-motor de CD con paneles solares utilizando algoritmos MPPT para extraer la máxima potencia de los mismos.

- Utilizar un motor de mayor potencia e incrementar el número de fases del convertidor y probar el desempeño del controlador por rechazo activo de perturbaciones basado en observadores GPI.
- Estudio de estabilidad del sistema convertidor CD/CD reductor paralelo-Motor de CD.
- Sobre la base de la plataforma experimental, implementar otras técnicas de control y comparar el desempeño con la técnica ADRC.



## Apéndice A. Ambiente de desarrollo y herramientas utilizadas

El objetivo de este capítulo es dar un panorama general de las herramientas de software y hardware que fueron utilizadas durante el desarrollo de este trabajo. Dentro de las herramientas se encuentran Matlab/Simulink, System Generator de Xilinx, ISE Design Suite como herramientas de software y el FPGA como herramienta de hardware y algunas funciones principales de los módulos que fueron utilizados en el desarrollo de este trabajo.

Para llevar a cabo este trabajo de investigación es necesario hacer uso de las herramientas de Automatización del Diseño Electrónico (EDA, *Electronic Design Automation*), las cuales son formadas por el conjunto de herramientas tanto en hardware como en software, las cuales son empleadas en el diseño de sistemas electrónicos. Existen lenguajes que describen de forma estandarizada el hardware, tal es el caso de VHDL y Verilog, los cuales permiten la descripción de diseños portables de herramientas de distintas compañías. Las herramientas EDA hardware facilitan el diseño y la implementación de prototipos, unido a esto actualmente existe una gran demanda en el mercado en cuanto a tecnología configurable se refiere. Sin embargo, en este apartado se describen las herramientas EDA hardware y software que se eligieron para llevar a cabo la implementación del control propuesto para el impulsor del motor de CD.

### A.1 Herramientas EDA hardware

#### A.1.1 FPGAs

Los FPGAs aparecen en el mercado en 1985 con una idea central: permitir realizar un circuito integrado a la medida, sin los riesgos económicos asociados a las otras opciones tecnológicas, estos aparecieron para competir con los dispositivos lógicos complejos programables (CPLD, *Complex Programmable Logic Device*) para reemplazar circuitos digitales discretos; aunado a esto y al incremento de su tamaño, velocidad y capacidades, los FPGA comenzaron a abordar funciones de mayor complejidad, hasta implementar sistemas mediante chips (SOCs, *System On Chip*); introduciendo operaciones como multiplicadores empotrados en sistemas reservados para chips DSP, el uso de FPGAs en aplicaciones computacionales de alto rendimiento (HPC *High Performance Computing*) en lugar de utilizar los microprocesadores, tal es el caso de la transformada rápida de Fourier (FFT, *Fast Fourier Transform*). Es importante mencionar que la complejidad del diseño con FPGA en comparación con el diseño de software tiene ciertas limitaciones, sin embargo conforme van apareciendo nuevas herramientas de diseño, las limitaciones van desapareciendo gradualmente [82].

Hoy los FPGAs están presentes en campos tan diversos como la automoción, la electrónica de consumo, o la investigación espacial. La tecnología FPGA tiene una aplicación horizontal en todas las industrias que requieren computación de alta velocidad; ejemplo de ello es la visión por computadora, reconocimiento de voz, criptografía, bioinformática, emulación hardware de computadora, redes neuronales, entre otras [83].

La arquitectura básica de un FPGA consiste de una matriz de bloques lógicos, integrados por tablas de búsqueda (LUT, *Look-up Tables*) y Flip-Flops, bloques de entrada/salidas y recursos de interconexión programables (ver Figura A.1). Cada familia de FPGA difiere una de otra en la estructura y funcionalidad de los bloques lógicos, el sistema de interconexión, y los recursos de arquitectura fija de aplicación específica que incluye.

**Bloques lógicos configurables.** Estos bloques lógicos configurables (CLB, *Configurable Logic Blocks*) están distribuidos en forma matricial en el dispositivo y son recursos que permiten al usuario implementar funciones lógicas.

**Bloques configurables de entrada/salida.** La matriz de CLBs, está rodeada por un anillo de bloques de interfaz, denominada bloques configurables de entrada/salida. Dichos bloques controlan las entradas y salidas de datos entre los pines de entrada/salida y la lógica interna.

**Recursos de interconexión programables.** Están formados por un conjunto de líneas y/o interruptores programables que permiten el intercambio de información entre los bloques lógicos internos, entre éstos y los bloques de entrada/salida. Adicionalmente, incluyen matrices de interconexión, elementos lógicos que facilitan la comunicación entre las líneas globales de interconexión.

**Recursos de Arquitectura fija de aplicación específica.** En la actualidad muchos FPGAs incluyen en su arquitectura recursos de propósito específico y de estructura fija (no configurable). Permiten configurar una función óptima dentro del FPGA, tal como módulos RAM, sumadores, multiplicadores, etc.

En este trabajo de investigación se utilizó la tarjeta Nexys 4 la cual cuenta con un FPGA Artix7- XC7A100T-1CSG324C de la compañía Xilinx; para la implementación del esquema de control, la cual cuenta con las siguientes características:

- 101440 celdas lógicas.
- Bloques Lógicos Configurables (CLBs) contiene 15850 slices, cada uno con cuatro LUTs de 6 entradas, 8 Flip-Flops y una distribución máxima de RAM de 1188.
- Cuenta con un total de 4,860 Kbits de bloques de memoria RAM rápida, de 36 Kb; sin embargo, también pueden ser utilizados como bloques independientes de 18 Kb.
- Cuenta con seis administradores de reloj (CTM, *Clock Management Tile*), para controlar las señales de reloj, los cuales están compuestos por un manejador de control de reloj y un lazo de seguimiento de fase (PLL, *Phase Locked Loop*).
- 240 DSP48E1 slices, cada segmento DSP contiene un pre-sumador, un multiplicador de 25x18, un sumador y un acumulador.
- El Artix7 contiene bloques de interfaz para soporte PCI Express x4 de segunda generación, pero no incluye un banco de configuración 0.
- Contiene un reloj interno que trabaja a una velocidad superior a 450MHz.
- Cuenta con un puerto, el cual es un convertidor analógico digital XADC.

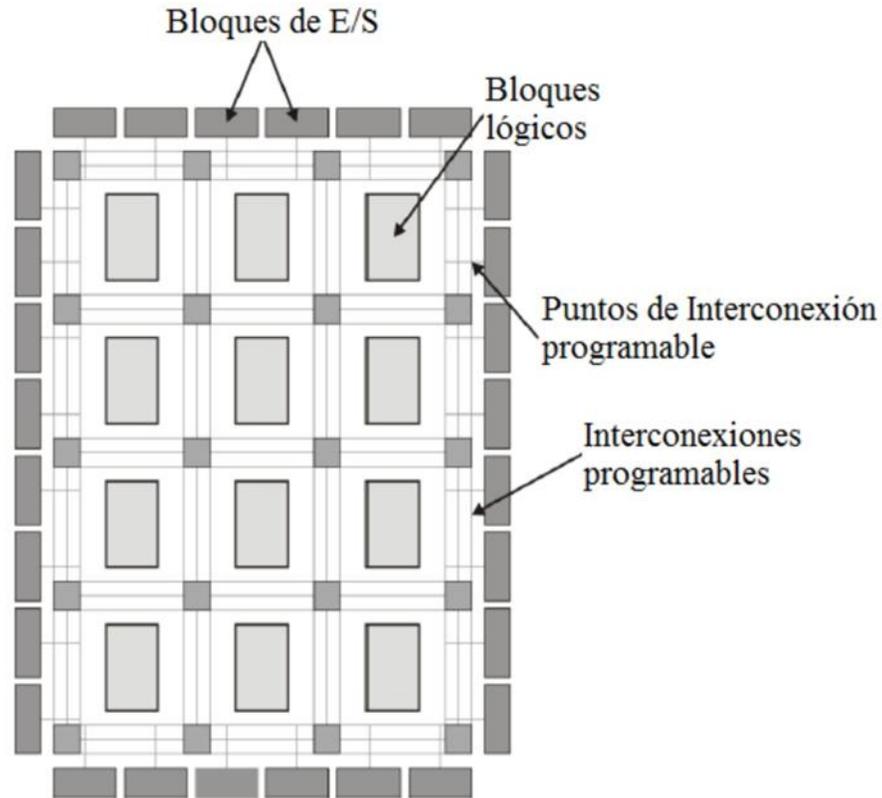


Figura A.1. Arquitectura de un FPGA.

Además del FPGA, el ADC y el DAC fueron otros de los dispositivos de hardware necesarios para el sistema. El ADC se conecta al ADRC por medio del controlador del ADC, diseñado dentro del FPGA. El controlador ADC direcciona al ADC cuando toma una muestra de la entrada analógica y envía el valor digital a la entrada del ADRC. Al igual que el ADC, el DAC se conecta al ADRC usando un controlador de DAC en un diseño FPGA. Este módulo envía la salida digital del ADRC al DAC, y luego le indica cuando emitir ese valor como una señal analógica.

### A.1.2 Convertidor análogo/digital

En la Figura A.2 se muestra el módulo de la tarjeta del convertidor analógico digital (el PmodAD1) que utiliza un conector de 6 pines. El cual convierte las señales a una frecuencia máxima de muestreo de un millón de muestras por segundo. El PmodAD1 convierte una señal de entrada analógica que va desde 0-3.3 V a un valor digital de 12 bits en el intervalo de 0 a 4095. La figura A.3 muestra el diagrama a bloques del PmodAD1 que consta de dos canales simultáneos de conversión A/D, cada uno con un convertidor de 12 bits y un filtro. Cada canal puede muestrear un flujo separado de señales analógicas. El PmodAD1 también puede convertir un solo flujo de señales analógicas utilizando solamente un canal. Cada canal tiene dos filtros antialias Sallen-Key de 2 polos con los polos ajustados a 500 kHz. Los filtros limitan el ancho de banda de la señal analógica a un rango de frecuencias adecuado para la frecuencia de muestreo del convertidor. El PmodAD1 utiliza el

estándar SPI/MICROWIRE™) del bus serie para enviar los datos convertidos al sistema host.

El bus serie puede funcionar a velocidades de hasta 20 MHz. El AD1 tiene una cabecera de 6 pines y un conector de 6 pines para una conexión fácil a una placa Digilent base (Digilent system board) u otros productos Digilent.

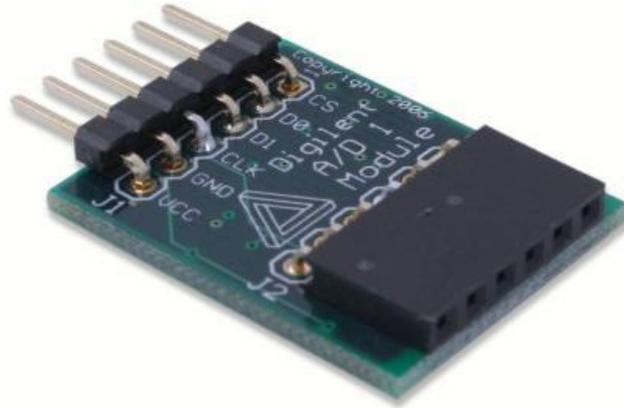


Figura A.2. Estructura física del ADC.

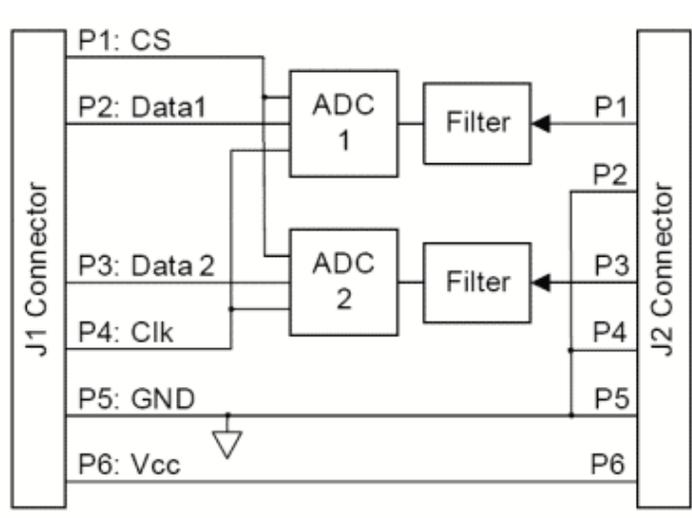


Figura A.3. Diagrama a bloques del ADC.

### A.1.3 Convertidor digital/análogo

En la Figura A.4 se muestra el módulo del convertidor digital analógico de Digilent PmodDA2, el utiliza un conector header de 6 pines y, de menos de una pulgada cuadrada, es lo suficientemente pequeño como para ser ubicado donde se requiera reconstruir la señal convierte las señales de valores digitales a voltajes analógicos sobre dos canales simultáneos con 12 bits de resolución. En la figura A.5 se muestra el diagrama a bloques del PmodDA2

el cual está equipado con dos convertidores de digital a analógico DAC121S101. El envío de comandos a través del bus serial SPI/MICROWIRE™ a los convertidores D/A produce salidas. Los dos convertidores están conectados en paralelo, de modo que los comandos se envían a ambos convertidores de forma simultánea. El PmodDA2 está diseñado para trabajar con cualquiera de las tarjetas de lógica programable del sistema Digilent o las placas del sistema de control embebido.

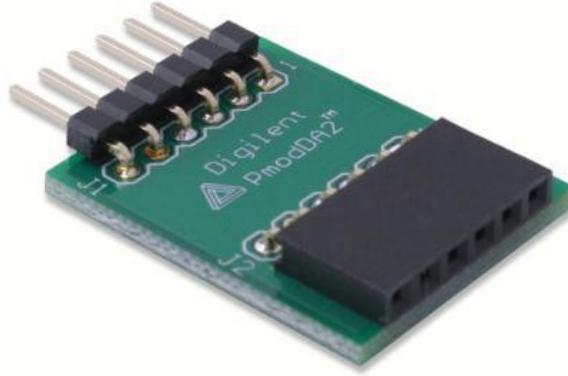


Figura A.4. Estructura física del DAC.

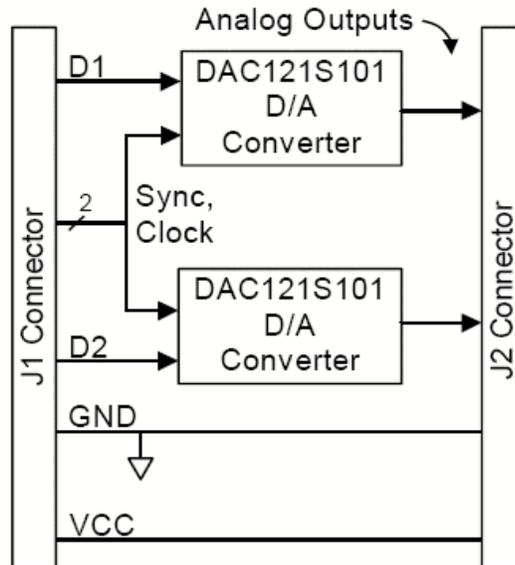


Figura A.5. Diagrama a bloques del DAC.

**A.1.4 Motor de impulsión/dinamómetro**

El dinamómetro del módulo Motor de impulsión/Dinamómetro es un dispositivo que se puede acoplar a un motor por medio de una correa dentada. Se lo utiliza para cargar mecánicamente el motor y para medir la velocidad y el par de salida de éste. La carga mecánica de un motor se puede variar empleando la perilla control de carga del

Dinamómetro. Esto permite estudiar el comportamiento de un motor bajo diferentes condiciones de carga.

La carga mecánica que el Dinamómetro produce cuando se acopla a un motor consiste en: la fricción en los dispositivos de acoplamiento (correa dentada), la fricción en el Dinamómetro (la fricción en los rodamientos, en las escobillas y la fricción del aire) y un par magnético que produce el Dinamómetro para oponerse a la rotación del motor. Del efecto combinado de estas fricciones y de este par resulta un par de carga que se opone a la rotación del motor acoplado al Dinamómetro, como lo indica la siguiente ecuación:

$$T_{carga} = T_F(\text{correa}) + T_F(\text{Dinamometro}) + T_M(\text{Dinamometro}) \quad (\text{A.1})$$

donde:

$T_{carga}$	Es el par total que se opone a la rotación del motor acoplado al dinamómetro.
$T_F(\text{correa})$	Es el par que se opone a la rotación y se debe a la fricción de la correa
$T_F(\text{Dinamometro})$	Es el par que se opone a la rotación y se debe a la fricción en el dinamómetro.
$T_M(\text{Dinamometro})$	Es el par magnético que produce el Dinamómetro para oponerse a la rotación.

Los pares  $T_F(\text{correa})$  y  $T_F(\text{Dinamometro})$ , que son el resultado de la fricción, varían con la velocidad. Por otro lado, el par  $T_M(\text{Dinamometro})$  no varía con la velocidad, pero se puede modificar dentro de un rango de 0 a 3 N·m (0 a 27 lbf-plg), empleando la perilla control de carga del Dinamómetro. Por lo tanto, se puede alterar el par de carga variando el par  $T_M(\text{Dinamometro})$ .

## A.2 Herramientas EDA software

Estas herramientas están compuestas por programas que permiten que el usuario modele un sistema de forma digital, llevar a cabo la simulación del mismo, la síntesis, la implementación y la configuración física del dispositivo a utilizar. Existen diversos métodos para realizar el modelo de un sistema de forma digital y dentro de los más conocidos se encuentran: el diagrama esquemático, editor de máquinas de estado y lenguaje descriptor de hardware.

### A.2.1 Matlab

Matlab es un proveedor de un entorno computacional que hace más fácil el solucionar problemas matemáticos de sistemas, ya que cuenta con una extensa variedad de librerías para funciones matemáticas, procesamiento de señales, comunicaciones, funciones para graficar y visualizar datos, en un entorno cómodo para el usuario [84], (ver Figura A.6). Este software está orientado hacia el cálculo numérico científico e ingenieril, este cuenta con *Toolboxes*,

especializadas en diferentes áreas, dentro de las más destacadas están Simulink, *Control System*, *Robust Control*, *Signal Processing*, *Filter Desing*, *Symbolic Math* [85].

En un entorno universitario se ha convertido en una herramienta instructora y básica para cursos de matemáticas aplicadas; así como cursos avanzados en otras áreas; a diferencia de un entorno industrial en donde se utiliza para investigar y resolver problemas prácticos y cálculos de ingeniería, en aplicaciones típicas como el cálculo numérico, realización de algoritmos, resolución de problemas con formulación matricial, la estadística y la optimización, entre otros. Es importante mencionar que Matlab se utiliza en aplicaciones de estudio, simulación y diseño de sistemas dinámicos y sobre todo de control, como es el caso de este trabajo de investigación para el cual se utilizó esta herramienta.

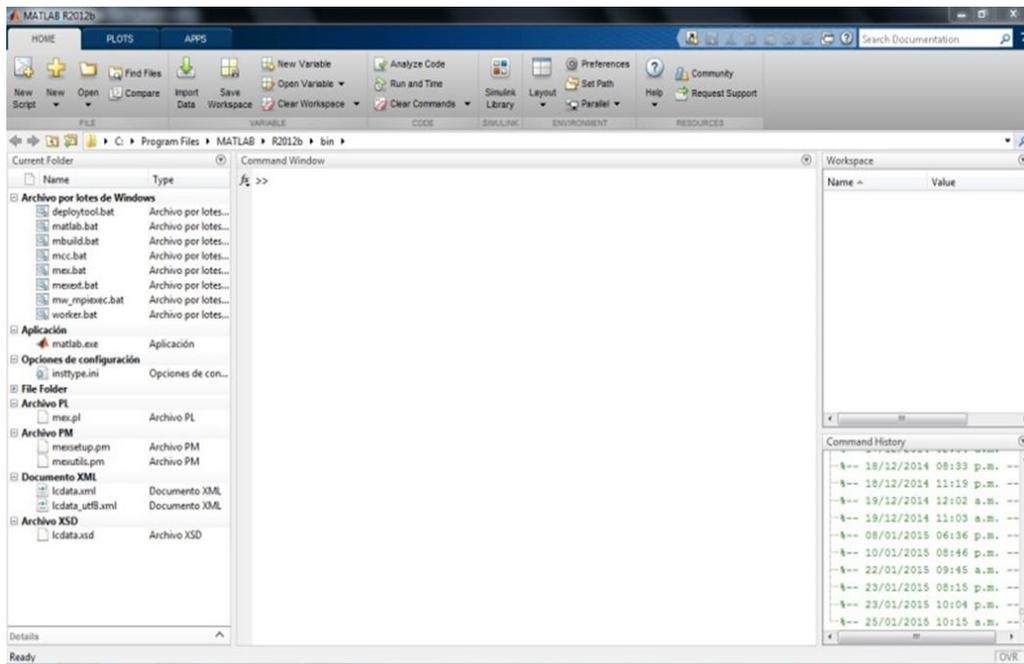


Figura A.6. Entorno Matlab.

### A.2.2 Simulink

Esta librería se encarga de proporcionar un entorno de diseño gráfico para el desarrollo y simulación de sistemas dinámicos; está integrado a Matlab, tiene un editor gráfico, un simulador disparado por evento, *Visual Data Flow*, Alternativa al uso de lenguajes de programación en C, permite visualizar la dinámica natural de un sistema, contiene librerías de funciones parametrizadas las cuales son bloques para realizar operaciones matemáticas, comunicaciones, destinos, fuentes, DSP, sistemas de control, solo por mencionar algunos, (ver Figura A.7). Se pueden modelar los sistemas de forma concurrente, es decir ejecuta instrucciones en paralelo de forma similar a la concurrencia de HDL.

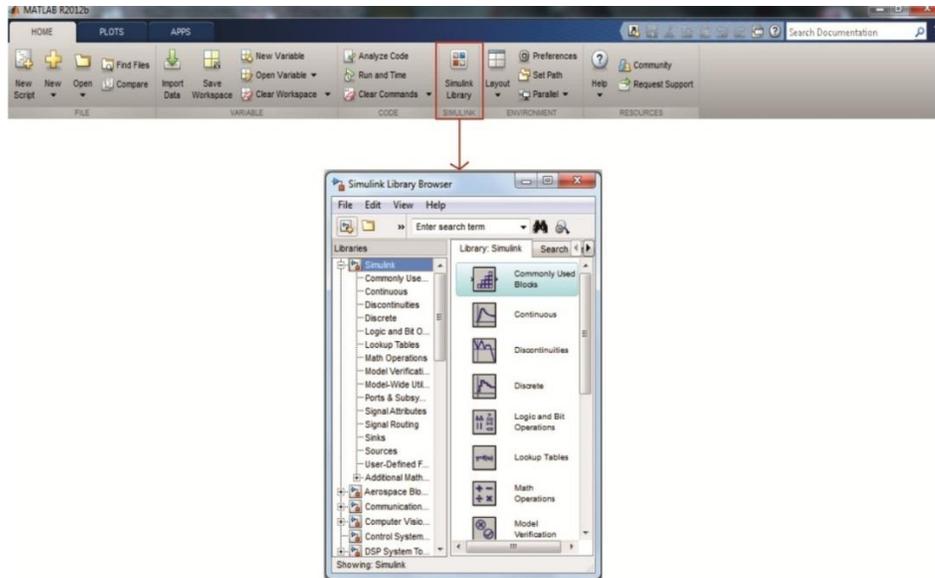


Figura A.7. Entorno Simulink.

### A.2.3 ISE Design Suite

La herramienta ISE Design Suite (*Integrated Software Environment*) es un software de la empresa Xilinx, permite realizar procesos de diseño, simulación, síntesis del resultado y configuración del hardware, para sistemas electrónicos reconfigurables como es el caso de los FPGAs; este software posee un entorno EDA, (ver Figura A.8). ISE Design Suite incluye varias herramientas, las más generales se describirán enseguida, es importante mencionar que no importa la versión de ISE que se utilice, todas las versiones cuentan generalmente con las siguientes herramientas:

**Project Navigator**, se utiliza para gestionar los archivos que se generan durante el proceso de diseño, al mismo tiempo que permite ejecutar diferentes procesos que se llevan a cabo dentro de este, esto va desde una simulación, síntesis, hasta que se genera el archivo de configuración (*bitstream*).

**XST Synthesis**, esta herramienta de síntesis permite crear conexiones de registros a partir de código HDL o esquemas.

**ISE Simulator (ISIM)**, permite la validación del comportamiento de diseño.

**CORE Generator**, permite que el proceso de diseño se acelere para incluir IP parametrizables. Uno de los aportes importantes de Xilinx es que continuamente agrega mejoras en la infraestructura de software y la metodología para mejorar el tiempo de ejecución, agiliza las integraciones de sistemas, y amplía la interoperabilidad IP, esto a través de la generación de familias de dispositivos y plataformas de diseño dirigido más recientes.

**System Generator**, permite realizar diseños y simulaciones de algoritmos con ayuda de la herramienta Matlab/Simulink mediante un conjunto de bloques que poseen distintas funciones, a continuación se dará un panorama más detallado de esta herramienta.

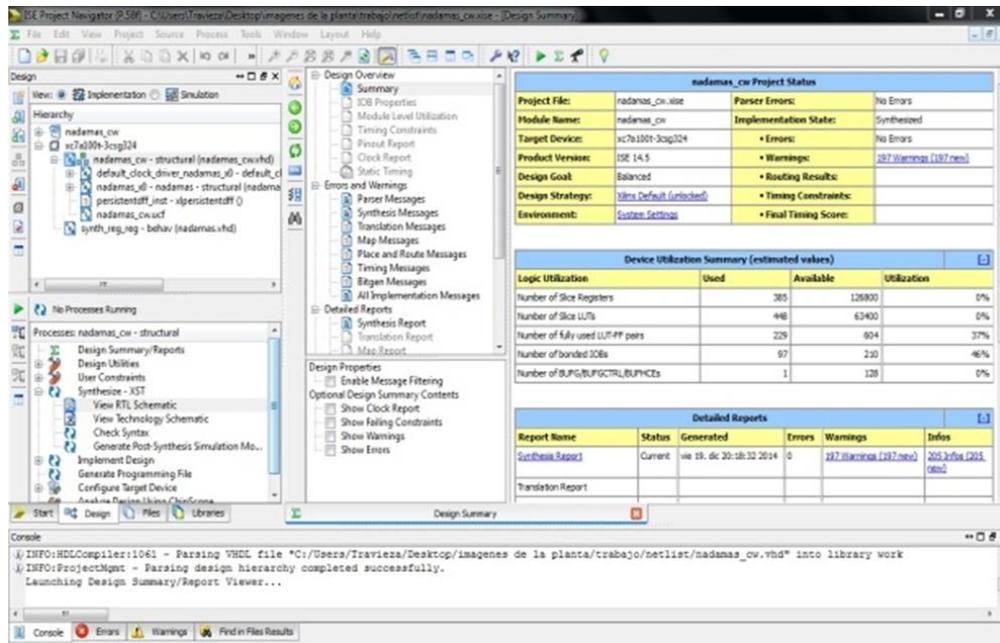


Figura A.8. ISE Design Suit.

### A.2.4 System Generator

Como ya se ha mencionado anteriormente, System Generator es una herramienta de diseño de DSP de Xilinx que permite diseñar y simular algoritmos utilizando MATLAB/Simulink y *Stateflow*; esta librería permite utilizar bloques específicos los cuales muestran un alto nivel de abstracción, además que de esta manera se puede programar en lenguaje de alto nivel, es decir, es un flujo de diseño integrado a Simulink, generando directamente el archivo de configuración para el FPGA (.bit), un Toolbox *plug-in* del entorno Simulink, provee bloques de distintas funciones que pueden implementarse en un FPGA, se generan archivos VHDL, simulaciones, IP Cores o *Test benches*. Cuando se utiliza System Generator las metodologías de diseño no son necesarias puesto que ya se tiene una experiencia previa con Xilinx FPGAs o RTL, los diseños se realizan mediante la librería Xilinx Blockset de Matlab/Simulink, todo esto de una forma más amigable para el usuario [86].

El Algoritmo *DSP System Toolbox* para el diseño de sistemas, permite modelar matemáticamente el comportamiento de un sistema y luego simularlo para predecir y optimizar su rendimiento con precisión. El uso del *Toolbox* en Simulink, también puede modelar sistemas avanzados, como sistemas de señal mixta y de múltiples dominios, puesto que los algoritmos *DSP System Toolbox* sirven como bloques de construcción de los sistemas de procesamiento de señal en comunicaciones, como audio, voz, radar, sistemas de control, procesamiento de imágenes y video, aplicaciones industriales y médicas, (ver Figura A.9).

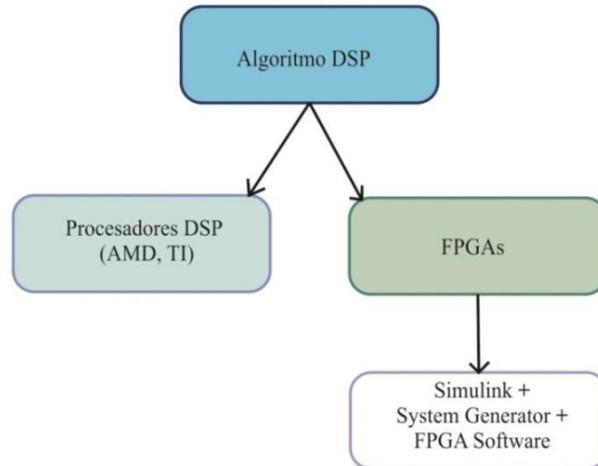


Figura A.9. Diagrama de implementación de algoritmos DSP.

En Matlab se puede dar una vista panorámica de como interactúa Matlab/Simulink y System Generator; existen cuatro entornos en el desarrollo de proyectos utilizando esta herramienta, el entorno de Matlab, System Generator, simulación en Simulink/ISE y el entorno Xilinx y si se desea también está el entorno de Co-simulación Hardware/Software, como se observa en la Figura A.10.

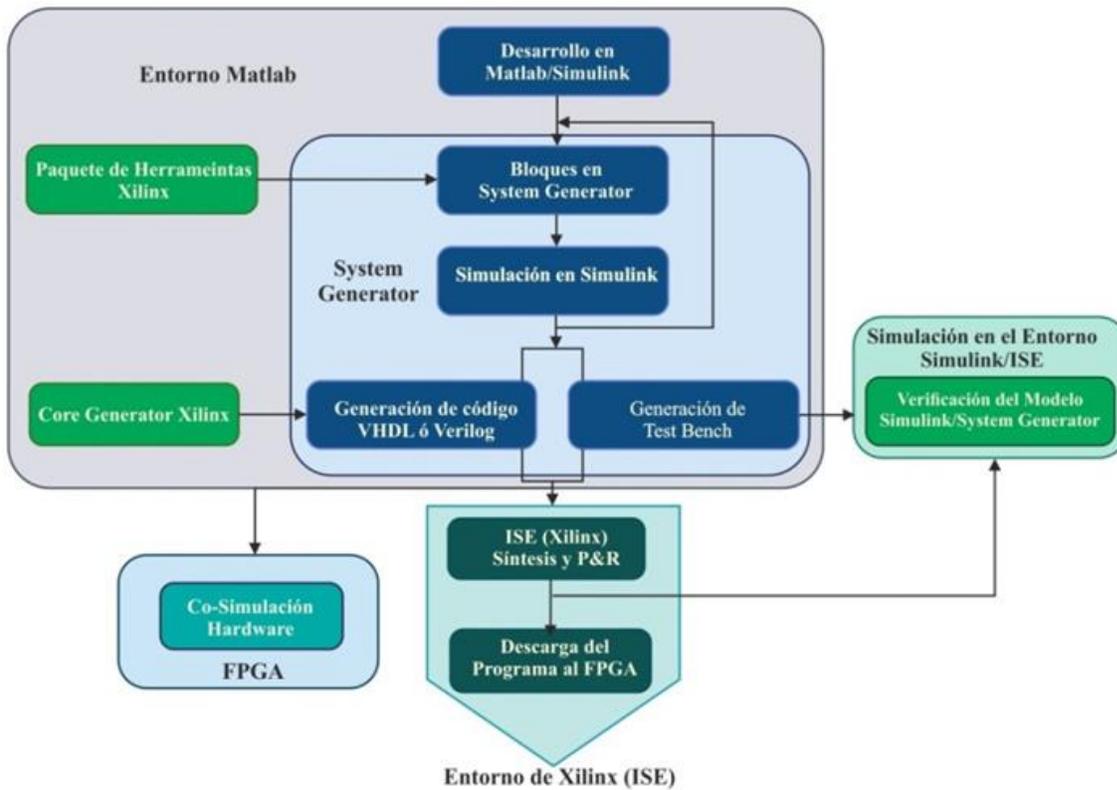


Figura A.10. Diagrama de flujo de Matlab/Simulink/System Generator.

System Generator es un flujo de diseño integrado a Simulink, generando directamente el archivo de configuración (.bit) del FPGA. Este está integrado por Matlab, Simulink, síntesis en HDL, librerías de DSP, herramientas de implementación del FPGA, simulación en punto flotante de precisión simple o doble y punto fijo, tiene una abstracción aritmética de punto fijo arbitrario, incluyendo cuantización y *overflow*.

La realización de una interfaz entre Simulink y un FPGA es mediante bloques de conversión de datos llamados Gateway In para convertir datos de Simulink a Xilinx y otro llamado Gateway Out para convertir datos de Xilinx a Simulink.

### A.2.5 Bloques de Xilinx

El diseño implementado mediante bloques es más intuitivo y sencillo que el diseño basado en realización de código HDL, esto permite reducir tiempo y ciclos de desarrollo. Sin embargo mientras se trabaja con un mayor nivel de abstracción, el uso de recursos minimiza la eficiencia, esto cambia si se emplea la codificación mediante un nivel de abstracción menor.

Existen más de 90 bloques de construcción proporcionados en Simulink/Blockset Xilinx. Estos bloques son comunes tales como sumadores, multiplicadores y registros. También se incluye un conjunto de bloques de construcción DSP complejos, como los bloques de corrección de error hacia adelante, FFT, filtros y memoria. Estos bloques aprovechan los IP Core Genertor de Xilinx ofreciendo resultados optimizados para el dispositivo seleccionado, algunos de los bloques más utilizados para la realización de este trabajo de investigación se describen a continuación [87].

**Bloque Gateway In**, controla la conversión desde un número entero representado en double, entero o punto fijo a un número booleano de N-bits, que puede ser con signo (complemento a dos) o sin signo, con o sin punto fijo. Presenta la opción de manejar los bits extras durante la conversión (*overflow*). Este bloque define cuales van a ser las entradas del diseño codificado en HDL por SysGen. Define los estímulos en caso de que la opción de ‘*CreateTestbench*’ haya sido seleccionada. Nombra los correspondientes puertos de entrada de la entidad (*entity*) generada por System Generator, (ver Figura A.11), este bloque se puede configurar de la siguiente manera:

**Fixed:** tipo de dato fijo, es un número en punto fijo representado en complemento a dos.

**Floating:** es un número en punto flotante representado sin signo.

**Boolean:** puede tomar valores ‘1’ o ‘0’. Se usa para controlar señales como LOAD, CS, RESET, etc.



Figura A.11. Convertidor de datos de entrada de Simulink a Xilinx.

**Bloque Gateway Out**, convierte los datos de punto fijo del sistema en el FPGA a punto flotante Simulink. Define cuales van a ser los puertos de salida del sistema generado por System Generator. Nombra los correspondientes puertos de salida de la entidad (*entity*) generada por System Generator, (ver Figura A.12).

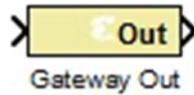


Figura A.12. Convertidor de datos de salida de Xilinx a Simulink.

**Bloque System Generator**, cada diagrama realizado por la librería de Xilinx requiere que el bloque System Generator sea colocado en la parte principal del sistema. Este bloque no se conecta, pero controla el proceso de generación del código HDL y de la implementación del sistema, (ver Figura A.13). Los parámetros del bloque System Generator determina el FPGA a usar, la frecuencia de muestreo, el directorio de trabajo, entre otros. El proceso mediante el cual se genera el archivo programar el FPGA es transparente para el usuario.



Figura A.13. Bloque System Generator.

System Generator trabaja con Simulink mediante el uso de los DSP48, este pueden multiplicar dos números de 18 bits y acumular el resultado en un acumulador de 48 bits, expresando todo en complemento a dos, existen distintas opciones para usar los registros disponibles en el DSP48, este bloque es parte de los bloques prediseñados en ASMBL (*Application Specific Modular Blocks*), casi no usa el ruteo del FPGA, solo entradas y salidas, esto se refleja en el bajo consumo de potencia, frecuencias de trabajo muy altas y una implementación en silicio muy eficiente.

**Bloque AddSub**, este bloque puede ser configurado para realizar operaciones de suma o resta tal como se muestra en la Figura A.14. Es uno de los más utilizados, en este trabajo, debido a que la mayor parte de las operaciones son de este tipo.

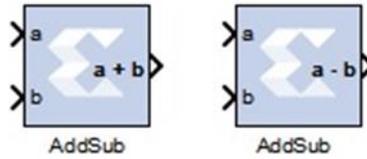


Figura A.14. Bloques de suma y resta.

**Bloque de Multiplicación**, este bloque implementa un multiplicador de dos entradas tal como se muestra en la Figura A.15.

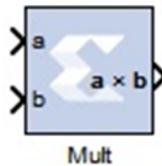


Figura A.15. Bloque de multiplicación.

**Bloque de BlackBox**, este bloque proporciona una forma de incluir código VHDL o Verilog en el diseño. Es una forma muy útil de dotar de versatilidad a esta herramienta, pues permite crear bloques que no estén en las librerías. Optimizando así el diseño de nuestro sistema.



Figura A.16. Bloque BlackBox.

### A.3 Aritmética utilizada

Las aplicaciones que hoy en día se llevan a cabo mediante la ayuda de un DSP, son cada vez más complejas, puesto que algunos procesos se controlan mediante estos dispositivos, cabe mencionar que no se tiene gran eficiencia en cuanto al procesamiento y rango dinámico, puesto que depende de la respuesta del sistema y de una medición adecuada, esto se logra con la ayuda de algoritmos aritméticos los cuales están divididos en dos grupos la aritmética en punto flotante y la aritmética en punto fijo. Es importante ejemplificar que mientras el estándar de resolución trabaja con muestras de 24 bit, los circuitos integrados lo hacen internamente con una longitud de palabra de 48-64 bits o más, si es necesario en algunos casos. La diferencia interna de estos integrados es la arquitectura que poseen para representar de forma digital la señal que se está procesando [88], [89].

### A.3.1 Aritmética en punto fijo

Esta aritmética se basa en la representación que tiene una cantidad establecida de dígitos después del punto decimal, los DSP de bajo costo utilizan esta arquitectura debido a que no necesitan de una unidad de punto flotante (FPU, *Floating Point Unit*); en algunos casos este tipo de arquitectura brinda una mejor exactitud y rendimiento. La aritmética en punto fijo se describe de la siguiente manera:

Los bits localizados a la izquierda del punto decimal se denominan bits de magnitud y representan valores enteros, los bits a la derecha del punto decimal representan valores fraccionales es decir potencias inversas de 2, el primer bit fraccional es un medio, el segundo un cuarto y así sucesivamente. Esta aritmética nos permite representar magnitudes grandes reduciendo la precisión después del punto decimal. La pérdida de precisión en estos sistemas se debe a que en operaciones matemáticas en las que el resultado es mayor al orden de los operandos.

Generalmente los procesadores de punto fijo toman los bits de en medio como válidos y desprecian el resto, por lo tanto se pierden los bits menos significativos y los bits más significativos, si esto no se cumpliera el resultado obtenido no sería válido y por lo tanto no puede ser representado en este sistema puesto que habrá una condición de desbordamiento.

### A.3.2 Aritmética en punto flotante

La aritmética en punto flotante tiene mayor exactitud y rapidez en la mayoría de las aplicaciones, es la más utilizada para tener una mejor aproximación del número que se desea representar, sin embargo esta requiere de un redondeo debido a su precisión limitada. Se representa mediante una *mantissa* (número entero), multiplicado por una base en este caso es de base 2 elevado a un exponente de tal forma que cualquier número en punto flotante pueda representarse de la siguiente forma: un número  $N$  se representa por un par  $M$ , el signo fraccional es  $E$  y el sistema punto flotante  $R$  (base 2 por lo general) es decir:

$$N = M * R^E \quad (A.2)$$

Un número representado en punto flotante se dice que es de precisión simple (32 bits) o precisión doble (64 bits), en precisión simple a la *mantissa* se le asignan 23 bits menos significativos (bit 0 al bit 22), el exponente ocupa los siguientes 8 bits (bit 23 al bit 30) y el bit 31 esta designado para indicar el signo 0 si es positivo y 1 si el signo es negativo (ver Figura A.17). En algunas aplicaciones a se emplean 128 bits para la representación dependiendo de la magnitud que se utiliza [90], [91], sin embargo, para la implementación de la técnica de control propuesta se trabajó con una representación en punto flotante de precisión simple debido a que no se requiere mayor capacidad de almacenamiento para las operaciones que se realizaron en este.

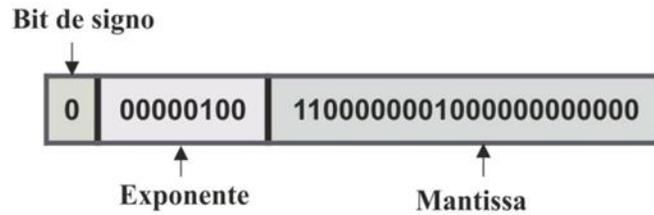


Figura A.17. Representación de punto flotante.

Un número en punto flotante se puede representar de distintas formas, sin embargo es preferible establecer solo una; el propósito de esto es eliminar los ceros de la izquierda de forma que se mantenga la mayor exactitud posible; las ventajas de representar el número normalizado es que se tiene una buena precisión, se simplifica la implementación, en el caso de  $R$  en base 2, donde la implementación del primer 1 se mantiene oculto, ganando con esto un bit extra para la precisión; es decir cuando un valor distinto de cero es representado en base 2 se normaliza, el bit que ese sitúa a la izquierda siempre se conocerá como 1, de esta forma se puede representar el doble de números [92], [93].

Por lo general se toma por cierto que todas las operaciones aritméticas básicas (suma, resta, división, multiplicación) se encuentran normalizadas y por tanto los resultados también, esto para que haya solo una representación permisible para cada número diferente de cero; esto simplifica la comparación de números y se asegura un factor de escala adecuado.



## **Apéndice B. Diseño basado en modelo**

### **B.1 Introducción**

Hoy en día, los sistemas electrónicos de potencia y sus controladores son ampliamente utilizados en todos los sectores: sistemas eléctricos, tracción, vehículos híbridos, sistemas industriales y domésticos, automoción, navales y aeroespaciales. Sin embargo, la complejidad y los costos de tales sistemas están aumentando y, al mismo tiempo, hay una creciente presión para reducir el tiempo de lanzamiento al mercado de los mismos. Como consecuencia, la comprobación y validación de estos sistemas complejos se ha vuelto cada vez más importante en el proceso de diseño e ingeniería.

Tradicionalmente, la validación de un sistema se ha desarrollado mediante simulaciones en tiempo no real y en una fase inicial del diseño del mismo, además de las pruebas del sistema una vez que se ha implementado. Sin embargo, este método tiene dos inconvenientes: primero, el lapso de tiempo en el proceso de diseño, desde la simulación fuera de línea hasta el prototipo real es tan amplio, que está propenso a muchos problemas y problemas relacionados con la integración de diferentes módulos a la vez. Segundo, la simulación fuera de línea en tiempo no real puede ser tardada y tediosa para cualquier sistema moderadamente complejo, especialmente para el accionamiento de motores con su electrónica de potencia y controladores asociados.

### **B.2 Ciclo de desarrollo de un sistema basado en modelo**

El proceso de diseño basado en modelos aborda las dificultades y deficiencias del método de desarrollo tradicional y tiene como objetivo superarlas. En este método de diseño, los documentos ambiguos de especificaciones se remplazan por modelos matemáticos hechos a nivel de sistema, diagramas de bloques gráficos (flujo de datos, flujo de estados, etc.). Mediante el uso de estos diagramas de bloques y estados basados en modelos, el diseño puede ser simulado y refinado iterativamente hasta que cumpla con los requisitos. Una vez que el diseño es refinado y validado, los diseñadores pueden generar código automáticamente desde el modelo, eliminando la necesidad de codificación manual y los errores que la codificación manual puede introducir.

La verificación y la validación se llevan a cabo a lo largo del proceso de desarrollo integrando pruebas en los modelos en cualquier etapa. Esta continua verificación y simulación ayuda a identificar los errores en la fase inicial, cuando son más fáciles y menos costosos de arreglar. Este método se ilustra comúnmente mediante el proceso de diseño en forma de “V” de la Figura B.1.

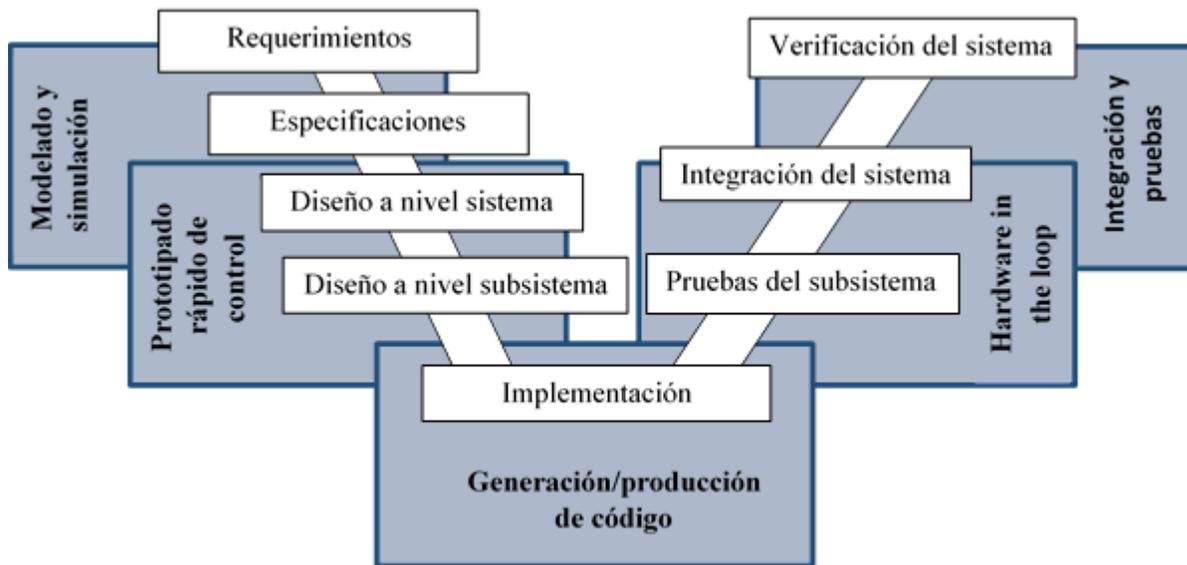


Figura B.1. Ciclo de desarrollo de un sistema de control embebido.

La principal característica de este ciclo es el uso de la simulación a través de todas las etapas del diseño: desde la simulación fuera de línea en las fases de especificación y diseño del concepto, hasta la simulación en tiempo real para el prototipado rápido de control y diseño y para las pruebas y validación a través de simulaciones del hardware en el lazo. El lazo iterativo (especificaciones, diseño, implementación y pruebas) es, por tanto, acelerado considerablemente.

El diagrama V es regularmente usado para describir el ciclo de desarrollo de sistemas de control embebido. Originalmente desarrollado para encapsular el proceso de diseño de muchas aplicaciones de software, se pueden encontrar diferentes versiones de este diagrama para describir una variedad de ciclos de diseño de productos. Aquí se presenta un ejemplo de un diagrama que representa el ciclo de diseño de tales aplicaciones de control embebido comunes para aplicaciones de automoción, aeroespacial y de defensa.

Un componente clave en la reducción de la “V” a través de diseños basado en modelos es comenzar a desarrollar el control embebido en la fase inicial del ciclo de diseño. El modelado proporciona la capacidad para comenzar la simulación del comportamiento del control, mientras que los prototipos de hardware no están todavía disponibles. Además, los modelos de los diseños anteriores pueden ser reutilizados para reducir aún más el esfuerzo necesario para producir un modelo [79].

### B.3 Diseño basado en modelo

Uno de los mayores desafíos que se presenta al diseñar un nuevo prototipo, es el de desarrollar soluciones de bajo costo y hacerlo en el menor tiempo posible. Ingenieros en distintas ramas han enfrentado este dilema con herramientas más sofisticadas, siendo muy utilizada la del diseño basado en modelo (MBD, *Model Based Design* por sus siglas en inglés); este consiste de un método visual y matemático para abordar problemas asociados con el diseño de sistemas complejos. Los diseñadores pueden definir características

avanzadas de funcionamiento empleando bloques prediseñados en vez de utilizar estructuras complejas y complejos códigos de software. Esto resulta en la elaboración rápida de un prototipo, prueba y verificación de software. Adicionalmente, la simulación *Hardware in the Loop* puede ser utilizado para efectuar pruebas de los efectos dinámicos del sistema de forma rápida y eficiente. En la figura B.2 se muestra la relación entre las diferentes fases del diseño basado en modelo.

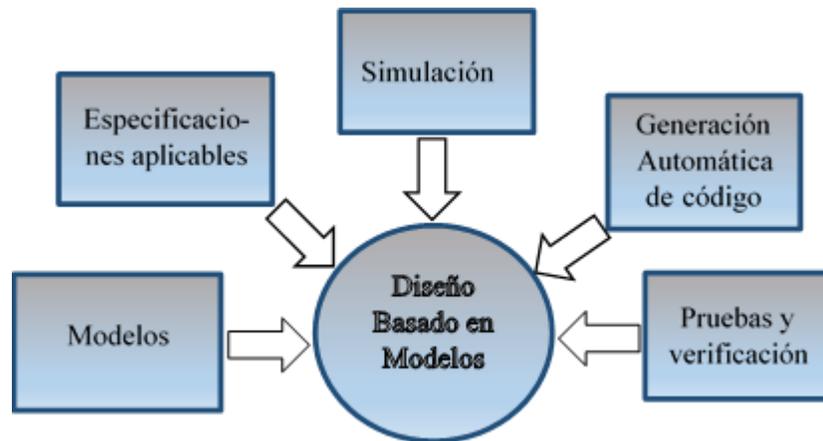


Figura B.2. Diseño basado en modelo (MBD).

Utilizando este modelo, los diseñadores pueden encontrar y corregir errores de diseño en las primeras etapas de la elaboración del prototipo donde el impacto de costo y tiempo es minimizado; incluso, la reutilización del diseño es más sencilla para la mejora y el desarrollo de sistemas derivados de mayores capacidades. Igualmente, la comunicación, análisis de datos y verificación del sistema entre los diferentes grupos de desarrollo se ve favorecida al proveer de un mismo ambiente de diseño para todos.

Existen varias ventajas al utilizar herramientas de modelamiento gráfico entre las cuales destacamos que su misma naturaleza simplifica el proceso de diseño y la corrección de errores. Hoy en día las herramientas de diseño abarcan todos los aspectos del mismo y utilizan un ambiente de modelamiento gráfico unificado y genérico. Se basan en la jerarquía de bloques, por lo que el diseño de los bloques individuales se facilita y la complejidad global del modelo se reduce. Los modelos de naturaleza gráfica proporcionan al diseñador una noción integral del sistema, al mismo tiempo que simplifican el proceso de traslado del modelo del prototipo de una etapa a otra, estableciendo una forma óptima de documentación de las ideas del funcionamiento del diseño propuesto.

Lo anteriormente expuesto se aplica de igual manera a sistemas embebidos. Estos forman parte de un sistema más complejo, por lo que las limitaciones de tiempo y costo son mayores ya que no deben retrasar el desarrollo del proyecto global. Al utilizar métodos tradicionales de desarrollo, el proceso de diseño corresponde a uno de los pasos iniciales y las pruebas y verificaciones son pasos finales. Por esta razón, los errores de diseño no se corregían hasta la última etapa del proceso, las pruebas, costando mucho dinero, tiempo y esfuerzo.

Al principio del proceso, se deben tomar en cuenta los requerimientos del sistema. Al dividirse el sistema en subcomponentes y componentes nos encontramos con procesos de

bajo nivel jerárquico, es decir, podemos llegar hasta el código individual de cada elemento. Luego, cada elemento se integra, realizando pruebas y así consecuentemente hasta que el sistema global pueda ser verificado. Este proceso en sí, es iterativo [94].

### ***B.3.1 Diseño basado en modelo con System Generator***

Empleando el diseño basado en modelo con las herramientas de Simulink y System Generator de ISE, se pueden desarrollar sistemas complejos que se pueden compilar en una implementación eficiente de FPGA. La capacidad que tiene System Generator para generar simulaciones y código VHDL que servirá para programar el FPGA ahorra al diseñador tiempo y recursos [95].

Para la implementación en hardware se utiliza el programa XSG de Xilinx ISE Design Suite 14.5, en conjunto con Matlab/Simulink 12b. Este último es el ambiente en donde se realizan las pruebas. Se generan los datos y luego se analizan mediante el uso de bloques específicos de Simulink. El programa XSG es una herramienta de diseño que facilita el uso del entorno de diseño basado en modelos de Simulink. Los pasos de implementación incluyendo síntesis posición y ruta se ejecutan automáticamente para generar un archivo de programación de FPGA. Modelos algorítmicos de Matlab pueden ser incorporados fácilmente a System Generator.

## **B.4 Sistema de prototipado rápido de control**

En la tendencia hacia el hardware el concepto de diseño basado en modelo a menudo se conoce como el concepto de prototipado rápido de control. El concepto de prototipado rápido de control es frecuentemente utilizado en la industria desde la década pasada, ya que permite la prueba y desarrollo de sistemas bastante complejos en tiempo real y en la planta real de una forma rápida y fácil. Los dos puntos clave en la implementación de prototipos rápidos de control son:

- Programación visual de alto nivel.
- Generación automática de código de bajo nivel.

La generación automática de código permite un modelo abstracto que se realiza mediante un programa visual de alto nivel. La calidad del código es una cuestión importante pero es normalmente difícil medir de forma directa y no subjetiva.

La diferencia entre la implementación de un diseño en FPGA escribiendo el código de bajo nivel a mano y modelar el diseño con una herramienta de alto nivel que genere el código se muestra a menudo en el tiempo, la flexibilidad y el conocimiento. En la Figura B.3 se muestra cómo implementar un contador en código VHDL y la forma de ponerlo en práctica con un programa de alto nivel como un bloque.

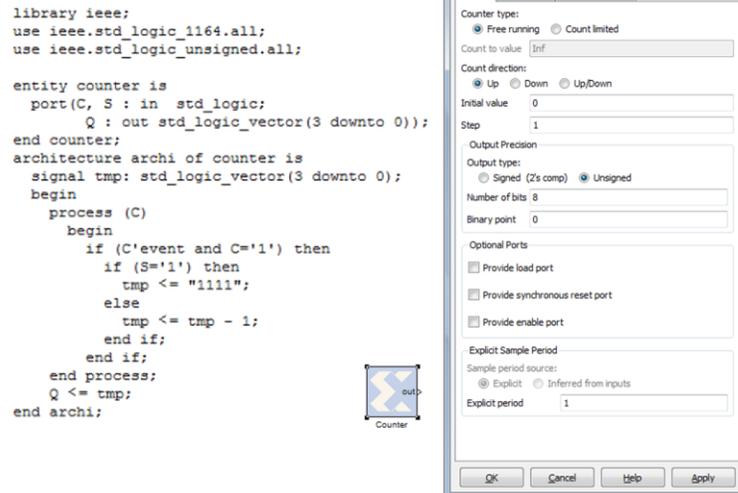


Figura B.3. Modelado de un contador con una herramienta de alto nivel.

Mediante el uso de una herramienta de creación rápida de prototipos se reduce la brecha entre los ingenieros de hardware y los ingenieros de software. Es posible simular, probar y verificar algoritmos de control y ponerlo en el hardware sin ser un experto en HDL tal como VHDL o verilog [96].

## B.5 Hardware *in the Loop*

Hardware en el ciclo (HIL, *Hardware in the Loop* por sus siglas en inglés), o FPGA en el ciclo, es un concepto que según lo revelado por el nombre utiliza el hardware en el ciclo de simulación (ver Figura B.4). Con lo anterior se facilitan las pruebas y la posibilidad de ver cómo se comporta la planta en hardware. Teniendo los estímulos en software en el PC, aplicar una parte del bucle en hardware y luego recibir la respuesta desde el hardware de vuelta en el software, se tiene una buena indicación del desempeño de los diseños.

Hardware en el ciclo (HIL) es una característica importante XSG ofrece. El uso de esta función juega un papel importante en el proceso de desarrollo de un sistema dentro del instituto. Con el HIL se tiene la posibilidad de simular el modelo completo en Simulink en una computadora con algunas de sus funciones implementadas en el hardware real. De esta manera, los datos pueden ser generados en Simulink, luego se procesan en el FPGA y finalmente el resultado se puede desplegar y analizar dentro de Simulink. Esto significa que la funcionalidad de los bloques desarrollados se puede probar en hardware dentro de un banco de pruebas software que se ejecuta dentro de Simulink.

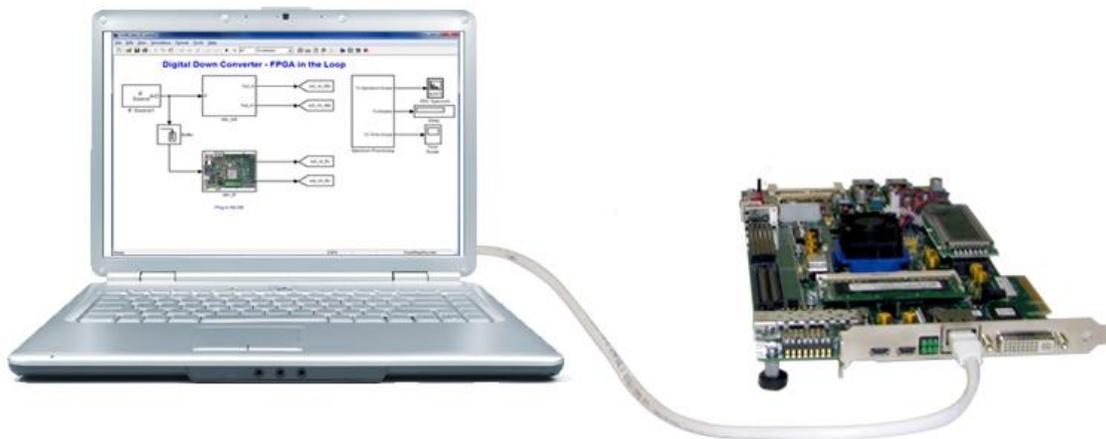


Figura B.4. Simulación hardware in the loop.

HIL permite la prueba de algoritmos de procesamiento digital de señales basados en FPGA. Utiliza el ambiente Matlab/Simulink y el ambiente System Generator de Xilinx para proporcionar vectores de prueba. Estos vectores de prueba se enrutan a través de un puerto JTAG en el hardware basado en FPGA. La salida del FPGA se trajo de vuelta otra vez a la misma pantalla utilizando la conexión JTAG. Esto permite la verificación cruzada de la simulación y los resultados de las pruebas físicas para un algoritmo.

En la simulación HIL, se utiliza una computadora en tiempo real como una representación virtual de su modelo de la planta y una versión real de su controlador. La computadora de escritorio (hardware de desarrollo) contiene el modelo total en tiempo real del controlador y la planta. El hardware de desarrollo también contiene una interfaz con la que controla la entrada virtual a la planta. El hardware del controlador contiene el software del controlador que se genera a partir del modelo del controlador. El procesador en tiempo real (hardware de destino) contiene código para el sistema físico que se genera a partir del modelo de la planta [97].

## Apéndice C. Procedimiento para calcular las salidas planas

Se muestra el procedimiento de cálculo de las salidas planas para el sistema propuesto correspondiente al “convertidor CD/CD reductor paralelo-motor de CD”, que resulta en un sistema lineal multi-variable de quinto orden, siendo interesante la selección de salidas planas para este tipo de sistemas. Es importante mencionar que para el procedimiento de cálculo de las salidas planas del sistema propuesto, se toma como referencia el siguiente trabajo [64].

### C.1. Modelo promedio del sistema

El modelo matemático del sistema en ecuaciones de espacio-estado se expresa en (C.1) con los estados  $x_1 = i_1$ ,  $x_2 = i_2$ ,  $x_3 = v$ ,  $x_4 = i_a$  y  $x_5 = \omega$ . Las ecuaciones se toman en un sentido promedio con entradas continuas  $u_1, u_2 \in [0 \ 1]$ .

$$\begin{aligned}
 L\dot{x}_1 &= -x_3 + Eu_1 \\
 L\dot{x}_2 &= -x_3 + Eu_2 \\
 C\dot{x}_3 &= x_1 + x_2 - x_4 - \frac{x_3}{R} \\
 L_a\dot{x}_4 &= x_3 - R_a x_4 - k_m x_5 \\
 J\dot{x}_5 &= k_m x_4 - Bx_5
 \end{aligned} \tag{C.1}$$

La característica principal de este sistema es que es un sistema lineal multi-variable de quinto orden dado que se puede llevar a la forma típica tal como se muestra en (C.2).

$$\begin{aligned}
 \dot{x} &= Ax + Bu \\
 y &= Cx
 \end{aligned} \tag{C.2}$$

$$\begin{pmatrix} \dot{x}_1 \\ \dot{x}_2 \\ \dot{x}_3 \\ \dot{x}_4 \\ \dot{x}_5 \end{pmatrix} = \begin{pmatrix} 0 & 0 & -\frac{1}{L} & 0 & 0 \\ 0 & 0 & -\frac{1}{L} & 0 & 0 \\ \frac{1}{C} & \frac{1}{C} & -\frac{1}{RC} & -\frac{1}{C} & 0 \\ 0 & 0 & \frac{1}{L_a} & -\frac{R_a}{L_a} & -\frac{k_m}{L_a} \\ 0 & 0 & 0 & \frac{k_m}{J} & -\frac{B}{J} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{pmatrix} + \begin{pmatrix} \frac{E}{L} & 0 \\ 0 & \frac{E}{L} \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{pmatrix} \begin{pmatrix} u_1 \\ u_2 \end{pmatrix} \tag{C.3}$$

$$y = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{pmatrix} x$$

donde las matrices A, B y C se representan mediante la ecuación (C.4):

$$A = \begin{pmatrix} 0 & 0 & -\frac{1}{L} & 0 & 0 \\ 0 & 0 & -\frac{1}{L} & 0 & 0 \\ \frac{1}{C} & \frac{1}{C} & -\frac{1}{RC} & -\frac{1}{C} & 0 \\ 0 & 0 & \frac{1}{L_a} & -\frac{R_a}{L_a} & -\frac{k_m}{L_a} \\ 0 & 0 & 0 & \frac{k_m}{J} & -\frac{B}{J} \end{pmatrix}, \quad B = \begin{pmatrix} \frac{E}{L} & 0 \\ 0 & \frac{E}{L} \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{pmatrix}, \quad C = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{pmatrix} \quad (C.4)$$

## C.2. Matriz de controlabilidad de Kalman

Para aplicar el concepto de planitud diferencial al sistema (C.1), primero se debe verificar que el sistema es controlable construyendo la matriz de controlabilidad de Kalman. Entonces, la matriz de Kalman para el sistema queda expresada de la siguiente manera:

$$k_C = (b_1 \quad b_2 \quad Ab_1 \quad Ab_2 \quad A^2b_1 \quad A^2b_2 \quad A^3b_1 \quad A^3b_2 \quad A^4b_1 \quad A^4b_2) \quad (C.5)$$

Sustituyendo las matrices correspondientes en la expresión anterior y realizando las multiplicaciones matriciales, se obtiene la matriz de Kalman de orden 5x10 como se muestra a continuación:

$$K_C = \frac{E}{L} \begin{pmatrix} 1 & 0 & 0 & 0 & -\frac{1}{LC} & -\frac{1}{LC} & \frac{1}{RLC^2} & \frac{1}{RLC^2} \\ 0 & 1 & 0 & 0 & -\frac{1}{LC} & -\frac{1}{LC} & \frac{1}{RLC^2} & \frac{1}{RLC^2} \\ 0 & 0 & \frac{1}{C} & \frac{1}{C} & -\frac{1}{RC^2} & -\frac{1}{RC^2} & \left(-\frac{2}{LC^2} - \frac{1}{L_a C^2} + \frac{1}{R^2 C^3}\right) & \left(-\frac{2}{LC^2} - \frac{1}{L_a C^2} + \frac{1}{R^2 C^3}\right) \\ 0 & 0 & 0 & 0 & \frac{1}{CL_a} & \frac{1}{CL_a} & \left(-\frac{1}{RL_a C^2} - \frac{R_a}{CL_a^2}\right) & \left(-\frac{1}{RL_a C^2} - \frac{R_a}{CL_a^2}\right) \\ 0 & 0 & 0 & 0 & 0 & 0 & \frac{k_m}{CLL_a J} & \frac{k_m}{CLL_a J} \\ \left(\frac{2}{L^2 C^2} + \frac{1}{LL_a C^2} + \frac{1}{LR^2 C^3}\right) & \left(\frac{2}{L^2 C^2} + \frac{1}{LL_a C^2} + \frac{1}{LR^2 C^3}\right) & & & & & & \\ \left(\frac{2}{L^2 C^2} + \frac{1}{LL_a C^2} + \frac{1}{LR^2 C^3}\right) & \left(\frac{2}{L^2 C^2} + \frac{1}{LL_a C^2} + \frac{1}{LR^2 C^3}\right) & & & & & & \\ \left(\frac{2}{L^2 C^2} - \frac{2}{LC} - \frac{1}{L_a C} + \frac{1}{R^2 C^2} + \frac{1}{RC^2} + \frac{R_a}{L_a C}\right) & \left(\frac{2}{L^2 C^2} - \frac{2}{LC} - \frac{1}{L_a C} + \frac{1}{R^2 C^2} + \frac{1}{RC^2} + \frac{R_a}{L_a C}\right) & & & & & & \\ \left(-\frac{2}{LL_a C^2} - \frac{1}{RL_a C} - \frac{R_a}{L_a^2} + \frac{1}{L_a C} + \frac{R_a^2}{L_a^2} - \frac{k_m^2}{JL_a}\right) & \left(-\frac{2}{LL_a C^2} - \frac{1}{RL_a C} - \frac{R_a}{L_a^2} + \frac{1}{L_a C} + \frac{R_a^2}{L_a^2} - \frac{k_m^2}{JL_a}\right) & & & & & & \\ \left(-\frac{k_m}{RJL_a C^2} + \frac{-k_m R_a + Bk_m}{L_a C}\right) & \left(-\frac{k_m}{RJL_a C^2} + \frac{-k_m R_a + Bk_m}{L_a C}\right) & & & & & & \end{pmatrix} \quad (C.6)$$

La matriz  $K_C$  en la expresión (C.6) tiene rango completo, es decir, contiene 5 columnas linealmente independientes, las cuales se utilizan como una nueva base para el espacio de

estado. Las columnas linealmente independientes se emplean para construir una matriz C, de 5x5, invertible (rango completo).

$$C = (b_1 \quad Ab_1 \quad A^2b_1 \quad A^3b_1 \quad b_2) \quad (C.7)$$

La matriz anterior se construyó al seleccionar a  $b_1$  como su primera columna y, a partir de esta, se seleccionaron otras que son linealmente independientes y la última columna se deja para  $b_2$ . Las columnas que forman a B se deben incluir en la construcción de C por que por medio de ellas se puede influenciar en la dinámica de la matriz C mediante las componentes de la entrada.

Ahora se procede a calcular los índices de Kronecker, que indican en donde van a actuar las nuevas entradas del sistema equivalente, de la siguiente manera. Donde la suma de los índices de Kronecker  $\gamma_1 + \gamma_2 = 5$  es igual al orden del sistema

$$\begin{aligned} \gamma_1 - 3 = 0 &\Rightarrow \gamma_1 = 4 \\ \gamma_2 - 1 = 0 &\Rightarrow \gamma_2 = 1 \end{aligned} \quad (C.8)$$

Sustituyendo las columnas linealmente independientes de (C.7) en la matriz C se obtiene:

$$C = \begin{pmatrix} \frac{E}{L} & 0 & -\frac{E}{CL^2} & \frac{E}{RL^2C^2} & 0 \\ 0 & 0 & -\frac{E}{CL^2} & \frac{E}{RL^2C^2} & \frac{E}{L} \\ 0 & \frac{E}{LC} & -\frac{E}{RLC^2} & \frac{E}{L} \left( -\frac{2}{LC^2} - \frac{1}{L_a C^2} + \frac{1}{R^2 C^3} \right) & 0 \\ 0 & 0 & \frac{E}{C L L_a} & \frac{E}{L} \left( -\frac{1}{R L_a C^2} - \frac{R_a}{C L_a^2} \right) & 0 \\ 0 & 0 & 0 & \frac{E k_m}{C L^2 L_a J} & 0 \end{pmatrix} \quad (C.9)$$

### C.3. Cálculo de las salidas planas

#### C.3.1 Primer alternativa

Una vez obtenida la matriz invertible C, se prosigue a calcular la salida plana del sistema (C.1). Dado que este sistema cuenta con dos entradas de control, entonces se tienen dos salidas planas  $F$  que se determinan empleando la expresión (C.10). Para ello, solo falta construir la matriz  $\psi$  utilizando los índices de Kronecker  $\gamma_1$  y  $\gamma_2$ .

$$F = \psi C^{-1} x \quad (C.10)$$

Como los índices de Kronecker son  $\gamma_1 = 4$  y  $\gamma_2 = 1$  la matriz  $\psi$  se construye de la siguiente manera.

$$\psi = \begin{pmatrix} 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{pmatrix} \quad (\text{C.11})$$

mientras que la matriz inversa es:

$$C^{-1} = \begin{pmatrix} \frac{L}{E} & 0 & 0 & \frac{L_a}{E} & \frac{JR_a}{Ek_m} \\ 0 & 0 & \frac{CL}{E} & \frac{LL_a}{ER} & \frac{(2L_aR + L(R + R_a))J}{L} \\ 0 & 0 & 0 & \frac{CLL_a}{E} & \frac{L(L_a + CRR_a)J}{ERk_m} \\ 0 & 0 & 0 & 0 & \frac{CLL_aJ}{Ek_m} \\ 0 & \frac{L}{E} & 0 & \frac{L_a}{E} & \frac{R_aJ}{Ek_m} \end{pmatrix} \quad (\text{C.12})$$

Ahora se puede realizar el cálculo de la salida plana del sistema:

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} \frac{L}{E} & 0 & 0 & \frac{L_a}{E} & \frac{JR_a}{Ek_m} \\ 0 & 0 & \frac{CL}{E} & \frac{LL_a}{ER} & \frac{(2L_aR + L(R + R_a))J}{L} \\ 0 & 0 & 0 & \frac{CLL_a}{E} & \frac{L(L_a + CRR_a)J}{ERk_m} \\ 0 & 0 & 0 & 0 & \frac{CLL_aJ}{Ek_m} \\ 0 & \frac{L}{E} & 0 & \frac{L_a}{E} & \frac{R_aJ}{Ek_m} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{pmatrix} \quad (\text{C.13})$$

desarrollando las operaciones matriciales se obtiene lo siguiente:

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} 0 & 0 & 0 & 0 & \frac{CLL_aJ}{EK_m} \\ 0 & \frac{L}{E} & 0 & \frac{L_a}{E} & \frac{R_aJ}{EK_m} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{pmatrix} \quad (\text{C.14})$$

para simplificar se requiere que  $x_1 = x_2$  por lo que  $x_4 = 2x_2$ :

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} \frac{CLL_a J}{EK_m} * x_5 \\ \frac{L}{E} * x_2 + \frac{L_a}{E} * x_4 + \frac{R_a J}{EK_m} * x_5 \end{pmatrix} \quad (C.15)$$

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} \frac{CLL_a J}{EK_m} * x_5 \\ \frac{L}{E} * x_2 + \frac{L_a}{E} * 2x_2 + \frac{R_a J}{EK_m} * x_5 \end{pmatrix} \quad (C.16)$$

pero las componentes de la salida plana pueden ser cualquier múltiplo de las variables del estado  $x_2, x_5$  por lo que se pueden reescribir de la siguiente manera:

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} x_5 \\ x_2 + x_5 \end{pmatrix} \quad (C.17)$$

### C.3.2. Segunda alternativa

La elección de C no es única, se pueden construir diferentes matrices seleccionando otras columnas linealmente independientes. En general, el número de matrices C que se pueden obtener es igual al número de entradas que tenga el sistema. , es decir, otra alternativa es seleccionar el siguiente arreglo:

$$C = (b_1 \quad b_2 \quad Ab_2 \quad A^2b_2 \quad A^3b_2) \quad (C.18)$$

ahora se procede a calcular los índices de Kronecker de la siguiente manera. Donde la suma de los índices de Kronecker  $\gamma_1 + \gamma_2 = 5$  es igual al orden del sistema.

$$\begin{aligned} \gamma_1 - 1 = 0 &\Rightarrow \gamma_1 = 1 \\ \gamma_2 - 3 = 1 &\Rightarrow \gamma_2 = 4 \end{aligned} \quad (C.19)$$

La matriz C se construye al seleccionar primero a  $b_1$  como su primera columna y, a partir de esta, se seleccionaron otras que son linealmente independientes. Dichas columnas se deben incluir porque por medio de ellas se puede influenciar en la dinámica de la matriz C mediante las componentes de la entrada u. Sustituyendo las columnas linealmente independientes de (C.5) en la matriz se obtiene.

$$C = \begin{pmatrix} \frac{E}{L} & 0 & 0 & -\frac{E}{CL^2} & \frac{E}{RL^2C^2} \\ 0 & \frac{E}{L} & 0 & -\frac{E}{CL^2} & \frac{E}{RL^2C^2} \\ 0 & 0 & \frac{E}{CL} & -\frac{E}{RLC^2} & \frac{E}{L} \left( -\frac{2}{LC^2} - \frac{1}{L_a C^2} + \frac{1}{R^2 C^3} \right) \\ 0 & 0 & 0 & \frac{E}{CLL_a} & \frac{E}{L} \left( -\frac{1}{RL_a C^2} - \frac{R_a}{CL_a^2} \right) \\ 0 & 0 & 0 & 0 & \frac{Ek_m}{CL^2 L_a J} \end{pmatrix} \quad (C.20)$$

Como los índices de Kronecker son  $\gamma_1 = 1$  y  $\gamma_2 = 4$  la matriz  $\psi$  se construye de la siguiente manera

$$\psi = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{pmatrix} \quad (C.21)$$

mientras que la matriz inversa es:

$$C^{-1} = \begin{pmatrix} \frac{L}{E} & 0 & 0 & \frac{L_a}{E} & \frac{JLR_a}{Ek_m} \\ 0 & \frac{L}{E} & 0 & \frac{L_a}{E} & \frac{JLR_a}{Ek_m} \\ 0 & 0 & \frac{CL}{E} & \frac{LL_a}{ER} & \frac{(J(L^2R + L^2R_a + 2LL_aR))}{Ek_m R} \\ 0 & 0 & 0 & \frac{CLL_a}{E} & \frac{(JL^2(L_a + CRR_a))}{Ek_m R} \\ 0 & \frac{L}{E} & 0 & 0 & \frac{CJL^2L_a}{Ek_m} \end{pmatrix} \quad (C.22)$$

ahora se puede realizar el cálculo de la salida plana del sistema:

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} \frac{L}{E} & 0 & 0 & \frac{L_a}{E} & \frac{JLR_a}{Ek_m} \\ 0 & \frac{L}{E} & 0 & \frac{L_a}{E} & \frac{JLR_a}{Ek_m} \\ 0 & 0 & \frac{CL}{E} & \frac{LL_a}{ER} & \frac{J(L^2R + L^2R_a + 2LL_aR)}{E1 * Km * R} \\ 0 & 0 & 0 & \frac{CLLa}{E} & \frac{JL^2(L_a + CRR_a)}{EKmR} \\ 0 & \frac{L}{E} & 0 & 0 & \frac{CJL^2L_a}{Ek_m} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{pmatrix} \quad (C.23)$$

desarrollando las operaciones matriciales se obtiene lo siguiente:

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} \frac{L}{E} & 0 & 0 & \frac{L_a}{E} & \frac{JLR_a}{EK_m} \\ 0 & 0 & 0 & 0 & \frac{CL^2L_aJ}{EK_m} \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \\ x_5 \end{pmatrix} \quad (C.24)$$

desarrollando las operaciones matriciales se obtiene:

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} \frac{L}{E} * x_1 + \frac{L_a}{E} * x_4 + \frac{JLR_a}{EK_m} * x_5 \\ \frac{CL^2L_aJ}{EK_m} * x_5 \end{pmatrix} \quad (C.25)$$

Puesto que la corriente de armadura es igual a la suma de la corriente de los convertidores, y se requiere que la corriente en los convertidores sea la misma es decir

$$x_4 = x_1 + x_2 \quad (C.26)$$

$$x_4 = 2x_1$$

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} \frac{L}{E} * x_1 + \frac{L_a}{E} * 2x_1 + \frac{JLR_a}{EK_m} * x_5 \\ \frac{CL^2L_aJ}{EK_m} * x_5 \end{pmatrix} \quad (C.27)$$

pero las componentes de la salida plana pueden ser cualquier múltiplo de las variables de los estados  $x_1, x_5$  por lo que se pueden reescribir de la siguiente manera.

$$\begin{pmatrix} F_1 \\ F_2 \end{pmatrix} = \begin{pmatrix} x_1 + x_5 \\ x_5 \end{pmatrix} \quad (C.28)$$

La salida plana que se obtuvo en la expresión (C.27) tiene dos componentes  $F_1 = x_1 + x_5$  y  $F_2 = x_5$ . La primera componente está en función de la combinación lineal de la corriente de uno de los convertidores y de la velocidad angular del motor respectivamente. De las componentes de la salida plana  $F_2$  tiene significado físico, pero  $F_1$  no lo tiene, ya que la salida plana es una combinación lineal de dos variables con unidades de medida distintas.

#### C.4. Parametrización diferencial

Para demostrar que las componentes de las salidas planas son las correctas, entonces todos los estados y las entradas de control se pueden expresar en términos de estas salidas planas y de sus derivadas. Considerando el sistema sin perturbar de la ecuación (C.1) y las salidas planas de la ecuación (C.28) se lleva a cabo dicha parametrización tal como se muestra en (C.29).

$$\begin{aligned}
 x_1 &= F_1 - F_2 \\
 x_2 &= \left(\frac{CL_aJ}{k_m}\right)F_2^{(3)} + \left(\frac{C(L_aB + R_aJ)}{k_m} + \frac{L_aJ}{Rk_m}\right)\ddot{F}_2 \\
 &\quad + \left(\frac{C(R_aB + k_m^2)}{k_m} + \frac{(L_aB + R_aJ)}{Rk_m} + \frac{J}{k_m}\right)\dot{F}_2 \\
 &\quad + \left(\frac{(L_aB + R_aJ)}{Rk_m} + \frac{B}{k_m} + 1\right)F_2 - F_1 \\
 x_3 &= \left(\frac{L_aJ}{k_m}\right)\ddot{F}_2 + \left(\frac{L_aB + R_aJ}{k_m}\right)\dot{F}_2 + \left(\frac{R_aB + k_m^2}{k_m}\right)F_2 \\
 x_4 &= \frac{J\dot{F}_2 + BF_2}{k_m}
 \end{aligned} \tag{C.29}$$

$$x_5 = F_2$$

$$u_1 = \left(\frac{L}{E}\right)\dot{F}_1 + \left(\frac{L_aJ}{Ek_m}\right)\ddot{F}_2 + \left(\frac{L_aB + R_aJ}{Ek_m} - \frac{L}{E}\right)\dot{F}_2 + \left(\frac{R_aB + k_m^2}{Ek_m}\right)F_2$$

$$\begin{aligned}
 u_2 &= \left(\frac{LCL_aJ}{Ek_m}\right)F_2^{(4)} + \frac{L}{E}\left(\frac{C(L_aB + R_aJ)}{k_m} + \frac{L_aJ}{Rk_m}\right)F_2^{(3)} \\
 &\quad + \left\{\frac{L}{E}\left(\frac{C(R_aB + k_m^2)}{k_m} + \frac{(L_aB + R_aJ)}{Rk_m} + \frac{J}{k_m}\right) + \frac{L_aJ}{Ek_m}\right\}\ddot{F}_2 \\
 &\quad + \left\{\frac{L}{E}\left(\frac{(R_aB + k_m^2)}{Rk_m} + \frac{B}{k_m} + 1\right) + \left(\frac{L_aB + R_aJ}{Ek_m}\right)\right\}\dot{F}_2 \\
 &\quad + \left(\frac{R_aB + k_m^2}{Ek_m}\right)F_2 - \left(\frac{L}{E}\right)\dot{F}_1
 \end{aligned}$$

## Bibliografía

- [1] M. P. Kazmierkowsky y H. Tunia, *Automatic Control of Converter-Fed Drives*, Warsaw Poland: Elsevier, 1994.
- [2] J. Singh, *Study of soft switching converter for brushless dc motor drive*, Patiala: Thapar University, 2010.
- [3] R. W. D. Doncker, «Modern Electrical Drives: Design and Future Trends,» *in Power Electronics and Motion Control Conference*, September 2006.
- [4] A. Hughes, *Electric Motors and Drives*, Burlington: Elsevier, 2006.
- [5] J. Linares-Flores, J. Reger y H. Sira-Ramírez, «Speed-sensorless tracking control of a DC- motor via a double Buck-converter,» *in IEEE Conference on Decision and control*, San Diego, CA, 2006.
- [6] G. Moleykutty, «Speed Control of Separately Excited DC Motor,» *American Journal of Applied Sciences*, vol. 5, no. 3, pp. 227-233, 2008.
- [7] R. S. Gargees, A. K. Mansoor y R. A. Khalil, «DSP Based Adjustable Closed-Loop DC Motor Speed Control System,» *AI-Rafadain Engineering Journal*, vol. 19, no. 5, pp. 66-76, 2011.
- [8] M. S. Alvarez, «Modelo matemático de un motor de corriente continua separadamente excitado: Control de velocidad por corriente de armadura,» *Latin-American Journal of Physics Education*, vol. 6, no. 1, March 2012.
- [9] G. K. Mishra, A. K. Pandey y A. Maurya, «Combined Armature and Field Speed Control of DC Motor for Efficiency Enhancement,» *International Journal of Electrical and Electronics Engineering (SSRG-IJEEE)*, vol. 1, no. 6, pp. 34-39, Aug. 2014.
- [10] V. Rohit Vadapalli, H. Kumar Kella , T. Ravi Sekhar, Y. Samson David y N. Avinash, «Speed Control of D.C. Motor Using Chopper,» *International Journal of Electrical and Electronic Research*, vol. 3, no. 1, pp. 289-295, Jan-March 2015.
- [11] N. A. Yehia, S. Reseka y M. El-Habrouk, «Design and Implementation of a Closed Loop Sensor-less Position/Speed/Current Control os a DC Motor using Neural Network for Robotic Applications,» *International Journal of Advanced Scientific and Technical Research*, vol. 4, no. 5, pp. 691-717, July-Aug. 2015.
- [12] S. Sheel y O. Gupta, «High Performance Fuzzy Adaptive PID Speed Control of a Converter Driven DC Motor,» *International Journal in Automation and Control*, vol. 5, no. 1, pp. 71-88, March, 2012.
- [13] R. Siva-Ortigoza, V. M. Hernández-Guzmán, M. Antonio-Cruz y D. Muñoz-Carrillo, «DC/DC Buck Power Converter as a Smooth starter for a DC Motor based on a Hierarchical Control,» *IEEE Transactions on Power Electronivs*, vol. 30, no. 2, pp. 1076-1084, February 2015.
- [14] A. T. Alexandridis y G. C. Konstantopoulos, «Modified PI speed controllers for series-excited dc motors fed by dc/dc boost converters,» *Control Engineering Practice*, vol. 23, pp. 14-21, 2014.
- [15] S. S. Dash y B. Nayak, «Cuk Converter Fed Adjustable Speed DC Motor Driven Electrical Single Stage Centrifugal Pump,» *Wseas Transactions on Circuits and Systems*, vol. 14, pp. 46-55, 2015.

- [16] P. Manju, M. Suresh, R. Ramamoorthi y S. Narendiran, «Experimental Investigations with Fuzzy Controller for PV Fed DC Motor Incorporating SEPIC Converter as Efficient Power Interface,» *Applied Mechanics and Materials*, vol. 550, pp. 110-125, May, 2014.
- [17] H. Sira-Ramírez y D. Rosales-Díaz, «Decentralized Active Disturbance Rejection Control of Power Converters Serving a Time Varing Load,» in *Proceedings of the 33rd Chinese Control Conference*, Nanjing, China, July 28-30, pp. 4348-4353, 2014.
- [18] R. Puviarasi, P. Balamurugan y R. Mritha, «Design and Simulation of an Efficient Interleaved Soft Switching Boost Converter Fed Single Phase DC Drive,» *International Journal of Electrical Engineering*, vol. 6, no. 5, pp. 523-530, 2013.
- [19] M. Vellaiyarasi, K. Esakki Shenbaga Loga y J. Jasper Gnana Chandran, «Interleaved Buck Boost Converter Fed DC Motor,» *International Journal of Electric Engineering*, vol. 6, no. 3, pp. 301-309, 2013.
- [20] N. A. Yehia, S. Rezeká y M. El-Habrouk, «Design and Implementation of a Closed Loop Sensor-less Position/Speed/Current Control of a DC Motor using Neural Network for Robotic Applications,» *International Journal of Advanced Scientific and Technical Research*, vol. 4, no. 5, pp. 691-717, 2015.
- [21] P. Brandstetter, «Sensorless Control of DC Drive Using Artificial Neural Network,» *Acta Politechnica Hungarica*, vol. 11, no. 10, pp. 5-20, 2014.
- [22] Z. Gao, Y. Huang y J. Han, «An alternative paradigm for control system design,» in *Proceedings of the 40th IEEE conference on Decision and Control*, Orlando FL., pp. 4578-4585, 2001.
- [23] X. Yang y Y. Huang, «Capabilities of extended State Observer for Estimating Uncertainties,» in *Proceedings of the 2009 American Control Conference*, St. Louis, MO, USA, pp. 3700-3705, 2009.
- [24] H. Feng y B. Z. Guo, «Active disturbance rejection control: Old and new results,» *Annual Reviews in Control*, vol. 44, pp. 238-248, 2017.
- [25] Y. Huang y W. Xue, «Active disturbance rejection control: Methodoly and theoretical analysis,» *ISA Transactions*, vol. 53, pp. 963-976, 2014.
- [26] Y. Long, Z. Du, L. Cong, W. Wang, Z. Zhang y W. Dong, «Active disturbance rejection control based human gait tracking for lower extremity rehabilitation exoskeleton,» *ISA Transactions*, vol. 67, pp. 389-397, 2017.
- [27] C. Naga Koti Kumar, D. P. Linga Reddy, K. Trinath y S. Sundeep, «Modeling and Controlling of Induction Motor by Linear ADRC,» *International Journal of Engineering Science and Technology (IJEST)*, vol. 3, no. 4, pp. 2740-2745, April 2011.
- [28] H. Sira-Ramírez, «On the Robust Control of the Permanent Magnet Synchronous Motor: an Active Disturbance Rejection Control Approach,» *IEEE Transactions on Control Systems Technology*, 2014.
- [29] H. Sira-Ramírez y M. A. Oliver-Salazar, «On the Robust Control of Buck-Converter DC-Motor Combination,» *IEEE Transactions on Power Electronics*, vol. 12, no. 8, pp. 3912-3922, Aug. 2013.
- [30] J. Linares-Flores, J. Barahona-Avalos y H. Sira-Ramírez, «Robust Passivity-Based Control of a Buck-Boost Converter/DC-Motor System,» *IEEE Transactions on Industrial Applications*, vol. 48, no. 6, pp. 1-6, Nov./Dec. 2012.

- [31] E. Yescas-Mendoza, J. Linares-Flores, M. A. Contreras-Ordaz y J. Barahona-Avalos, «Controlador Lineal de Velocidad Angular con Rechazo Activo de Perturbaciones del Convertidor Reductor/Motor de CD,» *en Memoria XV Congreso Latinoamericano de Control Automático*, Lima, Perú, pp. 1-6, 2013.
- [32] M. Stankovic, S. Manojlovic, S. Simic y Z. Jovanovic, «Implementation of Active Disturbance Rejection Control on FPGA,» de *lc ETRAN, At Vrnajcka banja*, Beograd, Srbija, Jun 2014.
- [33] G. Eirea, *Estimation and Control Techniques in Power Converters*, Berkeley: University of California, 2006.
- [34] Y. Sun, *Modeling and Design of Digitally Controlled Voltage Regulator Module*, Virginia: Politechnic Institute and State University Virginia State University, 2008.
- [35] R. Lu, X. Liu, X. Wang, J. Pan, K. Sun y H. Waynes, «The Design of FPGA-based Digital Image Processing Systems and Research on Algorithms,» *International Journal of Future Generation Communication and Networking*, vol. 10, no. 2, pp. 41-54, 2017.
- [36] A. O. Abisoye, «Application of field programmable gate array to digital signal processing,» *JORIND*, vol. 9, no. 1, pp. 37-46, June 2011.
- [37] K. Prashant y M. Ravi, «Implementation on FPGA based PID Controller for DC Motor Speed Control System,» *International Journal of Engineering Trends and Technology*, vol. 4, no. 3, pp. 471-476, 2013.
- [38] H. Basil y A. Moayed, «Fuzzy PID Controllers Using FPGA Technique for Real Time DC Motor Speed Control,» *Intelligent Control and Automation*, vol. 2, no. 2, pp. 233-240, 2011.
- [39] C. N. Asha y N. Jayakumar, «FPGA Implementation for Speed Monitoring and Control of DC Motor using Soft Computing Technique based Controller,» *International Journal of Engineering Science and Computing (IJESC)*, vol. April 2014, no. 2, pp. 398-404, 2014.
- [40] A. C. Suthar, M. Vayada, C. B. Patel y G. R. Kulkarni, «Hardware Software co-simulation for Image processing Applications,» *International Journal of Computer Science Issues (IJCSI)*, vol. 9, no. 2, pp. 560-562, March 2012.
- [41] A. S. Berger, *Embedded Systems Design: An Introduction to Processes, Tools, and Techniques*, USA: CMP Books, 2002.
- [42] O. Okoro, M. U. Agu y K. Chinkuni, «Basic Principles and Functions of Electric Machines,» *The Pacific Journal of Science and Technology*, vol. 7, no. 1, pp. 45-52, 2006.
- [43] J. Chiasson, *Modeling and High Performance Control of Electric Machines*, Boise Idaho: Wiley-IEEE Press, 2005.
- [44] N. Afrasiabi y M. Hairi Yazdi, «DC Motor Control using Chopper,» *Global Journal of Science Engineering and Technology*, vol. 2, no. 8, pp. 67-73, 2013.
- [45] K. S. Desmurk y R. Hiware, «Speed Control of Separately DC Motor Using Chopper,» *International Research Journal of Engineering and Technology (IRJET)*, vol. 04, no. 1, pp. 799-803, Jan-2017.

- [46] A. Sadiq, H. B. Mamman y M. Ahmed, «Field Current Speed Control of Direct Current Motor using Fuzzy Logic Technique,» *International Journal of Information and Computation Technology*, vol. 3, no. 8, pp. 751-756, 2013.
- [47] J. A. Olmos, Análisis de técnicas de control por moldeo de energía basado en pasividad aplicado en convertidores tipo elevador entrelazados para su uso en sistemas de alimentación distribuida, Cuernavaca, Morelos: Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET), 2012.
- [48] N. A. Denniston, High gain transformerless dc-dc converters for renewable energy sources, Texas: A&M University, 2010.
- [49] P. Cervera, Nuevas soluciones topológicas de convertidores CC/CC para alimentar cargas electrónicas con baja tensión y rápida respuesta dinámica, Madrid, España: Universidad Politécnica de Madrid, 2004.
- [50] A. C. Moule y T. Pao, «The Chinese South Pointing Carriage,» *Toung Pao*, vol. 23, no. 2/3, pp. 83-89, May-Jul. 1924.
- [51] G. Tiang y Z. Gao, «From Poncelet's Invariance Principle to Active Disturbance Rejection,» in *American Control Conference*, St. Louis, MO, USA, June 10-12, 2009.
- [52] V. S. Kulebakin, «The theory of Invariance of Regulating and Control Systems,» de *Proceedings of the 1st IFAC*, pp. 106-116, 1960.
- [53] D. S. Bernstein, «Feedback Control: An Invisible Thread in the History of Technology,» *IEEE Control Systems Technology*, pp. 53-68, 2002.
- [54] C. D. Johnson, «Accommodation of external disturbances in linear regulator and servomechanism problems,» *IEEE Transactions on Industrial Electronics*, vol. 16, no. 6, pp. 635-644, Dec 1971.
- [55] S. Hui y S. H. Sak, «Observer Design for Systems with Unknown Inputs,» *Int. J. Appl. Math. Comput. Sci.*, vol. 15, no. 4, pp. 431-446, 2005.
- [56] J. Han, «A Class of extended State Observer for Uncertain Systems,» in *Proceedings of the Control and decision*, pp. 85-88, 1995.
- [57] S. Kwong y W. K. Chung, «A Discrete-Time Design and Analysis of Perturbation Observer,» in *Proceedings of the American Control Conference*, Anchorage, AK, pp. 2653-2658, May 8-10, 2002.
- [58] Z. Gao, «Active Disturbance Rejection Control: A Paradigm Shift in Feedback Control System Design,» in *Proceedings of the 2006 American Control Conference*, Minneapolis, Minnesota, USA, pp. 2399-2405, Jun 14-16, 2006.
- [59] M. Fliess y C. Join, «Intelligent PID Controllers,» in *Proceedings of the 16th Mediterrean Conference on Control and Automation*, Ajaccio, France, pp. 326-331, Jun, 2008.
- [60] H. Sira-Ramírez, A. Luviano-Juárez y J. Cortés-Romero, «Control Lineal Robusto de Sistemas no Lineales Diferencialmente Planos,» *Revista Iberoamericana de Automática e Informática Industrial*, vol. 8, no. 1, pp. 14-28, 2011.
- [61] H. Sira-Ramírez, A. Luviano-Juárez y J. Cortés-Romero, «Flatness based Linear Output Feedback Control for Disturbance Rejection and Tracking Tasks on Chua's Circuit,» *International Journal of Control*, vol. 85, no. 5, pp. 594-602, 2012.

- [62] S. Diop y M. Fliess, «Nonlinear observability, identifiability and persistent trajectories,» in *Proceedings of the 36th IEEE Conference on Decision and Control*, Brighton, England, pp. 714-719, 1991.
- [63] H. Sira-Ramírez, A. Luviano Juárez, M. Ramírez-Neriz y E. W. Zurita-Bustamente, *Active Disturbance Rejection Control of Dynamic Systems*, Cambridge: Elsevier Butterworth-Heinemann, 2017.
- [64] J. A. Suriano Sanchez, *Diseño de un controlador tipo GPI para un rodamiento magnético considerando fallas internas y una perturbación en el rotor: Enfoque de planitud diferencial*, Cuernavaca, Morelos: Centro Nacional de Investigación y Desarrollo Tecnológico (CENIDET), 2012.
- [65] M. V. Nieuwstadt, M. Rathinam y R. M. Murray, «Differential Flatness and Absolute Equivalence of Nonlinear Control Systems,» *SIAM J. Control Optim*, vol. 36, no. 4, pp. 1225-1239, July, 1998.
- [66] H. Sira-Ramírez y S. Agrawal, *Differentially Flatness Systems*, New York: Marcel Dekker, inc., 2004.
- [67] J. Lévine, *Analysis and Control of nonlinear systems. A flatness-based approach*, Berlin Heidelberg: Springer-Verlag, 2009.
- [68] J. Lévine, «On necessary and sufficient conditions for differential flatness,» in *Proc. of IFAC NOLCOS 2004 Conference*, Stuttgart, 2004.
- [69] A. Radke y Z. Gao, «A survey of State and disturbance Observers for Practitioners,» in *American Control Conference*, Minneapolis, Minnesota, USA, June 14-16, 2006.
- [70] Z. Horváth y G. Molnárka, «Design Luenberger Observer for an Electromechanical Actuator,» *Acta Technica Jaurinensis*, vol. 7, no. 4, pp. 328-343, 2014.
- [71] J. Xu, C. C. Mi, B. Cao, J. Deng, Z. Chen y S. Li, «The State of Charge Estimation of Lithium-Batteries Based on a Proportional-Integral Observer,» *IEEE Transactions on Vehicular Technology*, vol. 63, no. 4, pp. 1614-1621, May 2014.
- [72] V. Andrieu, «Convergence Speed of Nonlinear Luenberger Observer,» *SIAM Journal of Control and Optimization, Society for Industrial and Applied Mathematics*, vol. 52, no. 5, pp. 2831-2856, September 2014.
- [73] J. Crassidis y J. Junkins, *Optimal estimation of dynamic systems*, 2nd ed. ed., Boca Raton, FL: CRC Press, 2011.
- [74] W. Wieczorek, S. G. Hofer, J. Hoelscher-Obermaier y R. Riedinger, «Optimal State Estimation for Cavity Optomechanical Systems,» *Physical Review Letters*, vol. 114, no. 22, pp. 223601-1 223601-6, June 2015.
- [75] F. L. Lewis, L. Xie y D. Popa, *Optimal and Robust Control with an Introduction to Stochastic Control Theory*, Boca Raton London New York: Taylor & Francis Group, 2008.
- [76] S. Wang, C.-H. Lu y A.-C. Lee, «Disturbance Observer Structure Applied to Sensorless Brushless DC Motors Drive,» *International Journal of Computer Theory and Engineering*, vol. 7, no. 2, pp. 92-96, 2015.
- [77] A. F. Taha, A. Elmahdi, J. H. Panchal y D. Sun, «Unknown input observer design and analysis for networked control systems,» *International Journal of Control*, pp. 1-15, January 2015.

- [78] J. Yang, «Compound Controller for DC Motor Servo System Based on Inner-Loop Extended State Observer,» *Cybernetics and information technologies*, vol. 16, no. 5, pp. 137-145, 2016.
- [79] S. Abourida, C. Dofourt y J. Bélanger, «Real-Time and Hardware-in-the Loop Simulation of Electric Drives and Power Electronics: Process, problems and solutions,» in *The 2005 International Power Electronics Conference*, Montreal, Quebec, H3K 1G5, CANADA, 2005.
- [80] Baldor Member of the Abb Group, «Baldor Reliance Product Information Packet CD3450».
- [81] E. Yescas Mendoza, Controladores lineales adaptativos de velocidad para el convertidor ca-cd motor cd y convertidor buck-motor cd, Huajuapán de León, Oaxaca: Universidad Tecnológica de la Mixteca (UTM), 2014.
- [82] R. Tessier, «Reconfigurable computing for digital signal processing: A survey,» *Journal of VLSI Signal Processing*, vol. 7, pp. 7-27, Junio 2001.
- [83] K. Underwood, «Fpgas vs. cpus: Trends in peak floating point performance,» in *Proceedings of the ACM/SIGDA 12th international symposium on Field programmable gate arrays*, 2004.
- [84] MathWorks, «Matlab,» 1994-2017. [En línea]. Available: <https://www.mathworks.com/products/matlab.html>. [Último acceso: 1 Enero 2017].
- [85] D. Harel, «Statecharts: a visual formalism for complex systems,» *Science of Computer Programming*, pp. 231-274, 1987.
- [86] Xilinx, «Xilinx - All Programmable,» 2017. [En línea]. Available: [www.xilinx.com](http://www.xilinx.com). [Último acceso: 1 Enero 2017].
- [87] Xilinx, «System Generator for DSP: Reference Guide,» 2 Diciembre 2009. [En línea]. Available: <http://www.c7t-hdl.com/>. [Último acceso: 1 Enero 2017].
- [88] A. Omondi, Computer arithmetic systems, primera edición ed., Prentice Hall, 1994.
- [89] D. Goldberg, «What every computer scientist should know about floating point arithmetic,» de *tech. rep.*, Sun Microsystems, California, 1992.
- [90] T. F. Fang, C. Tsuhan y R. Rutenbar, «Floating-point bit-width optimization for low-power signal processing applications,» de *International Conference on Acoustic Speech, and Signal Processing*, pp. 3208-3211, 2002.
- [91] U. Meyer-Baese, «Digital Signal Processing with FPGAs,» p. edición, Ed., 2001.
- [92] J. Bruguera y T. Lang, «Leading-one prediction scheme for latency improvement in single datapath floating point adders,» in *Proc. Intl. conf. computer design (ICCD'98)*, 1998.
- [93] J. M. Muller, Handbook of floating point arithmetic, primera edición ed., 2009.
- [94] P. F. Smith, S. Prabhu y J. Friedman, «Best Practices for Establishing a Model-Based Design Culture,» in *SAE Paper 2007-01-0777*, 2007.
- [95] X. Corp., «Vivado Design Suite User Guide Model-Based DSP Design using System Generator,» [www.xilinx.com](http://www.xilinx.com), UG897 (V2014.1) April 2, 2014.
- [96] C. Bazan-Orobio y J. F. Flores-Marulanda, «Sistema de Prototipado Rápido de Control para una Planta Didáctica Motor DC,» *Tecno Lógicas*, vol. 1, no. 30, pp. 95-115, 2013.

- [97] M. Petkovsky y M. Kostov, «Model Based Design and Hardware in the Loop Testing in Power Electronics Courses,» *TEM Journal*, vol. 1, no. 4, pp. 292-296, 2012.